グリーンマルチコアコンピューティングの理論・ソフト・アーキテクチャ・応用

早稲田大学 理工学術院 情報理工学科 教授 笠原博徳 IEEE Computer Society President 2018, 早稲田大学副総長(2018-2022)

JST博士学生支援事業SPRING/B00ST委員長/SBIRフェーズ1委員長/大学発新産業創出基金事業ガバニングボード

<u>2024年3月19日(火) 午後1:30-3:30笠原・木村研合同紹介 アクセスマップ: ttps://www.waseda.jp/inst/gcs/access/</u>

見学:グリーンコンピューティングセンター:新宿区早稲田町27 (地下鉄早稲田駅エレベータ出口とクリエート薬店の間)

1980 早大電気工学科卒、1982 同修士課程了 1985 早大大学院博士課程了 工学博士,学振第一回PD カリフォルニア大学バークレー客員研究員

1986 早大理工専任講師、1988年 助教授

1989-1990 イリノイ大学Center for Super computing R&D客員研究員

1997 教授、現在 理工学術院情報理工学科

2004 アドバンストマルチコア研究所所長

2017 日本工学アカデミー会員、日本学術会議連携会員

2018 IEEE Computer Society会長、

早大副総長(-2022年9月)

2019-2023 産業競争力懇談会(COCN) 理事

2020- 日本工学アカデミー理事

2023- ACM/IEEE ISCA2025@Tokyo 実行委員長

【受賞】

1987 IFAC World Congress Young Author Prize

1997 情報処理学会坂井記念特別賞

2005 半導体理工学研究センタ共同研究賞

2008 LSI・オブ・ザ・イヤー 2008 準グランプリ、

Intel Asia Academic Forum Best Research Award

2010 IEEE CS Golden Core Member Award

2014 文部科学大臣表彰科学技術賞研究部門

2015 情報処理学会フェロー

2017 IEEE Fellow, IEEE Eta-Kappa-Nu

2019 IEEE CS Spirit of Computer Society Award

2020 情報処理学会功績賞、SCAT表彰 会長大賞

2023 IEEE Life Fellow

<u> 査読付き論文234件、招待講演241、国際特許取得70件(米・英・中・日等)、</u> 新聞・Web記事・TV等メディア掲載 704件



【政府·学会委員等】 歴任数 298件

IEEE Computer Society President 2018、Executive Committee委員長、理事(2009-14)、戦略的計画委員会委員長、Nomination Committee委員長、Multicore STC 委員長、

IEEE CS Japan委員長、IEEE技術委員、IEEE Medal選定委員、

ACM/IEEE SC'21基調講演選定委員等

【経済産業省・NEDO】情報家電用マルチコア・アドバンスト並列化コンパイラ・グリーンコンピューティング・プロジェクトリーダ、NEDOコンピュータ戦略委員長等 【内閣府】スーパーコンピュータ戦略委員、政府調達苦情検討委員、総合科学

技術会議情報通信PT 研究開発基盤領域&セキュリティ・ソフト検討委員、

日本国際賞選定委員

【文部科学省】地球シミュレータ(ES)中間評価委員、情報科学技術委員、 HPCI計画推進委員、次世代スパコン(京)中間評価委員・概念設計評価委員、地球シミュレータES2導入技術アドバイザイリー委員長等、

JST: ムーンショットG3ロボット&AIアドバイザ, 博士学生支援事業SPRING/ BOOST 委員長,SBIRフェーズ1委員長,大学発新産業創出基金事業ガバニングボード

IEEE Computer Society

The first President from outside North America in 72 years history of IEEE CS





2024 **Technology Predictions** Team

SECTION 02























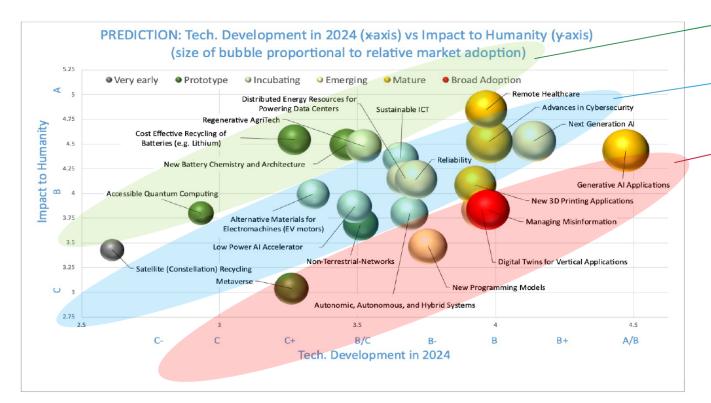






Note: The statements expressed in this report do not represent the opinions of the authors' employer

Comparing 2024 Technology Predictions, Clusters



Impact on humanity higher than chance of tech success (worth investing in)

Chance of success correlates to impact on humanity

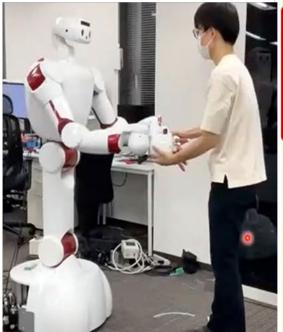
Chance of tech success higher than impact on humanity

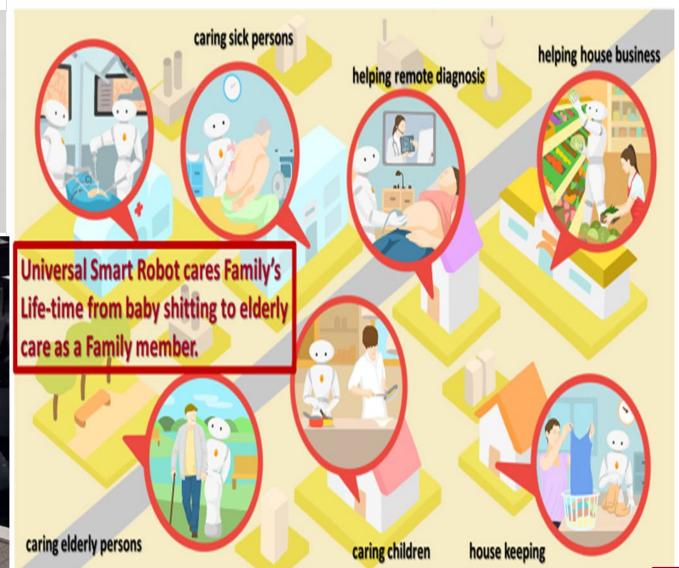




AIREC (AI-driven Robot for Embrace and Care) Led by Prof. Sugano Supported by Japanese Government "Moonshot" Project from 2020



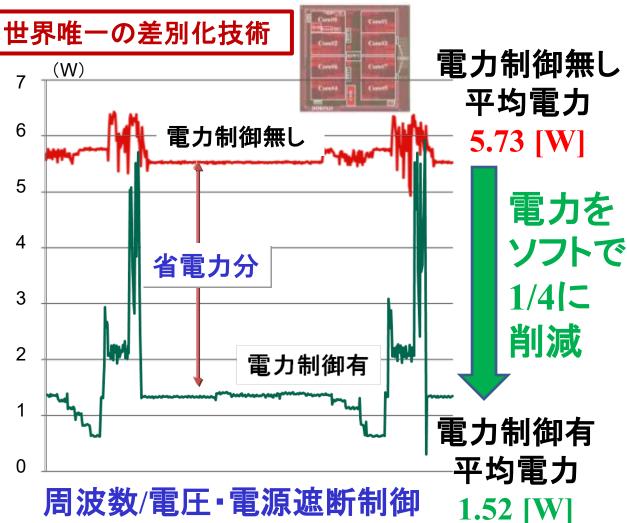




太陽光電力で動作する情報機器

コンピュータの消費電力をHW&SW協調で低減。電源喪失時でも動作することが可能。

リアルタイムMPEG2デコードを、8コアホモジニアス マルチコアRP2上で、消費電力1/4に削減





太陽電池で駆動可



世界をリードするマルチコア用コンパイラ技術

OSCARコンパイラの世界唯一技術

1.マルチグレイン並列化(全ての並列性を利用)

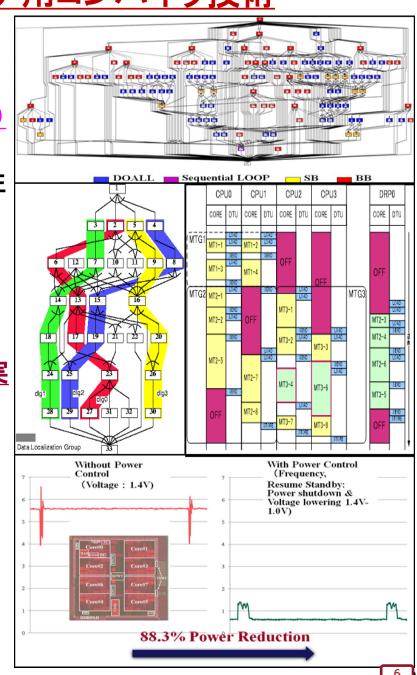
▶ 粗粒度タスク並列化、ループ並列化、近細 粒度並列化によりプログラム全域の並列性 を利用するマルチグレイン並列化機能によ り、従来の命令レベル並列性より大きな並 列性を抽出し、複数マルチコアで速度向上

2.プログラム全域にわたるメモリ利用最適化

 コンパイラによるローカルメモリへのデータ 分割配置、DMAコントローラによるタスク実 行とオーバーラップしたデータ転送によりメ モリアクセス・データ転送オーバーヘッド最 小化

3.プロセッサ・メモリ・ネットワーク等の停止・動作速度制御による自動省エネ

 コンパイラによる低消費電力制御機能を用いたアプリケーション内でのきめ細かい周 波数・電圧制御・電源遮断により消費電力 低減



環境に優しい低消費電力・高性能計算 グリーン・コンピューティング:



交通シミュレーション・信号 **M NTTデータ・日立**

環境への貢献 カーボンニュートラル 生命·SDGs への貢献



笠原博徳

センター: 100MW(火力発電所必要) W=1GW(原子力発電所必要)

鏡オリンパス

カメラ

スマホ

データ・ク

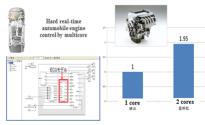
🐴 災害から命を守る

車載(グリーンエンジン制御・ 自動運転Deep Learning・

ADAS·MATLAB/Simulink自 動並列化) デンソー

ルネサス.NEC

Engine Control by multicore with Denso Though so far parallel processing of the engine control on multicore has been very difficult. Denso and Waseda succeeded 1.95 times speedup on 2core V850 multicore processor.



高信頼・低コスト・ ソフト開発

FA 三菱

HPC,AI,BigData高速化·低消費電力化

OSCARマルチコア/サーバ 災 &コンパイラ OSCAR Many-core 生 Accelerator App OS パーソナル カプセル内視 医 スパコン **Cancer Treatment** Carbon Ion Radiotherapy 療

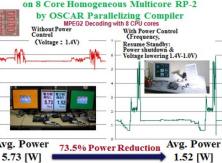
55 times speedup by 64 processor IBM Power 7 64 core SMP (Hitachi SR16000) Intel Xeon X5670 2.93GHz 12 core SMP (Hitachi HA8000) <u>ディープ</u>

重粒子ガン治療日立

128コアで**1**コアに対して110.7倍の速度向上

圈直下型地震火災延焼、 住民避難指示

Power Reduction of MPEG2 Decoding to 1/4 on 8 Core Homogeneous Multicore RP-2



高速化

車体設計・

日立

低消費電力化

世界の人々への貢献 安全安心便利な製品・サービス (産官学連携・ベンチャー)



年200億個以上のプロセッサが生産

マルチコアプロセッサ:スマホ,タブレット,IoTデバイス,自動車制御,サーバ,スパコン等

例: ARM,IBM Power,Renesas RH850, Infineon,SPARC,RISC V



64-bit iPhone 13 2021



https://www.apple.com/jp/shop/buy-iphone

Launched September 14, 2021

Designed by Apple Inc.

Common manufacturer(s): TSMC

Max. CPU clock rate to 3.23 GHz in iPhone 13 Pro

Technology node: 5 nm

6 Cores: 2 "Avalanche"高性能コア & 4 "Blizzard"省エネコア

Instruction set: A64, Transistors: 15 billion (15億個)

5 core GPU(s): Apple-designed **GPU** in iPhone 13

 $https://en.wikipedia.org/wiki/Apple_A15$

理研富岳スーパーコンピュータ 2020年6月から2021年11月まで世界No.1



https://fugaku100kei.jp/fugaku/

https://www.r-ccs.riken.jp/en/fugaku/about/

RIKEN Center for Computational Science, Fujitsu (arm based processor)

Cores:7,299,072; Memory:4,866,048GB;

Processor: A64FX 48Cores, 2.2GHz

Interconnect: Tofu interconnect D

Linpack (Rmax)415,530 TFlop/s;

Theoretical Peak (Rpeak): 513PFLOPS

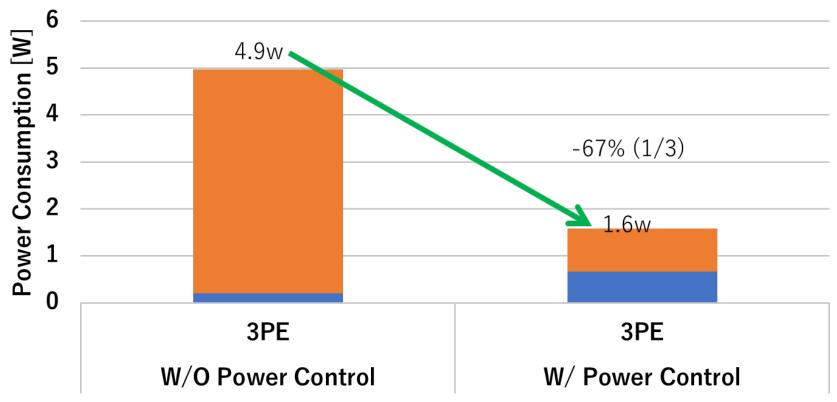
HPCG [TFlop/s]13,366.4; **Power: 28.3MW**

48コア/チップ, 2.2GHz, 7 nm FinFET, 約7百30万コア, 28MW

理論最高性能:51京回浮動小数点演算/秒 2020年6月時点

https://japanese.engadget.com/arm-super-computer-fugaku-top-500-034015910.html

Automatic Power Reduction of OpenCV Face Detection on big.LITTLE ARM Processor

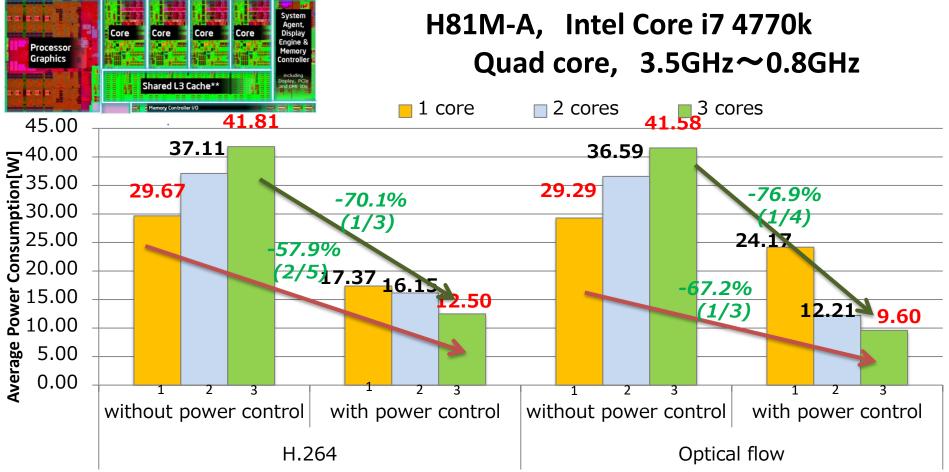


- ODROID-XU3 Cortex-A7 Cortex-A15
 - Samsung Exynos 5422 Processor
 - 4x Cortex-A15 2.0GHz, 4x Cortex-A7 1.4GHz big.LITTLE Architecture
 - 2GB LPDDR3 RAM cluster unit

Frequency can be changed by each

Automatic Power Reuction on Intel Haswell

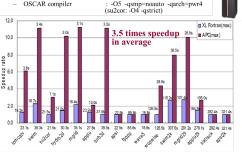
H.264 decoder & Optical Flow (3cores)



Power for 3cores was reduced to 1/3~1/4 against without software power control Power for 3cores was reduced to 2/5~1/3 against ordinary 1core execution

Performance of METI/NEDO APC Compiler on IBM pSeries690 16 Processors High-end Server

IBM XL Fortran for AIX Version 8.1 Sequential execution -O5 -qarch=pwr4 Automatic loop parallelization : -O5 -qsmp=auto -qarch=pwr4 : -O5 -qsmp=noauto -qarch=pwr4 (su2cor: -O4 -qstrict) OSCAR compiler



笠原·木村研産学連携事例

今年度実施予定産学連携研究例

- シーケンサ・リアルタイム制御の並列化 FA(2nmの半導体,飲料,食品,石油化学,自動車, テーマパーク・アトラクション)
 - 蓄電池等用新材料開発計算(分子動力学計算) の並列化

重粒子線がん治療計算の日立BS500ブレー

飲むカプセル内視鏡の研究開発 高精細画像圧縮プログラム JPEG-XRの並列化 64プロセッサコア集積のチップで55倍処理を高速化

Speedups & Power Reduction on RP-X Heterogeneous Multicore with 8 CPUs and 4 DRPs

33 Times Speedup Using OSCAR Compiler and API on Power Reduction in a real-time execution controlled

by OSCAR Compiler and OSCAR API on RP-X

(Optical Flow with a hand-tuned library)

by OSCAR Compiler

Without Power Reduction

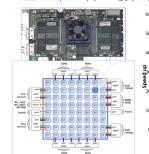
1cycle:33[ms] →30[fps]

Renesas RP-X with 8 CPUs & 4 DRP Accelerators

(Optical Flow with a hand-tuned library)

· TILEPro64(MITマサチューセッツ工科大学発ベンチャーの64コアチップ)

8SH 2SH+1FE 4SH+2FE 8SH+4FE





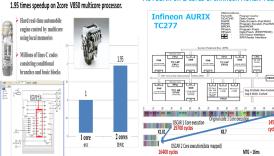
日本乗用車のエンジン制御計算をデンソー2コアECU 上で、1.95倍の速度向上に成功。(見神、梅田)

欧州自動車エンジン制御計算をインフィニオン 2コアプロセッサ上で8.7倍の高速化に成功。

並列化技術は液体水素あるいはアンモニア・エンジン制御にも使用可能

Engine Control by multicore with Denso Though so far parallel processing of the engine control on multicore has been very difficult, Denso and Waseda succeeded

Automatic Parallelization of an Engine Control C Program with 400 thousands lines on AUTOSAR on 2 cores of Infineon AURIX TC277



総合科学技術会議(平成20年4月10日)での

NEDOリアルタイム情報家電用マルチコアチップ(笠原リーダー)・デモの様子

http://www8.cao.go.jp/cstp/gaiyo/honkaigi/74index.html 第74回総合科学技術会議【平成20年4月10日】

1985年よりコンパイラ (ソフト) アーキテクチャ(ハード)協調 設計マルチプロセッサの研究

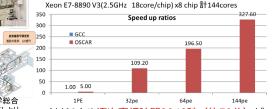
core multicore RP1 (2007), 8 core multicore RP2 (2008) and 15 core Heterogeneous multicore RPX (2010) developed in NEDO Projects with Hitachi and Renesas





ドサーバ上での並列化

放射線医学総合 研究所サイトより http://www.nirs.q st.go.jp/rd/cpt/in dex html



□ オリジナル逐次実行時間2948秒(約50分)が、 OSCARコンパイラによる144コア並列処理で、 9秒に短縮され、327.6倍の速度向上



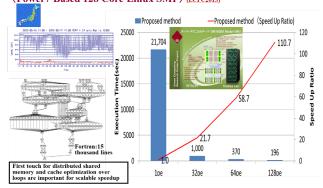
Androidスマートフォン上での電力削減 http://www.voutube.com/channel/UCS43INYEIkC8i KIgFZYOBO



- 3PE電力制御なしと3PE電力制御ありで電力を最大1/7に削減
- 1PE電力制御なしと3PE電力制御ありで電力を1/3に削減

110 Times Speedup against the Sequential Processing for GMS Earthquake Wave Propagation Simulation on Hitachi SR16000

(Power7 Based 128 Core Linux SMP) (LCPC2015)



Oxford Universityでのグリーンコンピューティングに関する招待講演

2019年11/12-13(オックスフォード大・早稲田大学大学間協定に発展)

Oxford大は、THE大学ランキング7年連続No.1

前Vice Chancellor Prof. Louise Richardson (WoI 2020での基調講演(予定))

Head of Astrophysics: Prof. Rob Fender Dept. of Physics: Prof. Ian Shipsey Astrophysics: Prof. H.Falche, et. al. 現Vice Chancellor Prof. Irene Tracy 前Merton College Warden

Fellow: Dr. Peter Braam

Sub Warden: Prof. Judy Armitage

CS: Prof. Jeremy Gibbons



ISCA2025, June 21-25, 2025, Waseda University, Tokyo, Japan



General Co-Chairs: Jean-Luc Gaudiot (Prof. UCI) Hironori Kasahara (Prof. Waseda)





学科紹介

カリキュラム

教員・研究室

大学院 🗹

入学案内

リンク

お問い合わせ

先端情報理工学連続セミナー第二回開催(3月7日10:00AM)

<u>トップページ</u> > <u>Topics</u> > 先端情報理工学連続セミナー第二回開催 (3月7日10:00AM)

先端情報理丁学連続セミナー第二回開催(3月7日10:00AM)

2024年02月10日

第二回先端情報理工学連続セミナーを開催します。

A Fine-grained Asynchronous Bulk Synchronous Parallelism Model for Large-scale Applications

林 明宏 (Georgia Institute of Technology)

講演概要:

グラフ処理、ゲノム解析、機械学習、数値計算など、大規模なデータをCPUやGPU等のコンピューティングリソースを用いて高速処理可能な一方で、システムの性能を 最大限に発揮することは容易なことではない。実際、nCPUsで行う計算が1CPUの場合より常にn倍高速であるとは限らない。本講演では、「システムの性能を最大限に 発揮する」という一見容易に見える問題がいかに困難であるかをアプリケーション、プログラミング言語、コンパイラ、ランタイムシステムの観点から概説し、同時に 当該分野の研究課題や研究動向を紹介する。それをベースとして、特に大規模グラフ処理を高速化するプログラミングモデル及びランタイムシステムに関する最先端の 研究成果を詳細に議論する。

略歴:

早稲田大学理工学部コンピュータ・ネットワーク工学科、同理工学研究科情報理工学専攻にて学士(2007), 修士(2008), 博士(2012)取得。早稲田大学基幹理工学部情報理工学科 助手(2010-2012)、同助教(2012-2013)着任後、Rice UniversityにてPostdoctoral Researcher (2013-2015), Research Scientist (2015-2019)を経て、Georgia Institute of TechnologyにてSenior Research Scientist (2019-)。マルチコア, GPU, 量子コンピュータ等のハイパフォーマンスコンピューティングシステム向けのプログラミングモデル、コンパイラ、ランタイムシステムに関する様々な研究プロジェクトに長年従事。詳細は林先生の<u>ホームページ</u>よりご参照ください。

開催日時:2024年3月7日(木)10:00-11:00

開催場所: Zoomによるオンライン開催

セミナーへの参加を希望される方は3月6日17:00PMまでにこちらの<u>フォーム</u>からお申し込みください. ご記入頂いたメールアドレス宛にZoomの接続先をお知らせします.

学内ML等を通じて接続先をご存じの方は申し込み不要です.

これまでの先端情報理工学連続セミナーについてはこちらのページをご参照ください。

基幹理工学部・情報理工学科へのお問合せ

受付時間:月〜金9:00〜17:00(土日および授業日を除く祝日は閉室)

〒169-8555 東京都新宿区大久保3-4-1

TEL: 03-5286-3018

Email: csnet@list.waseda.jp

入試に関するお問合せはこちら





14