

最先端グリーン・マルチコア・コンピューティング のための産官学連携研究開発

早稲田大学

理工学術院基幹理工学部情報理工学科 教授
アドバンスト・マルチコア・プロセッサ研究所 所長
IEEE Computer Society Multicore特別技術委員長
笠原博徳

1985年 早稲田大学博士課程了 工学博士
カリフォルニア大学バークレー客員研究員
1986年 早大理工専任講師, 1988年 助教授
1997年 教授、現在 理工学術院情報理工学科
1989年～1990年 イリノイ大学Center for
Supercomputing R&D客員研究員

1987年 IFAC World Congress Young Author Prize
1997年 情報処理学会坂井記念特別賞
2005年 半導体理工学研究センタ共同研究賞
2008年 LSI・オブ・ザ・イヤー 2008 準グランプリ
2008年 Intel Asia Academic Forum Best Research Award
2010年IEEE CS Golden Core Member Award
2014年文部科学大臣表彰科学技術賞研究部門
2015年情報処理学会フェロー

論文207件, 招待講演130件, 特許公開53件(既取得
27件), 新聞・Web記事・TV等メディア掲載 496件

政府・学会委員等歴任数 226件

IEEE Computer Society理事

【経済産業省・NEDO】 情報家電用マルチコア及びコン
パイラ等プロジェクトリーダ、NEDOコンピュータ戦略(ロード
マップ)委員長等

【内閣府】 スーパーコンピュータ戦略委員会, 政府調達
苦情検討委員, 総合科学技術会議情報通信PT 研究開発
基盤領域&セキュリティ・ソフト検討委員

【文部科学省・海洋研】地球シミュレータ(ES)中間評価
委員、情報科学技術委員, H P C I 計画推進委員, 次世代
スパコン(京)中間評価委員・概念設計評価委員, 地球シ
ミュレータES2導入技術アドバイザリー委員長等

実施場所: グリーン・コンピューティング・システム研究開発センター

2011年4月13日竣工, 2011年5月13日開所

経済産業省「2009年度産業技術研究開発施設整備費補助金」

先端イノベーション拠点整備事業

<目標>

太陽電池で駆動可能で

冷却ファンが不要な

超低消費電力・高性能マルチコア/
メニーコアプロセッサ*のハードウェア、
ソフトウェア、応用技術の研究開発

*1チップ上に多数のプロセッサコアを
集積する次世代マルチコアプロセッサ

<産学連携>

日立, 富士通, ルネサス, NEC, トヨタ,
デンソー, オリンパス,
三菱電機(重粒子線ガン治療) 等

<波及効果>

超低消費電力メニーコア

- CO₂排出量削減
- サーバ国際競争力強化
- 我が国の産業利益を支える
情報家電, 自動車等の高付加価値化



グリーンマルチコア 産学連携研究

命を守る

環境を守る

早稲田大学OSCARマルチコア/メニーコア
&コンパイラ

富士通・日立・
日本IBM

グリーンスパコン



グリーンクラウドサーバ

東京証券取引所

太陽光駆動局所災害
シミュレータ



竜巻、ゲリラ豪雨、
首都圏直下型地震火災延焼、
ダム決壊時河川氾濫予測、
住民避難

地球シミュ
レータセンター

富士通・日立・
NTTデータ



スパコン・サーバ

医用画像処理等専用サーバ
(医療: 重粒子線照射計画, 脳梗塞)

持続的高付
加価値製品
の開発

サーバ市場 1兆円

富士通・KDDI
日立・京セラ

組込・情報家電市場 数100兆円

開発費

スマートフォン
ホームサーバ



三菱電機

医療用サーバ



放医研パンフレットより

FA

イーソル

14社3大学

OS

ルネサス/富士通

ロボット



車載(エンジン制御・
自動走行・ADAS)

トヨタ・デンソー・ルネサス・NEC

情報家電
ネットTV/DVD/複合機

理想科学

カメラ

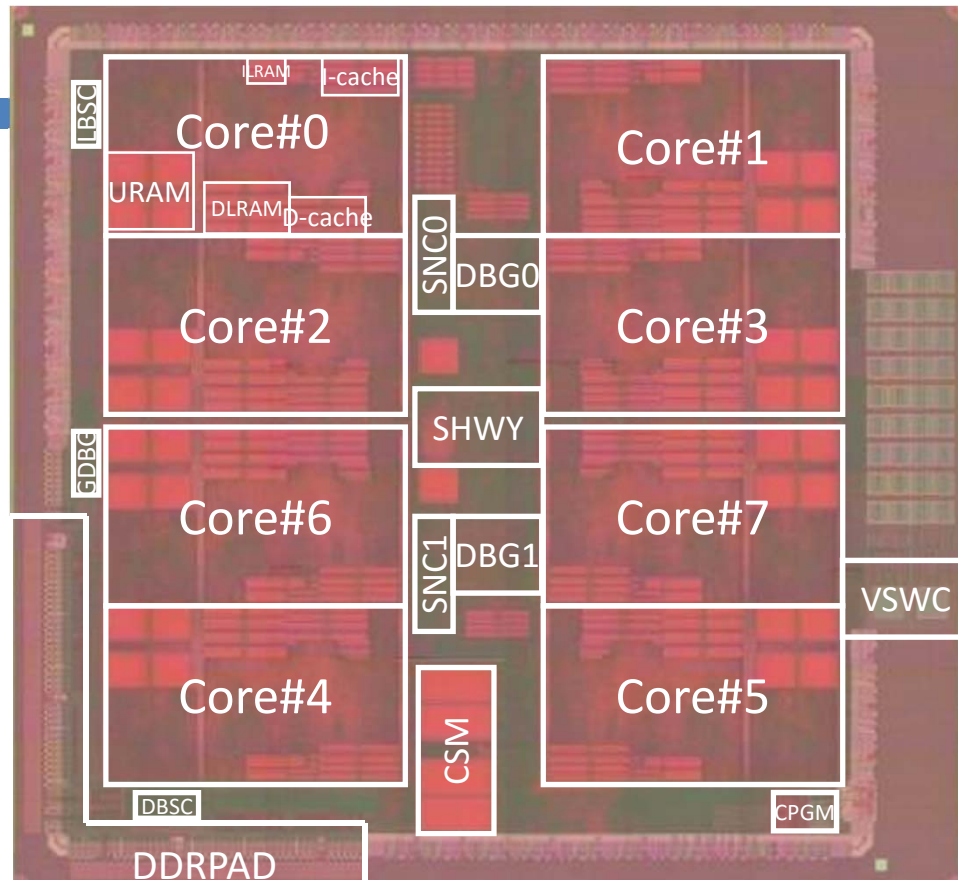


情報家電

オリンパス

産業競争力を守る

早稲田OSCARコンパイラ協調型アーキテクチャ ホモジニアスマルチコアRP2 SH4A8コア搭載

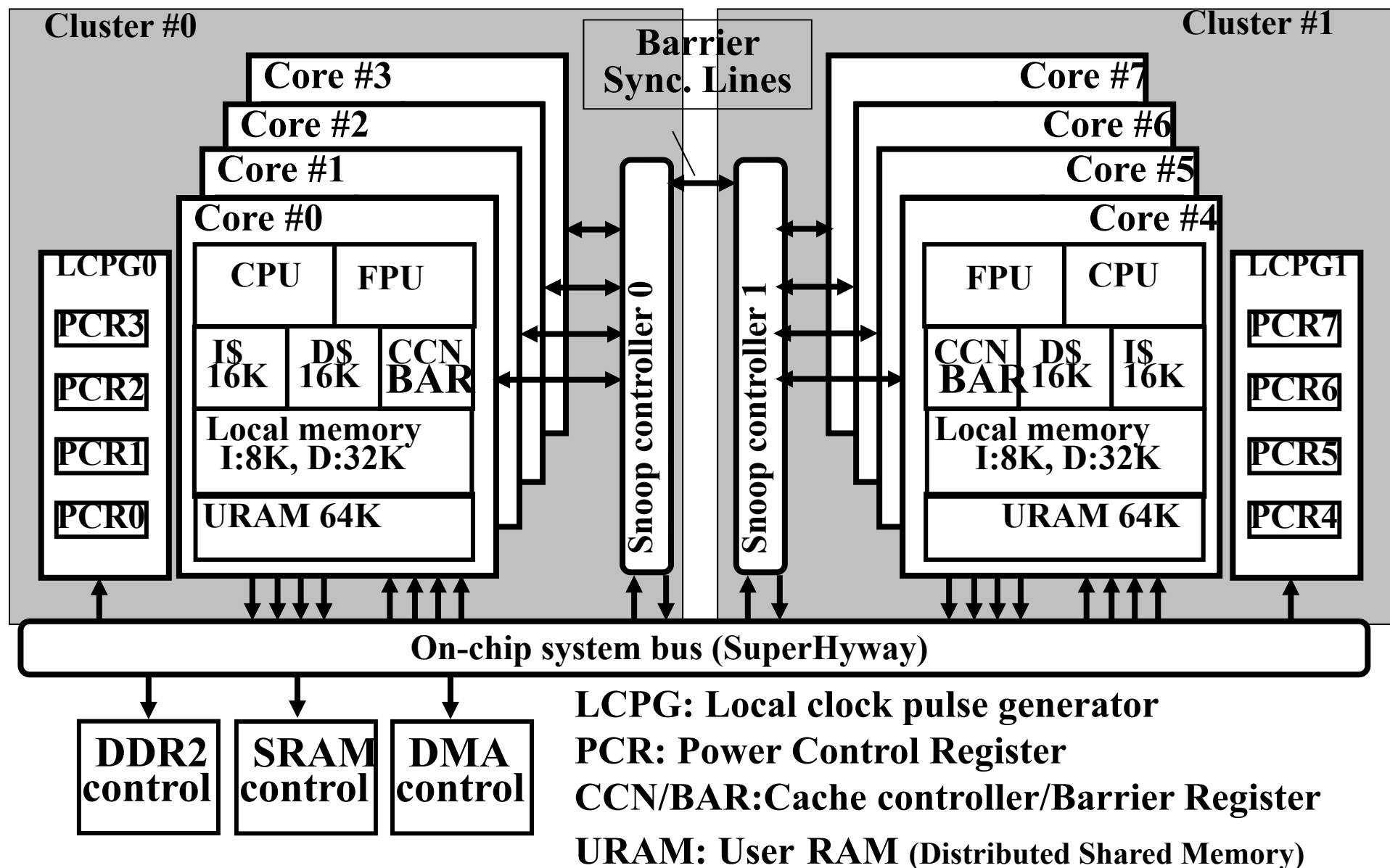


8コア集積マルチコアLSIチップ写真

プロセス	90nm CMOS, 8層メタル, 3種Vth
チップサイズ*	104.8mm ² (10.61mm x 9.88mm)
電源電圧	1.0V-1.4V(コア), 1.8/3.3V(I/O)
動作周波数	600MHz
CPU性能	8640 MIPS (Dhrystone 2.1)
FPU性能	33.6 GFLOPS
低電力制御	・CPU毎に独立した周波数変更 ・CPUコアのクロックを停止するスリープモード ・CPUコアの一部のクロックを停止するがキャッシュコヒーレンシ維持可能なライトスリープモード ・CPUコアの電源供給を停止するフル電源遮断モード ・URAM以外のCPUコアの電源供給を停止するレジューム電源遮断モード

ISSCC08発表: ISSCC08 論文番号4.5, M.ITO, et al., "An 8640 MIPS SoC with Independent Power-off Control of 8 CPUs and 8 RAMs by an Automatic Parallelizing Compiler"

8 Core RP2 Chip Block Diagram



NEDOリアルタイム情報家電用マルチコアチップ・デモの様子

<http://www8.cao.go.jp/cstp/gaiyo/honkaigi/74index.html>

第74回総合科学技術会議【平成20年4月10日】



第74回総合科学技術会議の様子(1)



第74回総合科学技術会議の様子(2)



第74回総合科学技術会議の様子(3)



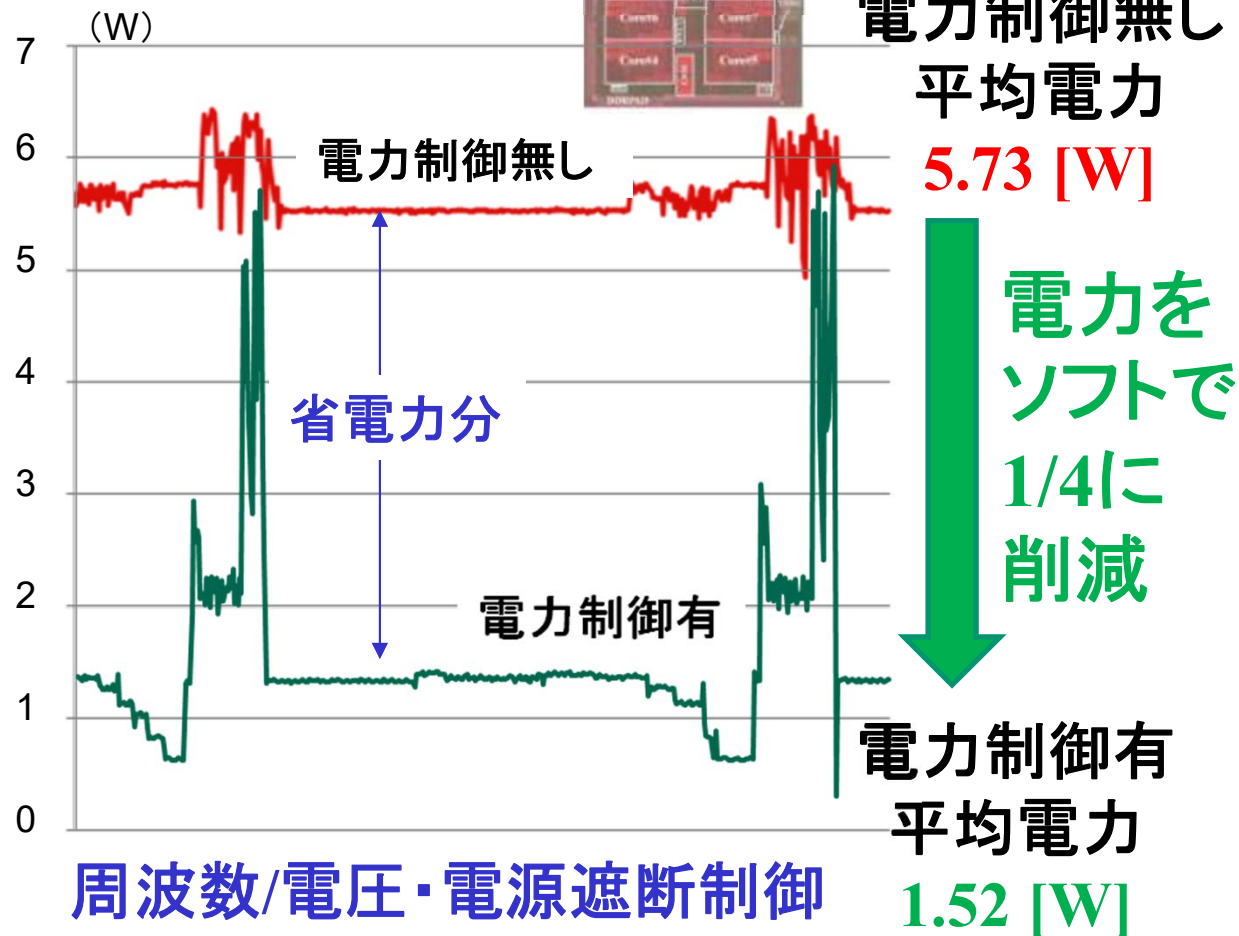
第74回総合科学技術会議の様子(4)

太陽光電力で動作する情報機器

コンピュータの消費電力をHW&SW協調で低減。電源喪失時でも動作することが可能。

リアルタイムMPEG2デコードを、8コアホモジニアスマルチコアRP2上で、消費電力1/4に削減

世界唯一の差別化技術



太陽電池で駆動可



世界をリードするマルチコア用コンパイラ技術

プロセッサ高速化における3大技術課題の解消

1.半導体集積度向上(使用可能トランジスタ数増大)に対する速度向上率の鈍化

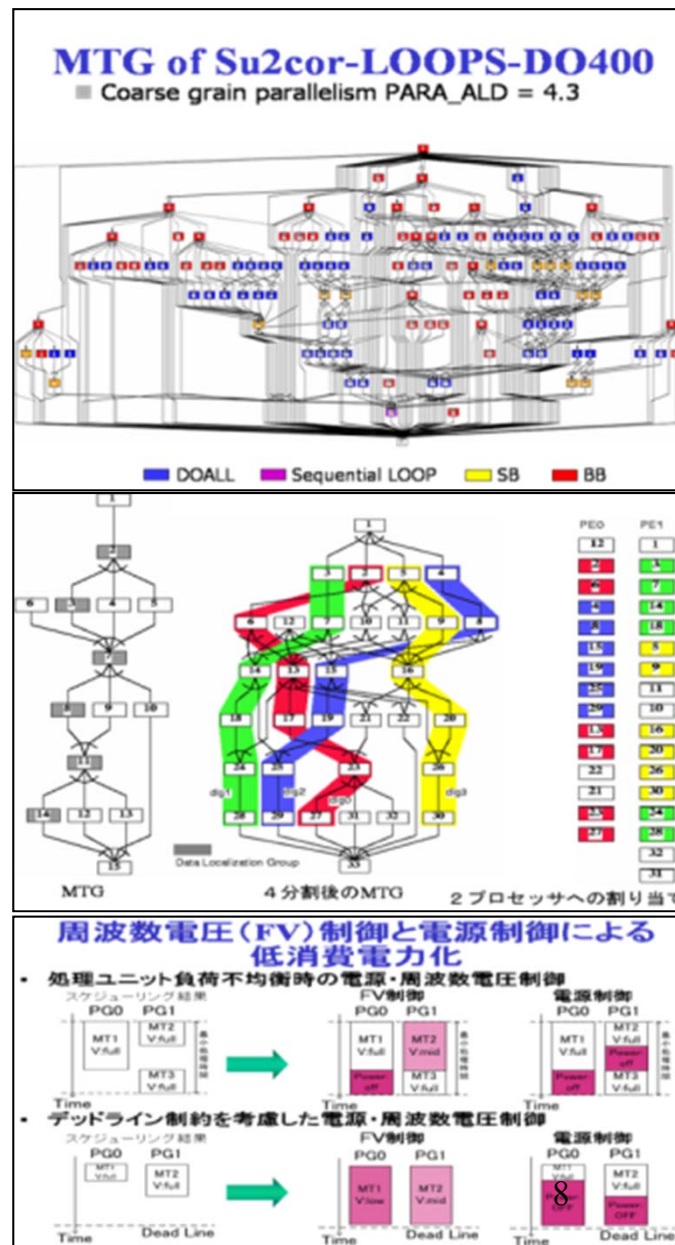
- 粗粒度タスク並列化、ループ並列化、近細粒度並列化によりプログラム全域の並列性を利用するマルチグ레인並列化機能により、従来の命令レベル並列性より大きな並列性を抽出し、複数マルチコアで速度向上

2.メモリウォール問題

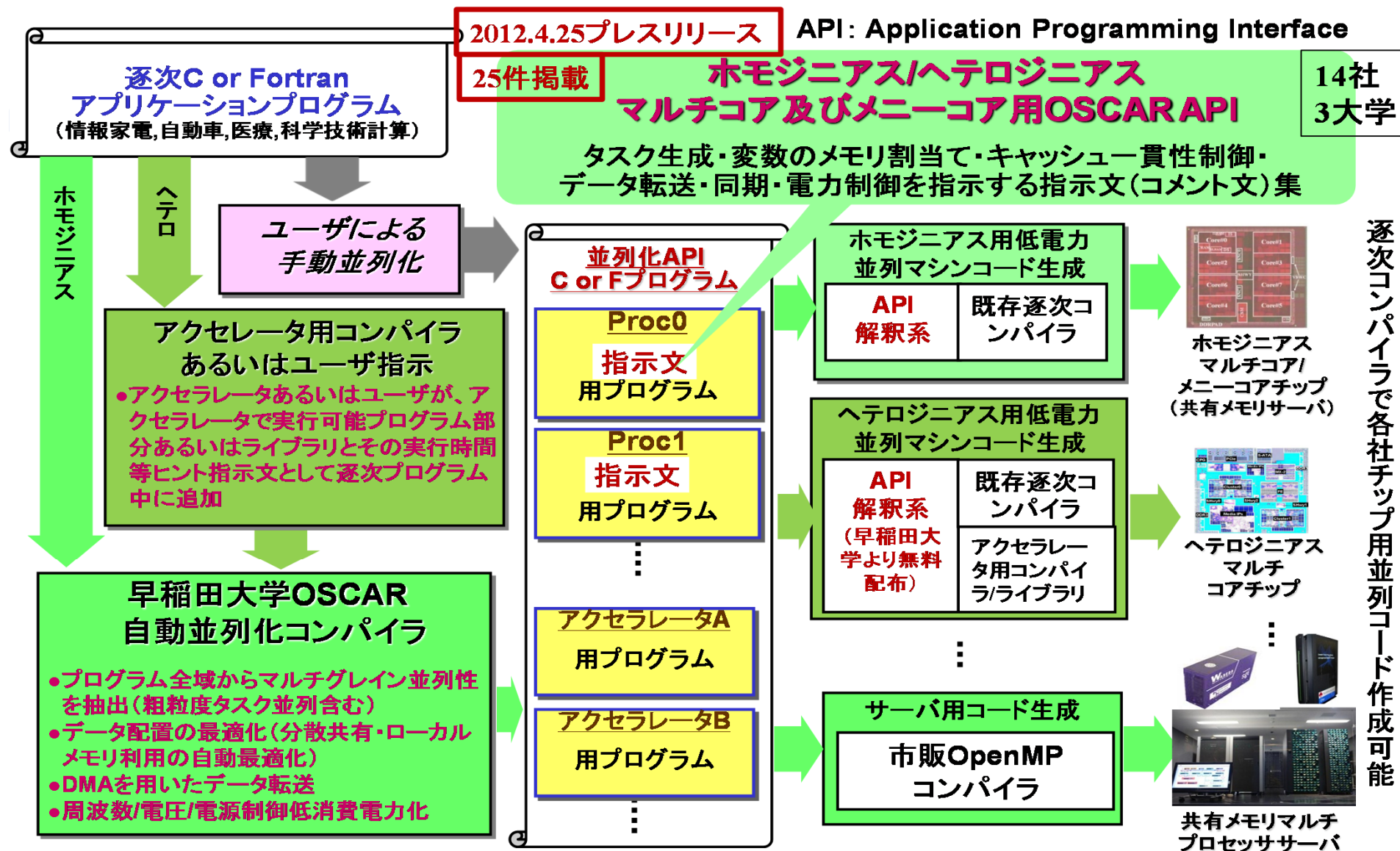
- コンパイラによるローカルメモリへのデータ分割配置、DMAコントローラによるタスク実行とオーバーラップしたデータ転送によりメモリアクセス・データ転送オーバーヘッド最小化

3.消費電力増大による速度向上の鈍化

- コンパイラによる低消費電力制御機能を用いたアプリケーション内でのきめ細かい周波数・電圧制御・電源遮断により消費電力低減



世界標準を目指すマルチコア用ソフトウェアインターフェイスOSCAR API



重粒子線がん治療の日立SR16000サーバー上での並列処理

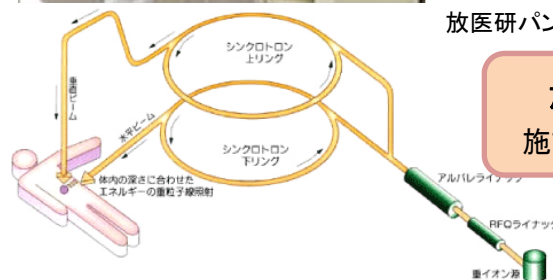
重粒子線(炭素イオン)を極めて正確に制御・照射し、癌細胞のみを消滅させる治療法:開腹手術不要・痛みなく治療が可能

三菱電機と共同研究

現在数億円のサーバ上64コアで55倍の高速化に成功
20分⇒22秒 低治療費化・健康保険適用へ道

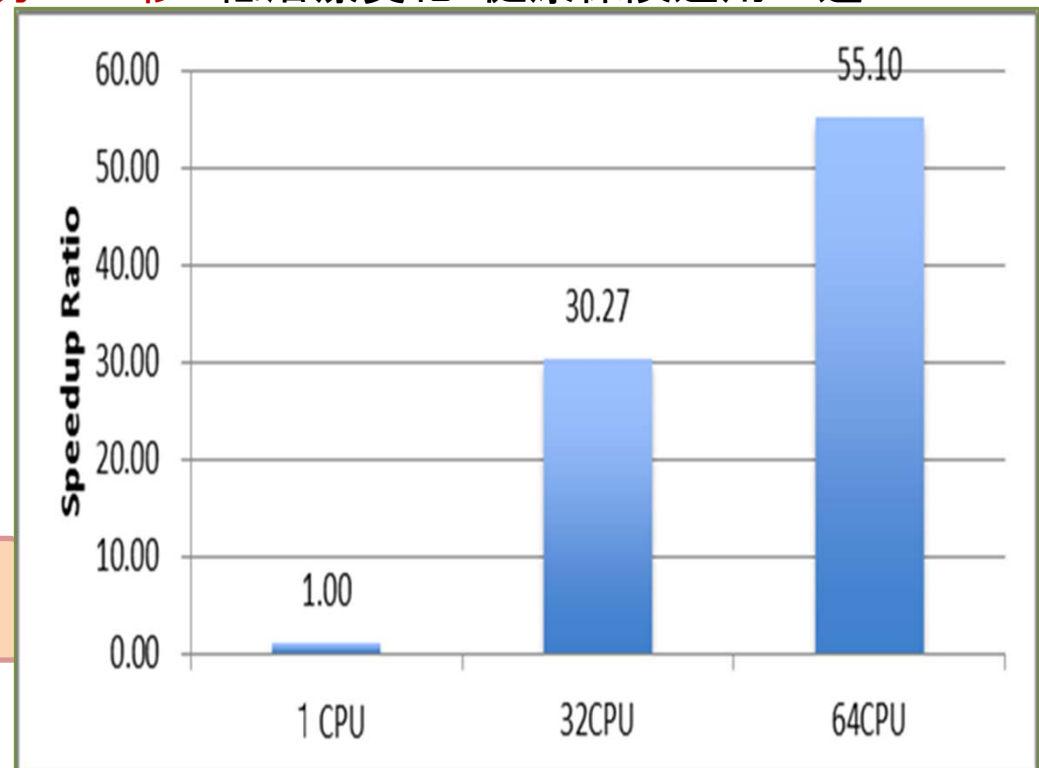


放医研パンフレットより



放射線医学研究所
施設の費用: 120億円

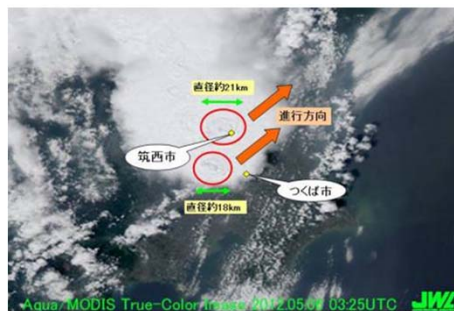
従来照射計画計算に長時間を要していた
⇒1日に処置可能な患者数は数十名程度
⇒ 350万円程度と高額・保険適用外



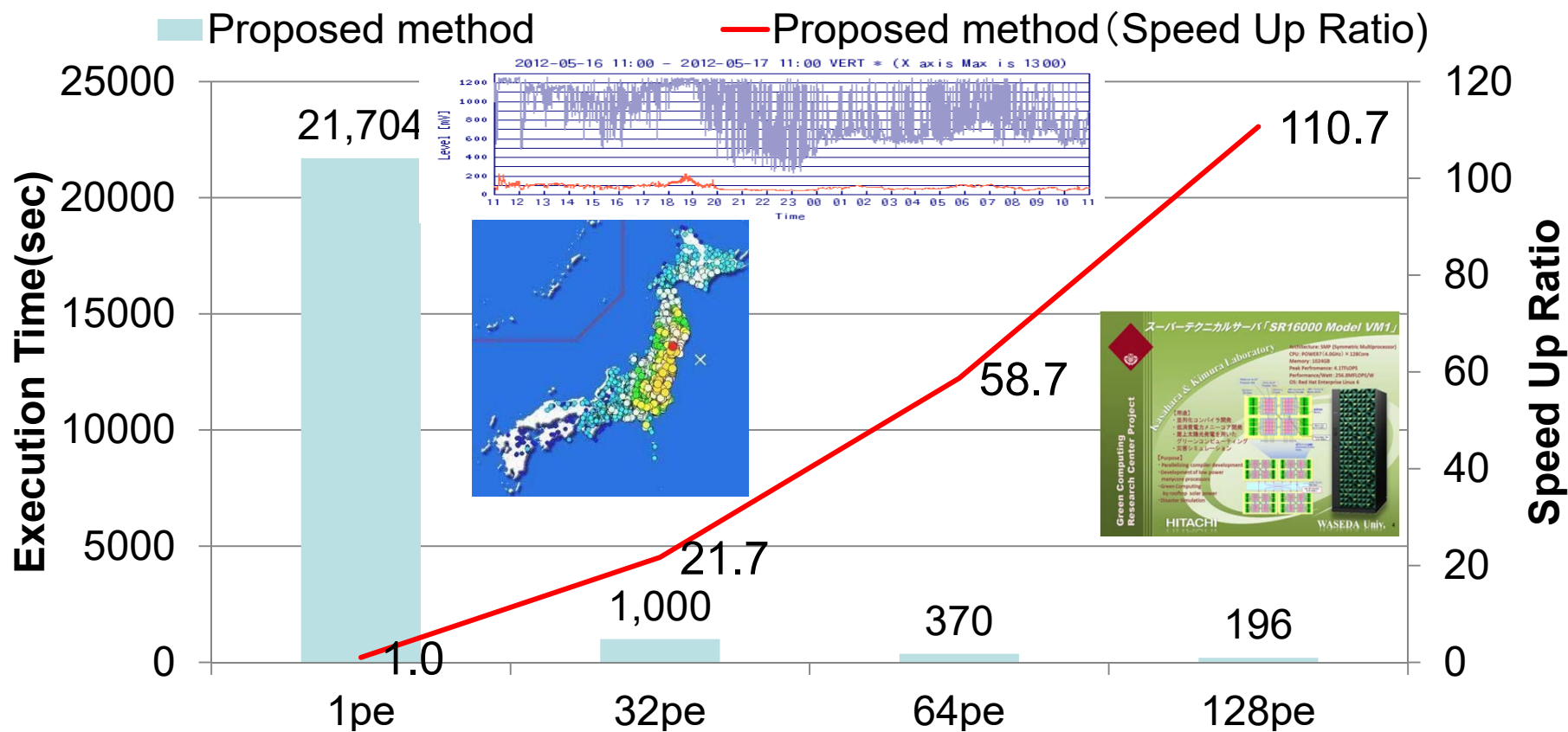
低額サーバでさらに1000倍の高速化することにより心臓等動く臓器の治療も可能に



災害から命を守る



防災科学研究所地震動シミュレーションGMSのSR16000 VM1上での並列化



128コアで1コアに対して110.7倍の速度向上

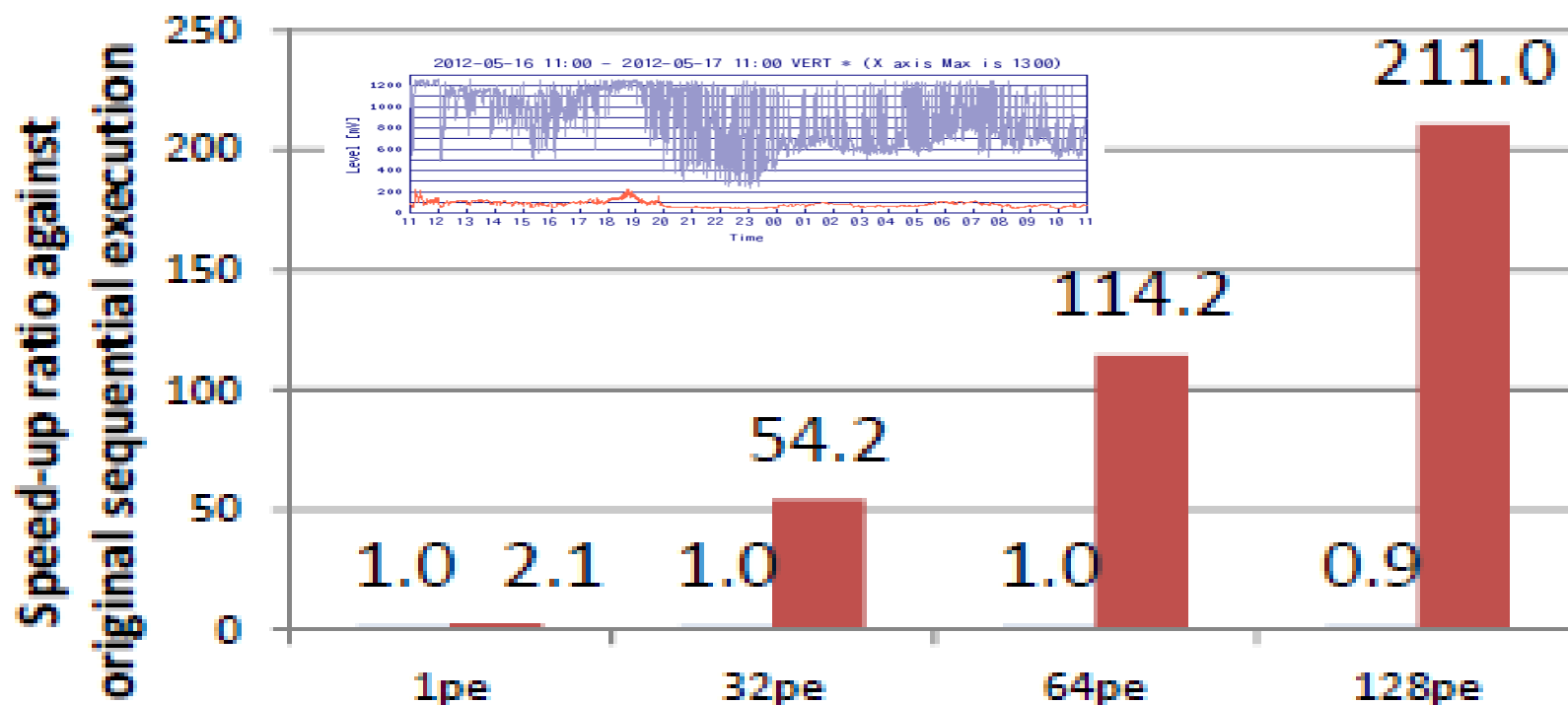


災害から命を守る

防災科学研究所地震動シミュレーション GMSの富士通M9000上での並列化

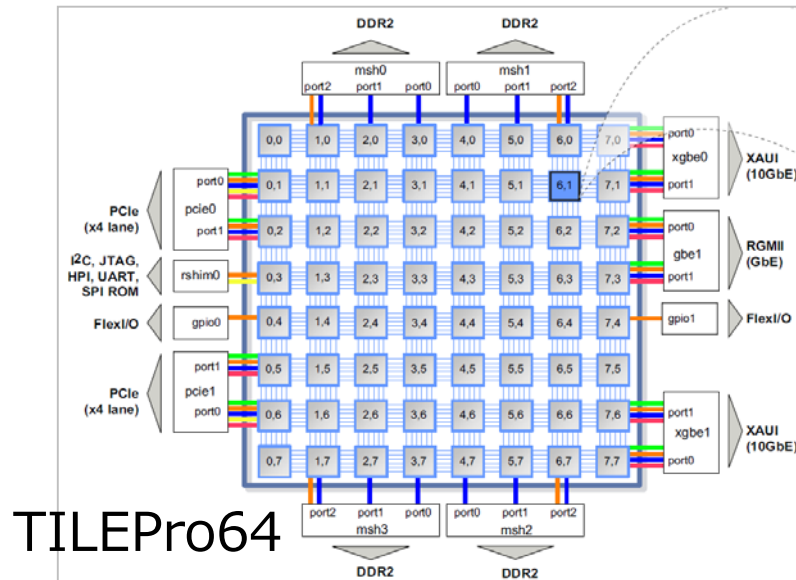


■ original (sun studio) ■ proposed method

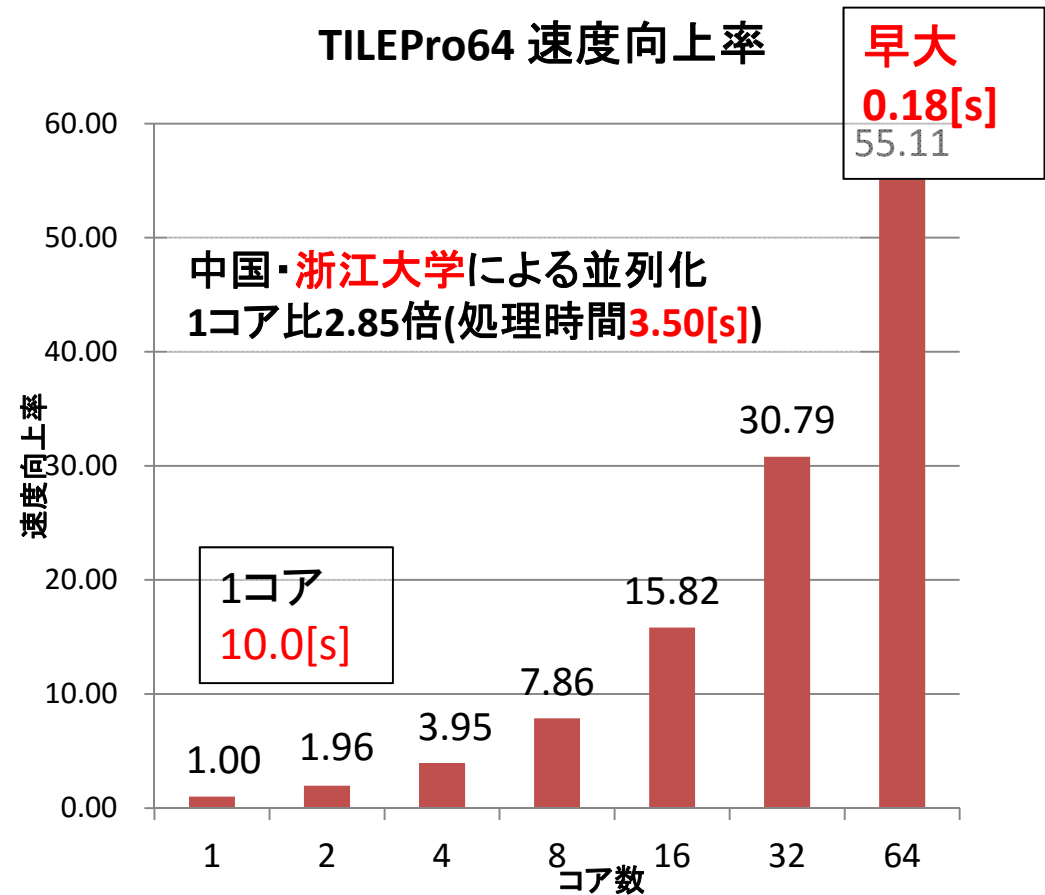


128コアで、OSCARコンパイラ使用1コアに対して100倍の速度向上、Sun Studio使用1コアオリジナルコードに対して211倍の速度向上

次世代カメラ・カプセル内視鏡のための 静止画圧縮JPEG XRエンコーダ技術の高速低電力処理実証

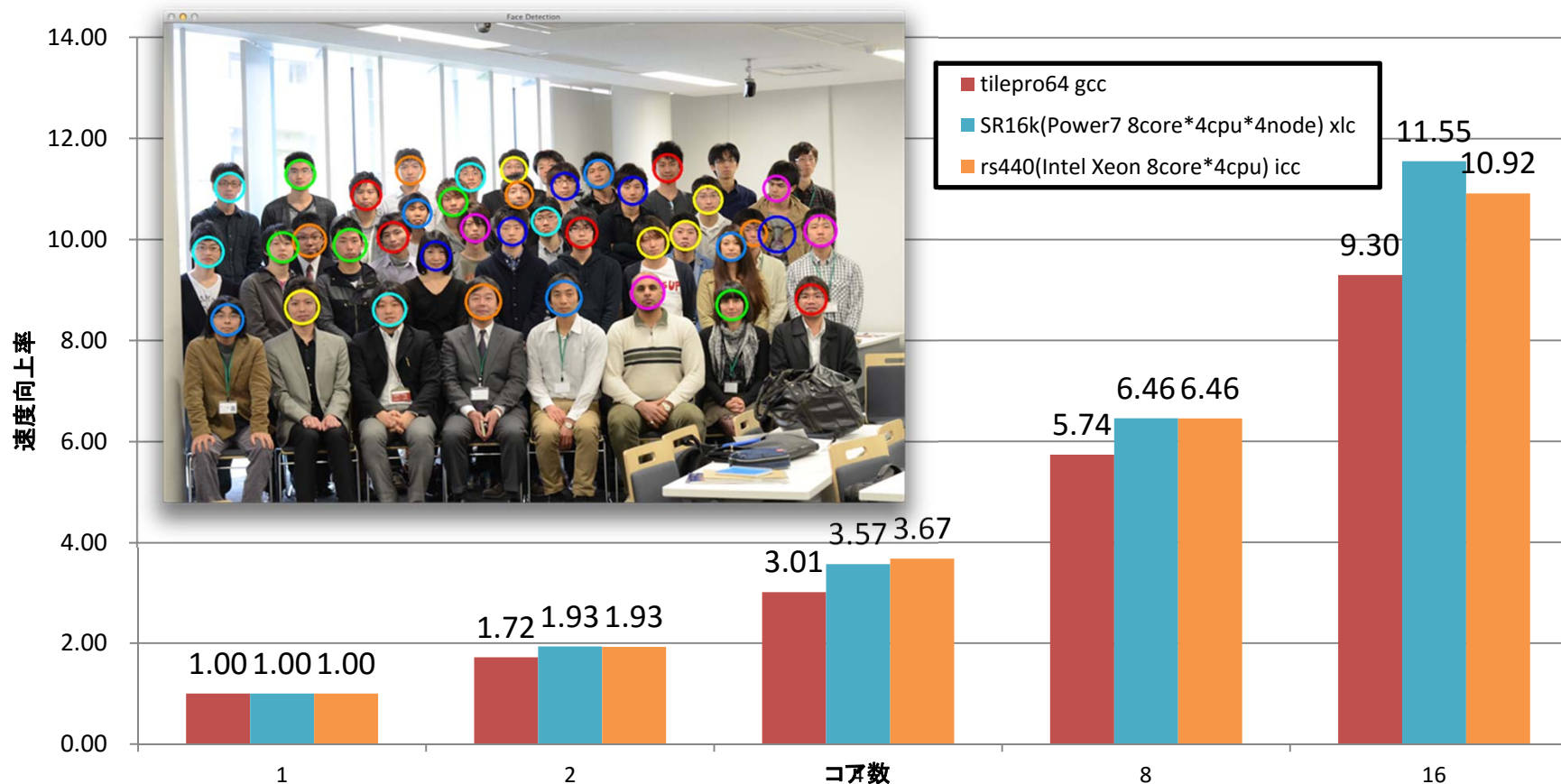


TILEPro64 速度向上率



逐次に対し64コアで**55倍**の速度
向上を達成

Parallel Processing of Face Detection on Manycore, Highend and PC Server



- OSCAR compiler gives us **11.55 times** speedup for 16 cores against 1 core on SR16000 Power7 highend server.



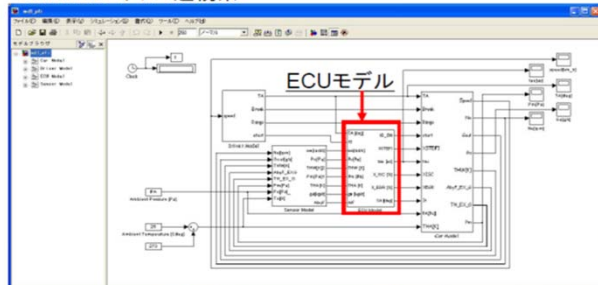
国際産業競争力を高める

自動走行車(衝突防止含む)、次世代低燃費エンジン制御

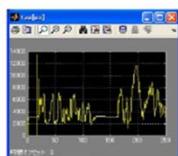
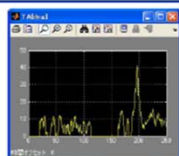
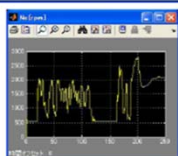
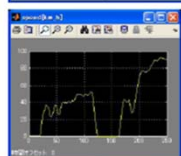
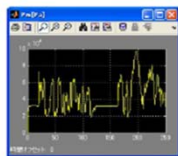


マルチコアによるエンジン制御

Simulinkモデル:連続系

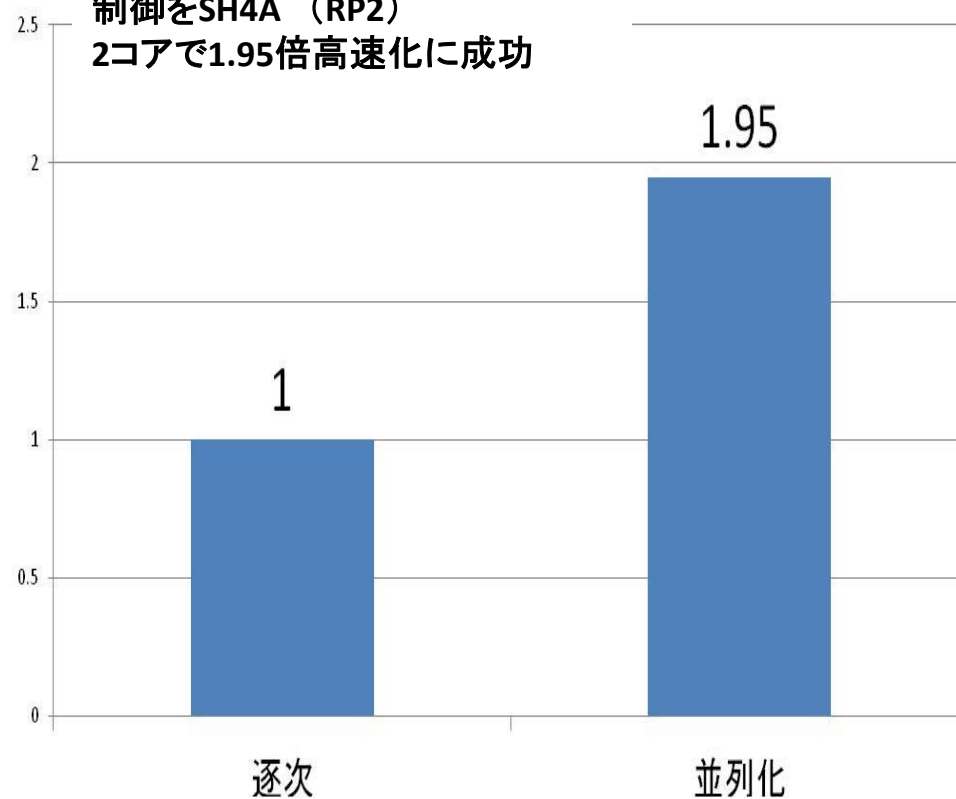


エンジンスペック
-直列4気筒:2000cc
-4AT
-実エンジンデータ

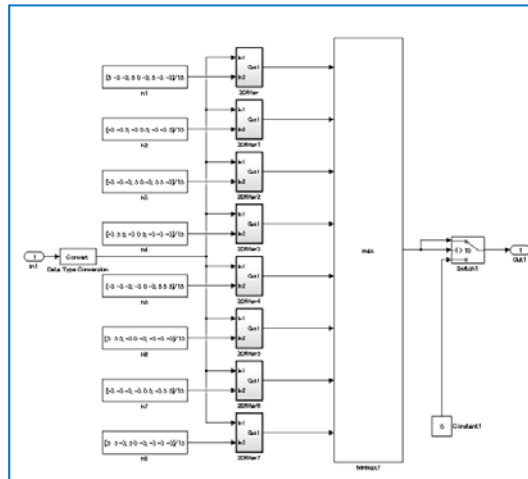


デンソーと共同研究

従来並列化できなかったエンジン
制御をSH4A (RP2)
2コアで1.95倍高速化に成功

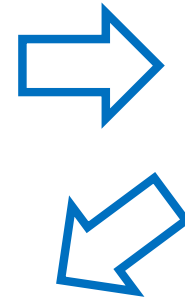


OSCAR Compile Flow for Simulink Applications



Simulink model

Generate C code
using Embedded Coder



```

/* Model step function */
void VesselExtraction_step(void)
{
    int32_T i;
    real_T u0;

    /* DataTypeConversion: '<S1>/Data Type Conversion' incorporates:
     * Import: '<Root>/In1'
     */
    for (i = 0; i < 16384; i++) {
        VesselExtraction_B.DataTypeConversion[i] = VesselExtraction_U.In1[i];
    }

    /* End of DataTypeConversion: '<S1>/Data Type Conversion' */

    /* Outputs for Atomic SubSystem: '<S1>/2Dfilter' */

    /* Constant: '<S1>/h1' */
    VesselExtraction_Dfilter(VesselExtraction_B.DataTypeConversion,
        VesselExtraction_P.h1_Value, &VesselExtraction_B.Dfilter,
        (P_Dfilter_VesselExtraction_T *)&VesselExtraction_P.Dfilter);

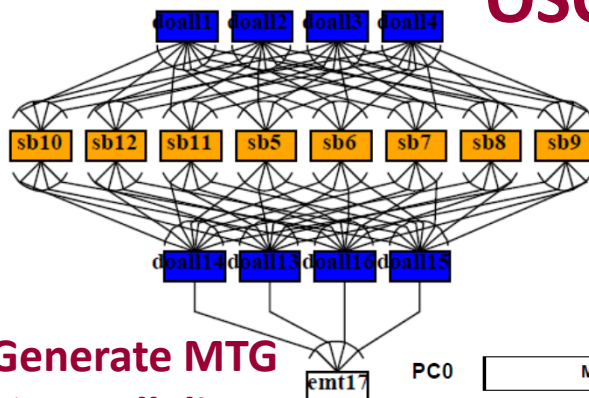
    /* End of Outputs for SubSystem: '<S1>/2Dfilter' */

    /* Outputs for Atomic SubSystem: '<S1>/2Dfilter1' */

    /* Constant: '<S1>/h2' */
    VesselExtraction_Dfilter(VesselExtraction_B.DataTypeConversion,
        VesselExtraction_P.h2_Value, &VesselExtraction_B.Dfilter1,
        (P_Dfilter_VesselExtraction_T *)&VesselExtraction_P.Dfilter1);
}
    
```

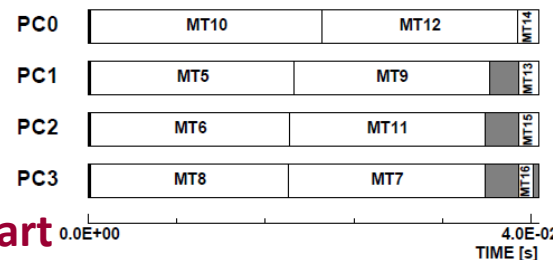
C code

OSCAR Compiler



(1) Generate MTG
→ Parallelism

(2) Generate gantt chart
→ Scheduling in a multicore



```

void VesselExtraction_step ( )
{
    int thr1 ;
    int thr2 ;
    int thr3 ;

    void thread_function_001 ( void )
    {
        VesselExtraction_step_PE1 ( ) ;
    }

    oscar_thread_create ( & thr1 ,
        thread_function_001 , (void*)1 ) ;
    oscar_thread_create ( & thr2 ,
        thread_function_002 , (void*)2 ) ;
    oscar_thread_create ( & thr3 ,
        thread_function_003 , (void*)3 ) ;

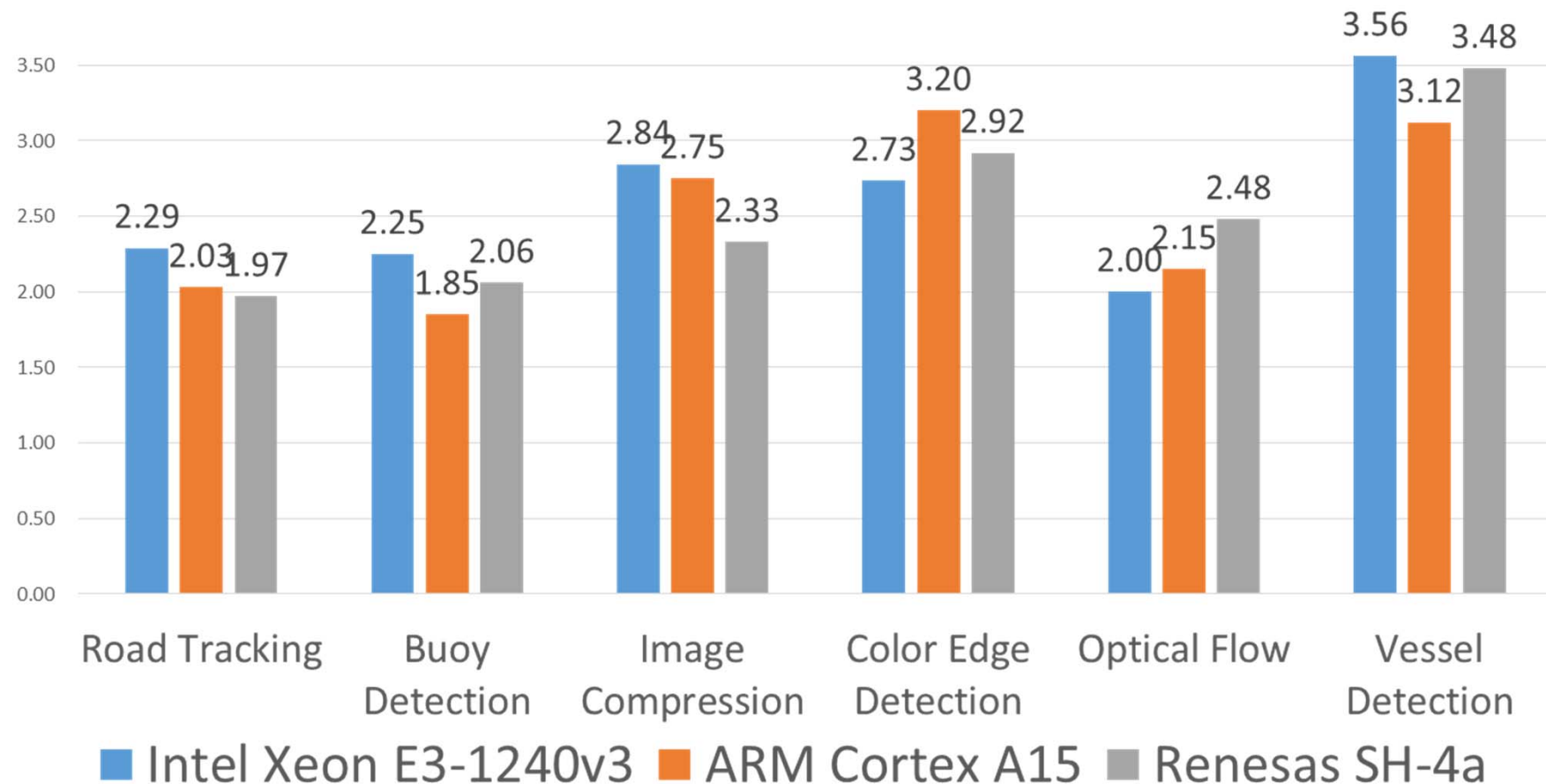
    VesselExtraction_step_PEO ( ) ;

    oscar_thread_join ( thr1 ) ;
    oscar_thread_join ( thr2 ) ;
    oscar_thread_join ( thr3 ) ;
}
    
```

(3) Generate parallelized C code
using the OSCAR API
→ Multiplatform execution
(Intel, ARM and SH etc)

Speedups of MATLAB/Simulink Image Processing on Various 4core Multicores

(Intel Xeon, ARM Cortex A15 and Renesas SH4A)



Road Tracking, Image Compression : <http://www.mathworks.co.jp/jp/help/vision/examples>

Buoy Detection : <http://www.mathworks.co.jp/matlabcentral/fileexchange/44706-buoy-detection-using-simulink>

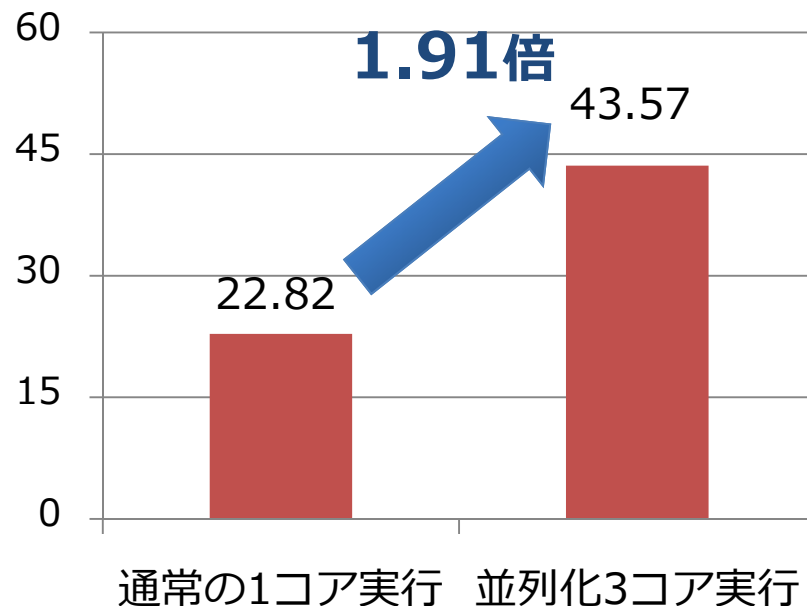
Color Edge Detection : <http://www.mathworks.co.jp/matlabcentral/fileexchange/28114-fast-edges-of-a-color-image--actual-color--not-converting-to-grayscale-/>

Vessel Detection : <http://www.mathworks.co.jp/matlabcentral/fileexchange/24990-retinal-blood-vessel-extraction/>

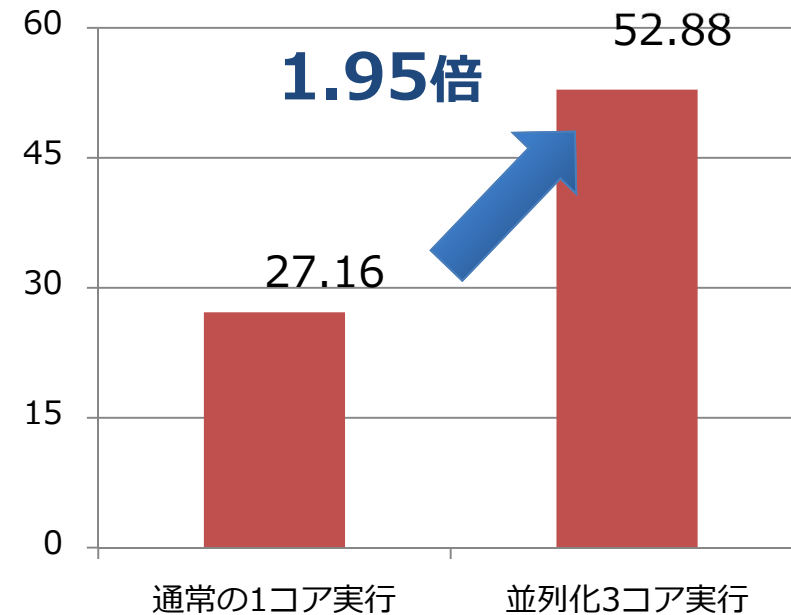
Google NEXUS7 (ARM Coretex A9 3コア)上での2次元描画DrawRect, DrawImageの並列処理



DrawRect 表示FPS値



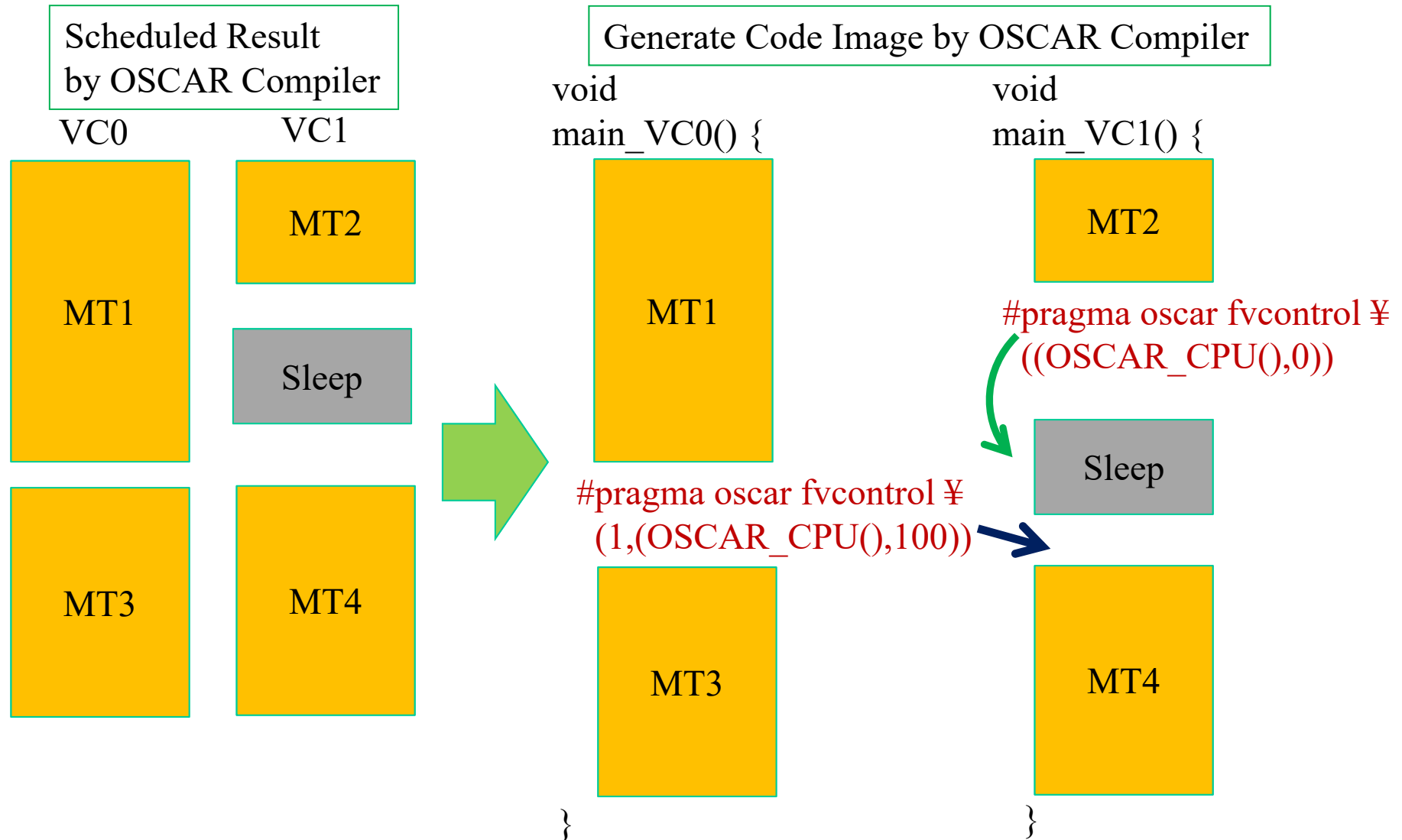
DrawImage (2倍負荷) 表示FPS



Nexus7端末における、製品版と比較して

DrawRectで **1.91倍**
DrawImageで**1.95倍**

Low-Power Optimization with OSCAR API



ARM CortexA9 4コアAndroid上での電力削減

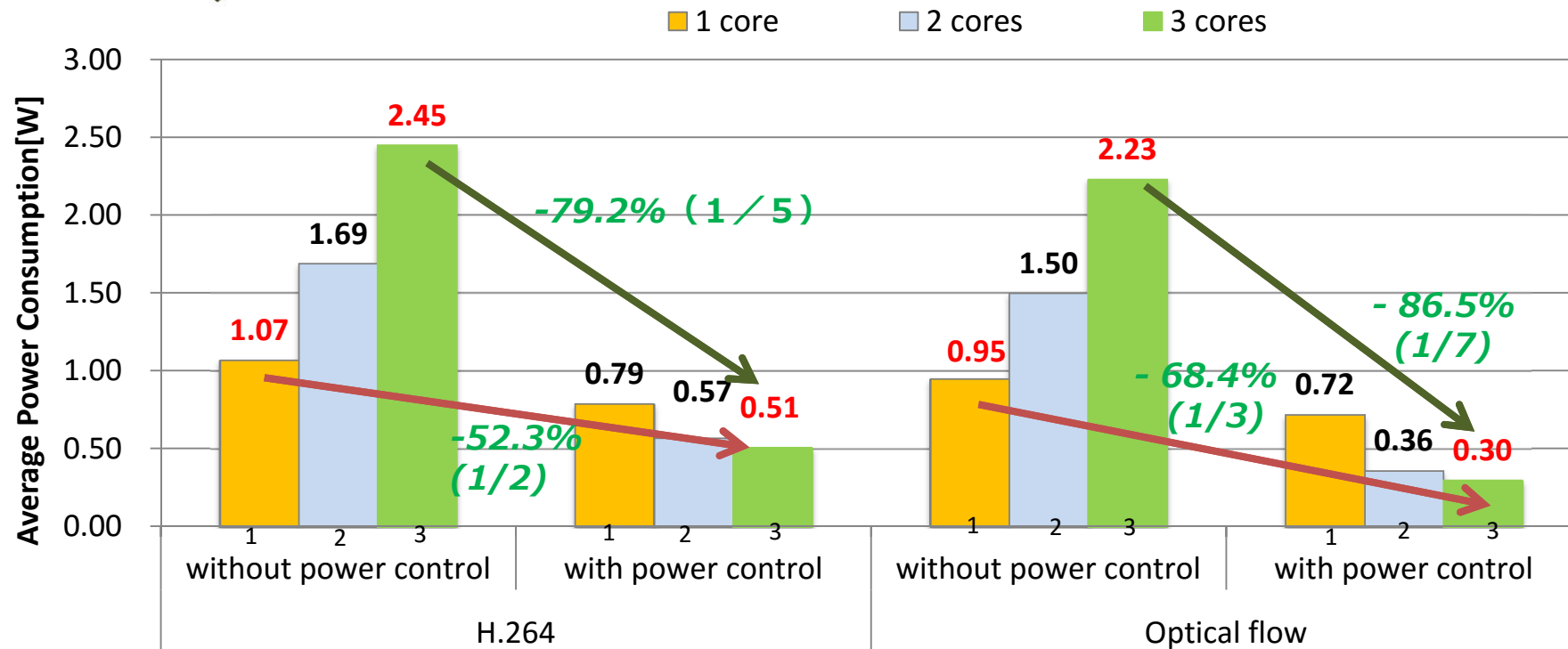
http://www.youtube.com/channel/UCS43INYEIkC8i_KIgFZYQBQ

H.264 decoder & Optical Flow (3コア使用)



ODROID X2

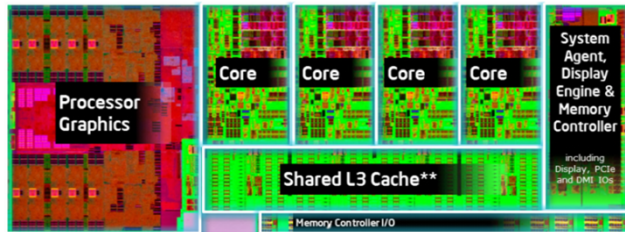
Samsung Exynos4412 Prime, ARM Cortex-A9 Quad core
1.7GHz~0.2GHz, used by Samsung's Galaxy S3



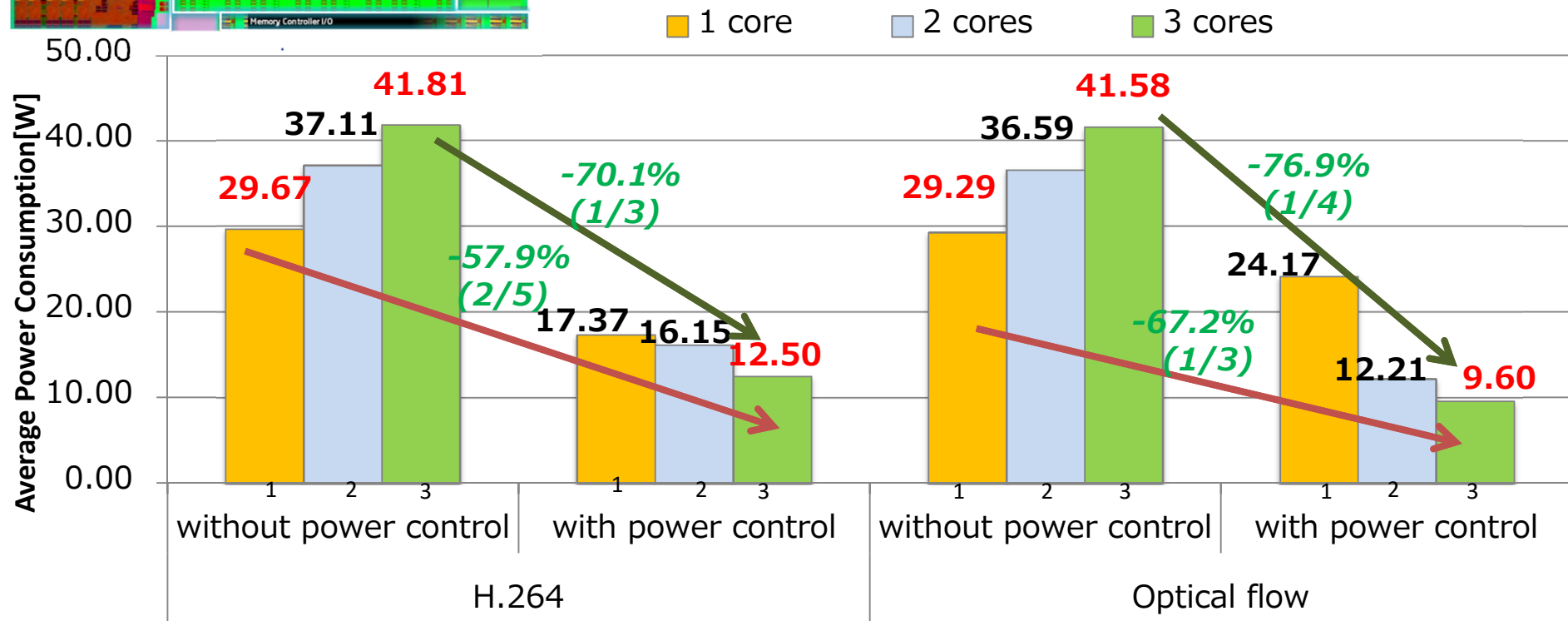
3PE電力制御なしと3PE電力制御ありで電力を1/5~1/7に削減
1PE電力制御なしと3PE電力制御ありで電力を1/2~1/3に削減

Intel Haswell上での電力削減

H.264 decoder & Optical Flow (3コア使用)



H81M-A, Intel Core i7 4770k
Quad core, 3.5GHz~0.8GHz



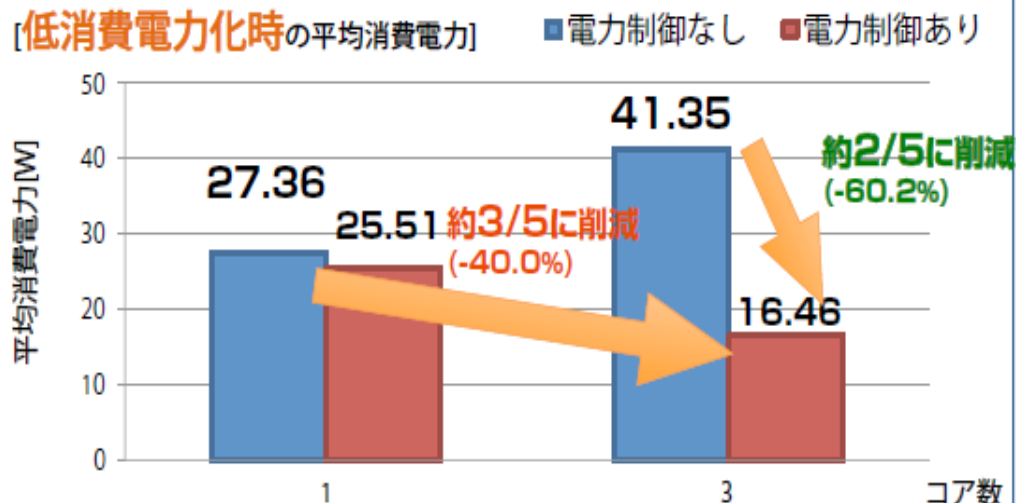
3PE電力制御なしと3PE電力制御ありで電力を1/3~1/4に削減
1PE電力制御なしと3PE電力制御ありで電力を2/5~1/3に削減



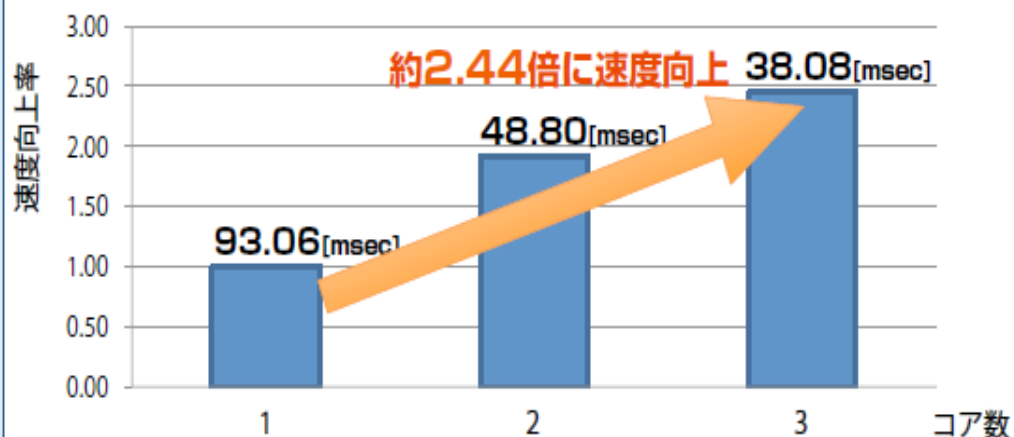
OSCARコンパイラによるHaswellマルチコア上での 自動低消費電力化(Intel 4コア) - 消費電力を2/5に削減 -

- OSCAR Compiler
- Intel Haswell
- 低消費電力化

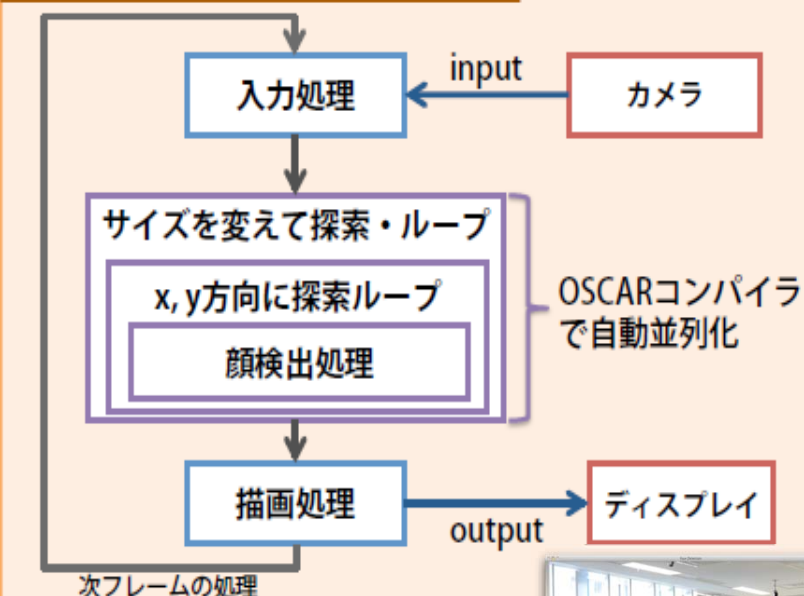
Intel Haswell 4コア上での顔認識プログラム 並列化



[最速実行処理時の速度向上率]

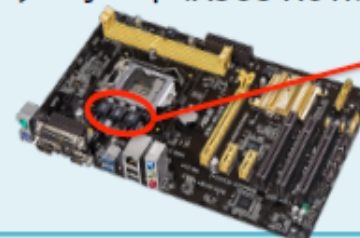


顔認識プログラムの並列処理



Intel Haswell 4コアの電力測定

CPU : Intel Core i7 4770k
コア数 : 4
周波数 : 3.5GHz~0.8GHz
マザーボード : ASUS H81M-A

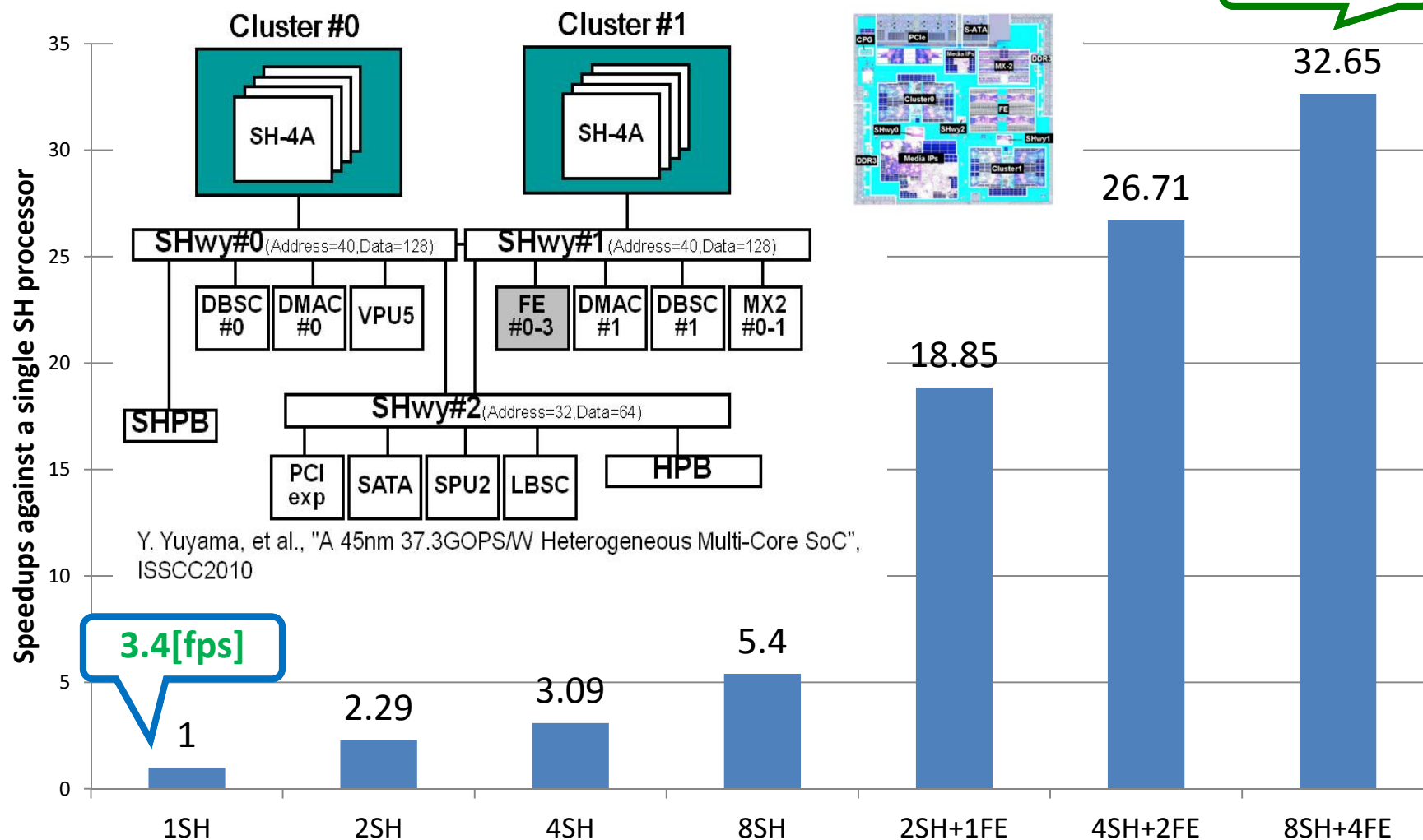


PMICとCPU間に
電力測定回路を作成



33 Times Speedup Using OSCAR Compiler and OSCAR API on RP-X (Optical Flow with a hand-tuned library)

111[fps]



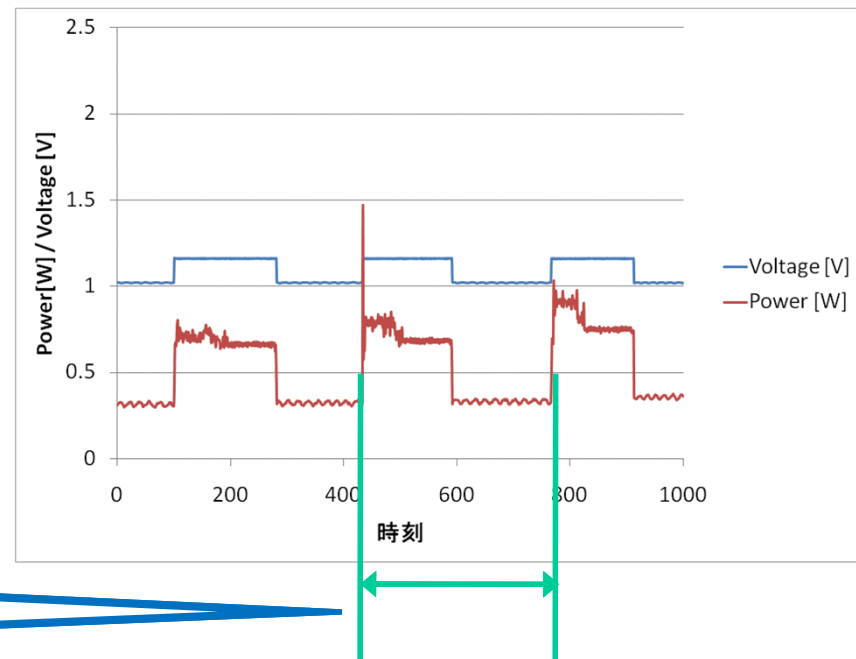
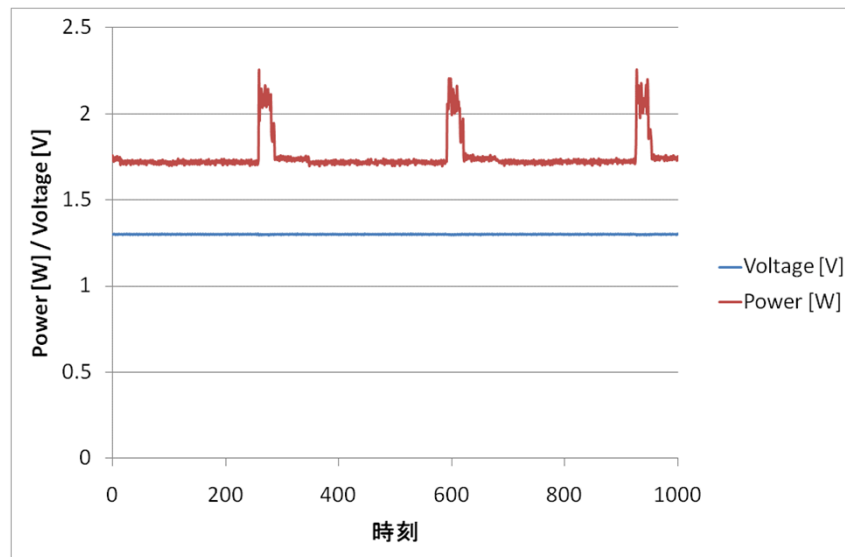
Power Reduction in a real-time execution controlled by OSCAR Compiler and OSCAR API on RP-X (Optical Flow with a hand-tuned library)

Without Power Reduction

**With Power Reduction
by OSCAR Compiler**
70% of power reduction

Average: 1.76[W]

Average: 0.54[W]



**1cycle : 33[ms]
→ 30[fps]**

- **Faster or Equal Processing Performance up to 4cores with hardware coherent mechanism on RP2.**
- **Software Coherence gives us correct execution without hardware coherence mechanism on 8 cores.**



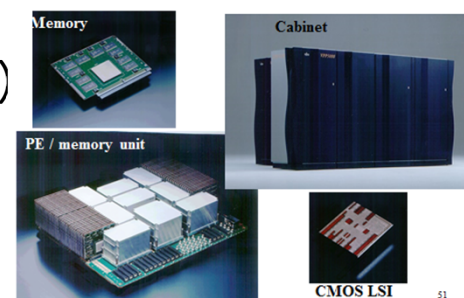
オスカーテクノロジー社の経営陣

2013年2月28日起業：大学より笠原・木村研全特許及びコンパイラのライセンシング



- 代表取締役 **小野隆彦** (早稲田大学客員教授、前東京農工大学副学長、元東証一部上場企業代表取締役)
- 取締役 **白井克彦** (早稲田大学学事顧問、前早稲田大学総長)
伊藤統明 (東京農工大学客員教授)
高村守幸 (富士通研究所顧問)
芦田邦弘 (アシダコンサルティング社長、元住友商事副社長、SIGMAXYZマーケティングパートナー)
- 監査役 **松田修一** (早稲田大学名誉教授、元日本ベンチャー学会会長)
本多昭次 (株式会社オウケイウエイヴ監査役)
- 顧問 **笠原博徳** (早稲田大学教授)
木村啓二 (早稲田大学教授)
石黒清子 (弁護士、前最高裁判所司法研修所教官)
米山正秀 (東洋大学名誉教授、元東洋大学副学長)
佐藤辰彦 (弁理士、元日本弁理士会会長)
松川陽子 (弁護士)
福田秋秀 (株式会社エフテック取締役相談役、早稲田大学校友会代表幹事)

富士通ベクトルスパコンVPP5000



Copyright 2008 FUJITSU LIMITED

51

OSCAR TECHNOLOGY CORPORATION

太陽光駆動並列化コンパイラ協調型消費電力マルチコア・コンピュータ・システム(トラフィック・クラウド・サーバ)

クラウドサーバ, 災害, 医療, 自動車, 航空機, 基地局

ベクトルアクセラレータ併置・

共有メモリ型マルチコアシステム

性能: **8TFLOPS**, 主メモリ: 8TB

消費電力: **40W**

電力効率: **200GFLOPS/W**

2014年11月Green500 1位

L-CSC: **5.27 GFLOPS/W** using Intel Ivy Bridge

CPU, AMD FirePro GPUs

京: 0.8GFLOPS/W



- 命令拡張なくどのプロセッサにも付加できるベクトルアクセラレータ
- 低消費電力で高速に立ち上がるベクトルで、低コスト設計
- コンパイラによる自動ベクトル・並列化及び自動電力削減
- 周波数・電源電圧制御機能
- バリア高速同期・ローカル分散メモリで無駄削減
- ローカルメモリ利用で低メモリコスト
- 誰でもチューニングなく使用でき、低コスト短期間ソフト開発可能

まとめ

- 早稲田大学グリーンコンピューティング研究開発センターでは、低消費電力高性能なグリーンマルチコアコンピューティングシステムのハードウェア、ソフトウェア、応用の研究開発・実用化を産官学連携で行っている。
- OSCAR自動並列化コンパイラは、科学技術計算、医療画像処理、災害シミュレーション、自動車エンジン制御、スマートフォン、無線基地局等に使用するマルチコアプロセッサ用のプログラムの並列化及び低消費電力化に世界で唯一成功。
- 自動並列化では、Intel, ARM, IBM, AMD, Qualcomm, Freescale, ルネサス, 富士通等種々のマルチコア用の並列プログラムの自動作成が可能となり、性能的には重粒子線ガン治療計算で64コアで55倍、地震波伝搬シミュレーションで128コアで110倍、自動車エンジン制御計算で2コアで1.95倍、カプセル内視鏡用画像圧縮処理で64コアで55倍等の性能を得ている。
 - コンパイラ実用化のためのオスカーテクノロジー社を設立
 - 自動車用製品版コンパイラ OSCARTech Compiler Ver.1.0 が本年出荷
 - 自動走行・医療画像・災害時避難指示を目指したアクセラレータ付きマルチコアも笠原・木村研とともに検討中
- 電力削減では、世界で初めてリアルタイムアプリケーション並列動作中の電力削減に成功し、ルネサス, ARM, Intel Haswell上で、電力を3コアで1コアと比べ、1/2から1/3に削減。