

# 最先端マルチコアプロセッサに関する産学連携研究 ---グリーン・マルチコア・コンピューティング---

早稲田大学

理工学術院基幹工学部情報理工学科 教授  
アドバンスト・マルチコア・プロセッサ研究所 所長  
IEEE Computer Society理事・Multicore特別技術委員長  
笠原博徳

1985年 早稲田大学博士課程了 工学博士  
カリフォルニア大学バークレー客員研究員  
1986年 早大理工専任講師, 1988年 助教授  
1997年 教授、現在 理工学術院情報理工学科  
1989年～1990年 イリノイ大学Center for  
Supercomputing R&D客員研究員

1987年 IFAC World Congress Young Author Prize  
1997年 情報処理学会坂井記念特別賞  
2005年 半導体理工学研究センタ共同研究賞  
2008年 LSI・オブ・ザ・イヤー 2008 準グランプリ  
2008年 Intel Asia Academic Forum Best Research  
Award  
2010年IEEE CS Golden Core Member Award  
2014年文部科学大臣表彰科学技術賞研究部門

論文 197件, 招待講演121件, 特許公開72件(既取得26件), 新聞・Web記事・TV等メディア掲載 470件

政府・学会委員等歴任数 226件

【経済産業省・NEDO】 情報家電用マルチコア及びコンパイラ等プロジェクトリーダー、NEDOコンピュータ戦略(ロードマップ)委員長等

【内閣府】 スーパーコンピュータ戦略委員会, 政府調達苦情検討委員, 総合科学技術会議情報通信PT 研究開発基盤領域&セキュリティ・ソフト検討委員

【文部科学省・海洋研】地球シミュレータ(ES)中間評価委員、情報科学技術委員, H P C I 計画推進委員, 次世代スパコン(京)中間評価委員・概念設計評価委員, 地球シミュレータES2導入技術アドバイザー  
イリー委員長等

# 実施場所: グリーン・コンピューティング・システム研究開発センター

2011年4月13日竣工, 2011年5月13日開所

経済産業省「2009年度産業技術研究開発施設整備費補助金」

先端イノベーション拠点整備事業

## <目標>

太陽電池で駆動可能で

冷却ファンが不要な

超低消費電力・高性能マルチコア/  
メニーコアプロセッサ\*のハードウェア、  
ソフトウェア、応用技術の研究開発

\*1チップ上に多数のプロセッサコアを  
集積する次世代マルチコアプロセッサ

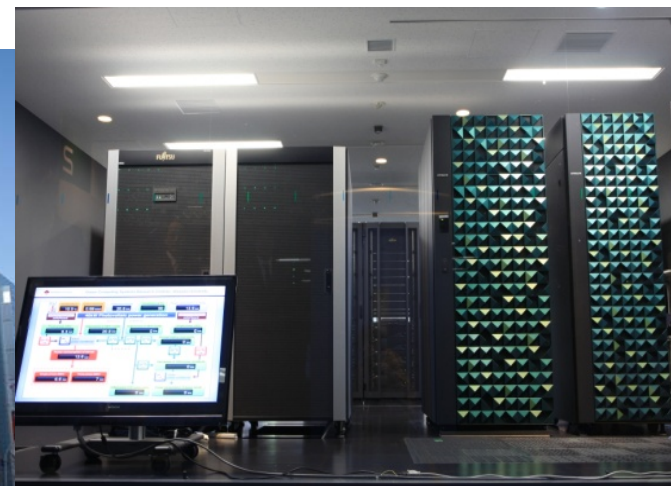
## <産学連携>

日立, 富士通, ルネサス, NEC, トヨタ,  
デンソー, オリンパス,  
三菱電機(重粒子線ガン治療) 等

## <波及効果>

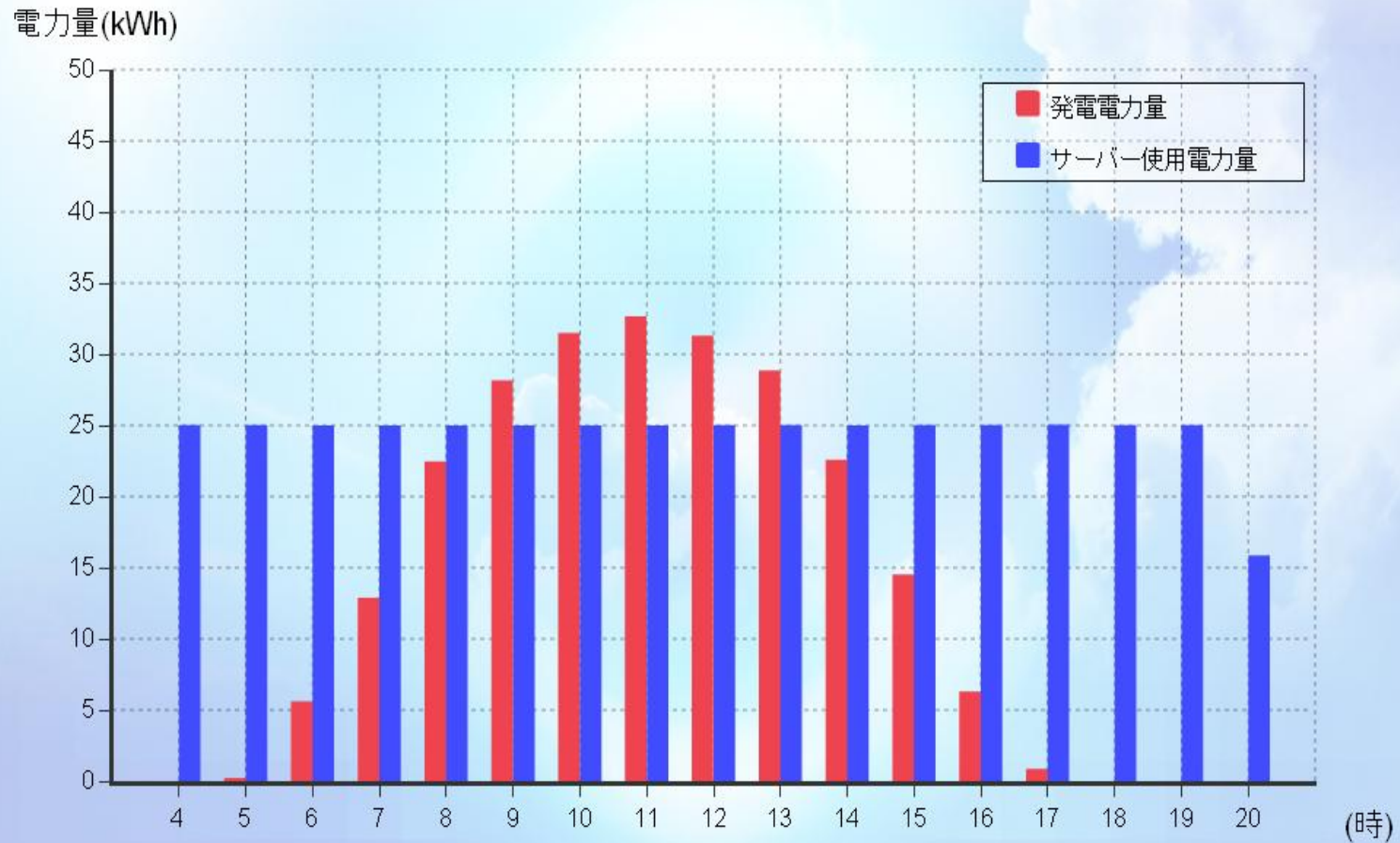
超低消費電力メニーコア

- CO<sub>2</sub>排出量削減
- サーバ国際競争力強化
- 我が国の産業利益を支える  
情報家電, 自動車等の高付加価値化



## 2012.4.2 (Clear) Power Generation and Server Consumption: One day Trends

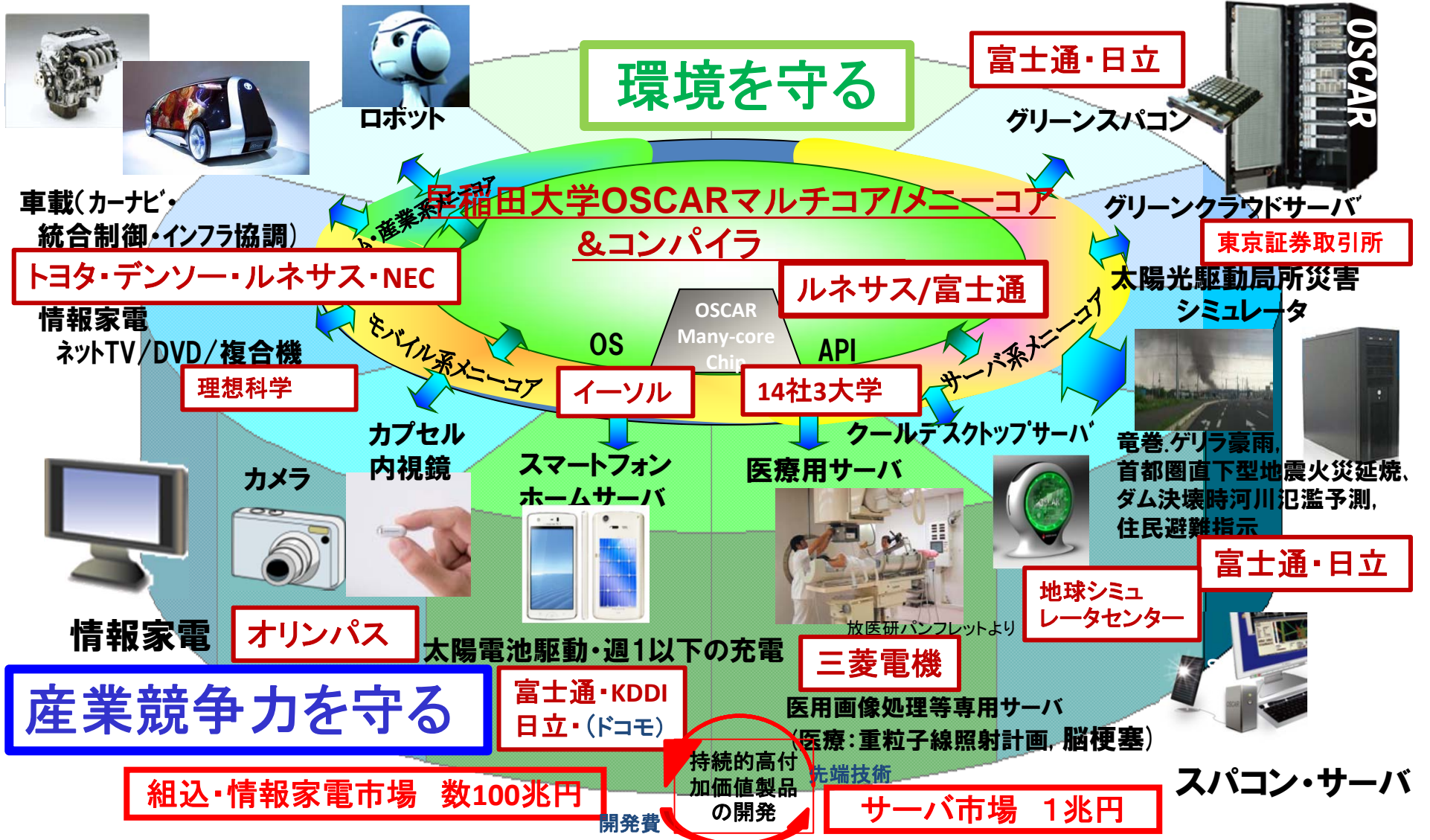
### 電力量の1日の変化





# GCS 産学連携研究開発目標

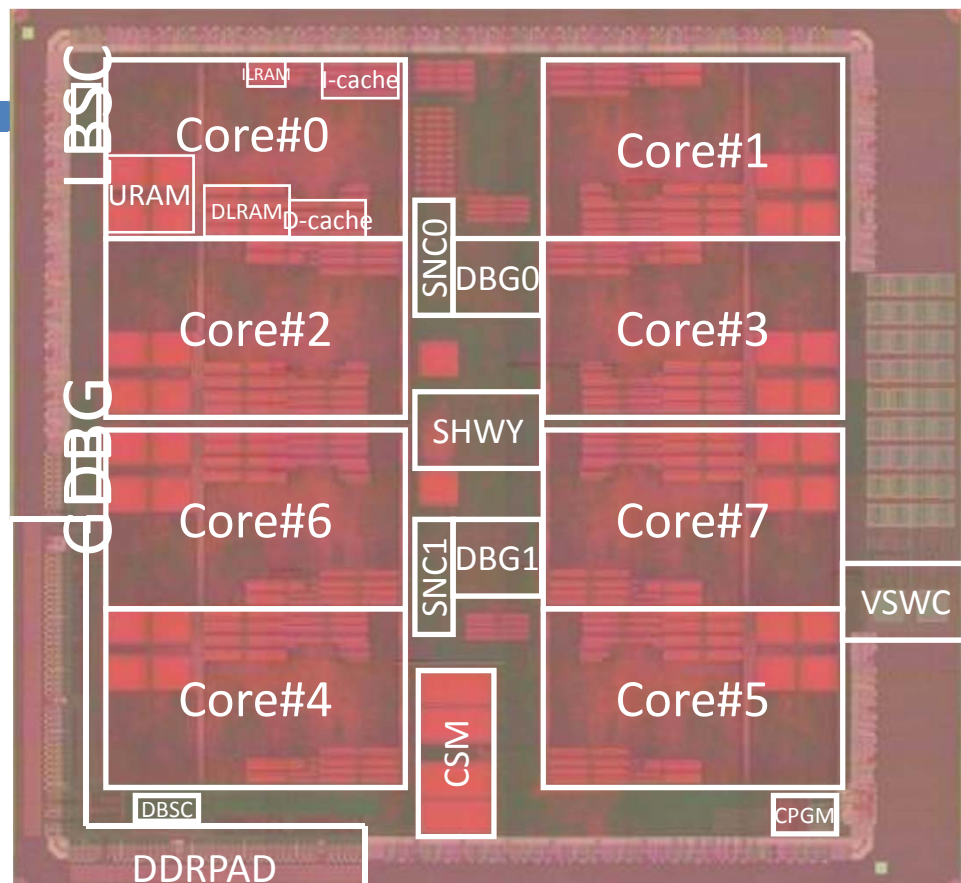
命を守る



組込・情報家電市場 数100兆円

サーバ市場 1兆円

# 早稲田OSCARコンパイラ協調型アーキテクチャ ホモジニアスマルチコアRP2 SH4A8コア搭載



8コア集積マルチコアLSIチップ写真

プロセス	90nm CMOS, 8層メタル, 3種Vth
チップサイズ*	104.8mm <sup>2</sup> (10.61mm x 9.88mm)
電源電圧	1.0V-1.4V(コア), 1.8/3.3V(I/O)
動作周波数	600MHz
CPU性能	8640 MIPS (Dhrystone 2.1)
FPU性能	33.6 GFLOPS
低電力制御	<ul style="list-style-type: none"> <li>・CPU毎に独立した周波数変更</li> <li>・CPUコアのクロックを停止するスリープモード</li> <li>・CPUコアの一部のクロックを停止するがキャッシュコヒーレンシ維持可能なライトスリープモード</li> <li>・CPUコアの電源供給を停止するフル電源遮断モード</li> <li>・URAM以外のCPUコアの電源供給を停止するレジューム電源遮断モード</li> </ul>

ISSCC08発表: ISSCC08 論文番号4.5, M.ITO, et al., "An 8640 MIPS SoC with Independent Power-off Control of 8 CPUs and 8 RAMs by an Automatic Parallelizing Compiler"

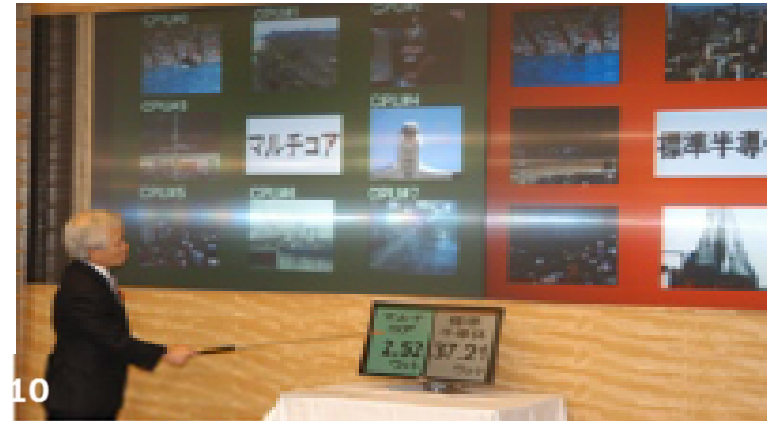
# NEDOリアルタイム情報家電用マルチコアチップ・デモの様子

<http://www8.cao.go.jp/cstp/gaiyo/honkaigi/74index.html>

第74回総合科学技術会議【平成20年4月10日】



2012/12/10  
第74回総合科学技術会議の様子(1)



第74回総合科学技術会議の様子(2)



第74回総合科学技術会議の様子(3)



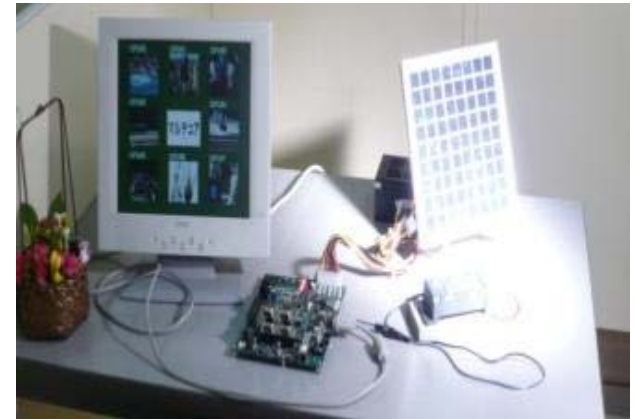
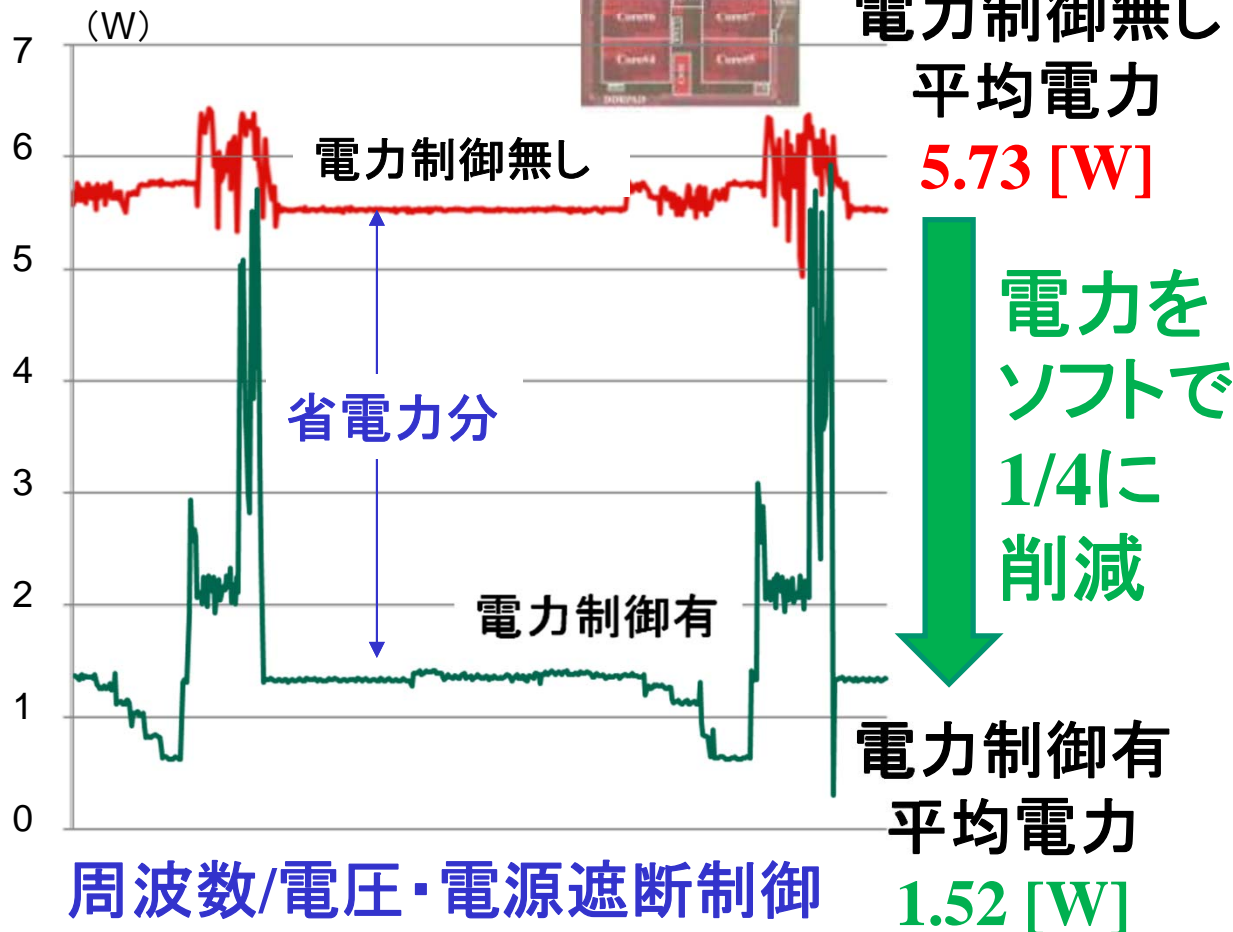
第74回総合科学技術会議の様子(4)

# 太陽光電力で動作する情報機器

コンピュータの消費電力をHW&SW協調で低減。電源喪失時でも動作することが可能。

リアルタイムMPEG2デコードを、8コアホモジニアスマルチコアRP2上で、消費電力1/4に削減

世界唯一の差別化技術



太陽電池で駆動可





# 世界をリードするマルチコア用コンパイラ技術

プロセッサ高速化における3大技術課題の解消

1.半導体集積度向上(使用可能トランジスタ数増大)に対する速度向上率の鈍化

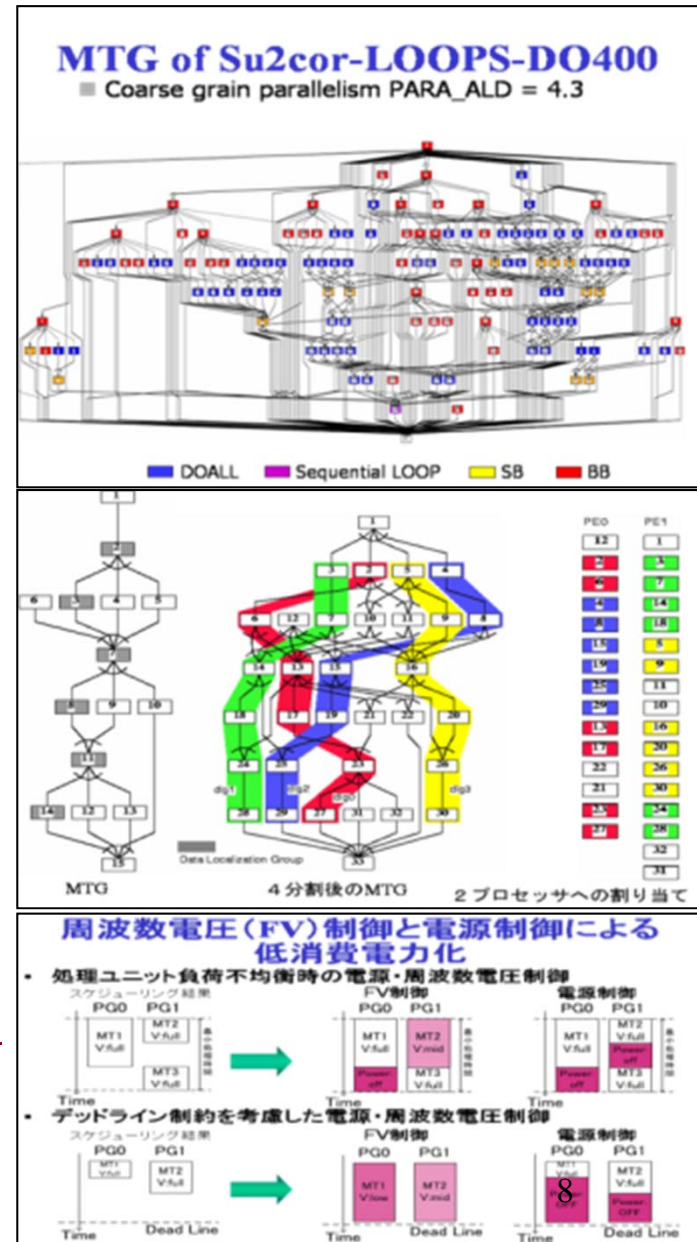
- 粗粒度タスク並列化、ループ並列化、近細粒度並列化によりプログラム全域の並列性を利用するマルチグ레인並列化機能により、従来の命令レベル並列性より大きな並列性を抽出し、複数マルチコアで速度向上

2.メモリウォール問題

- コンパイラによるローカルメモリへのデータ分割配置、DMAコントローラによるタスク実行とオーバーラップしたデータ転送によりメモリアクセス・データ転送オーバーヘッド最小化

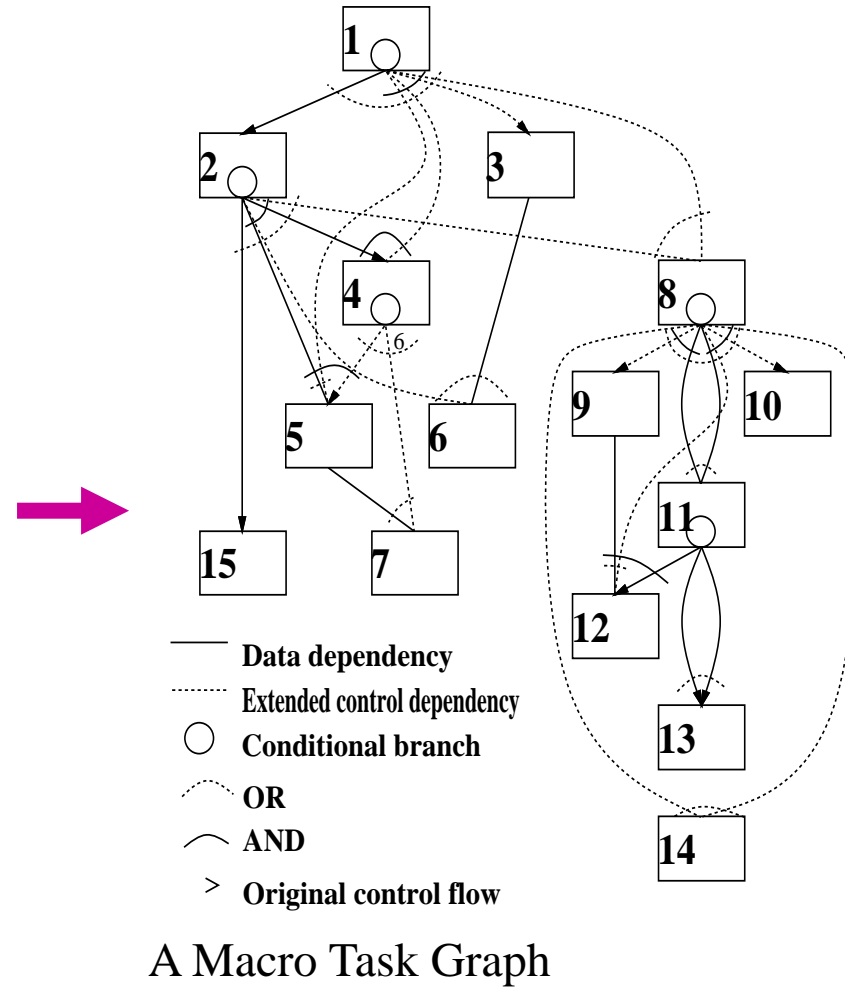
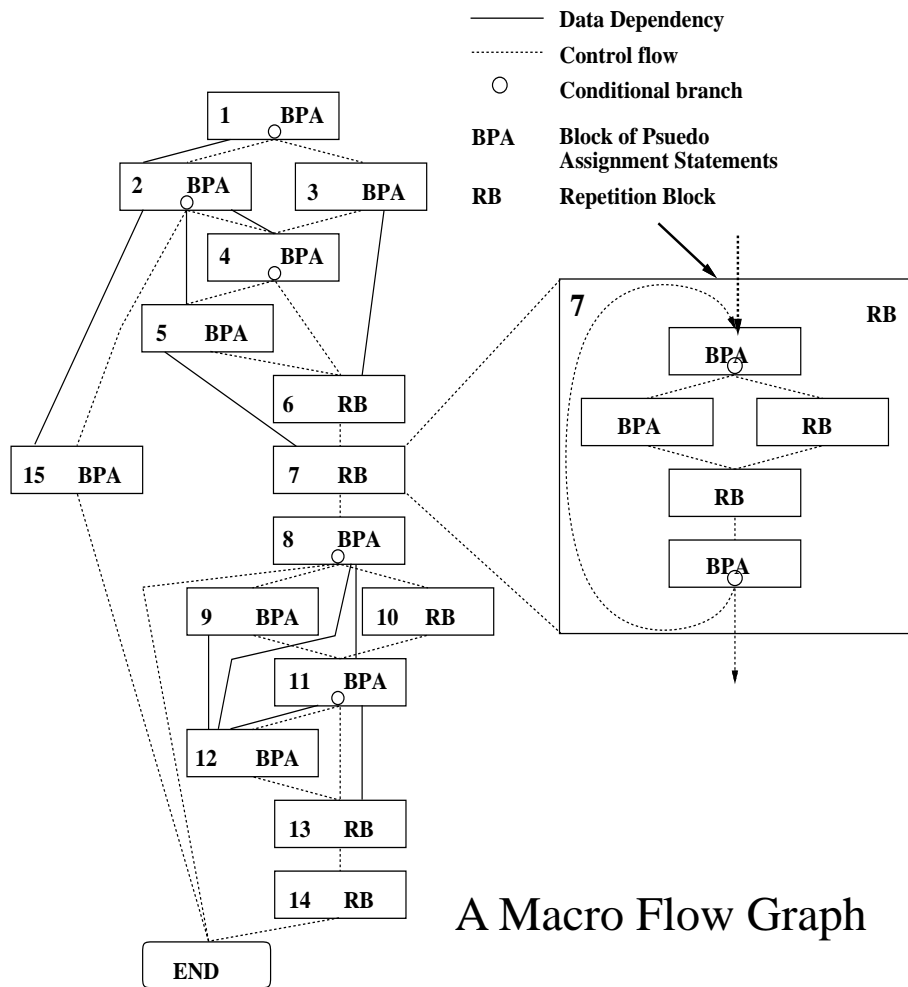
3.消費電力増大による速度向上の鈍化

- コンパイラによる低消費電力制御機能を用いたアプリケーション内でのきめ細かい周波数・電圧制御・電源遮断により消費電力低減



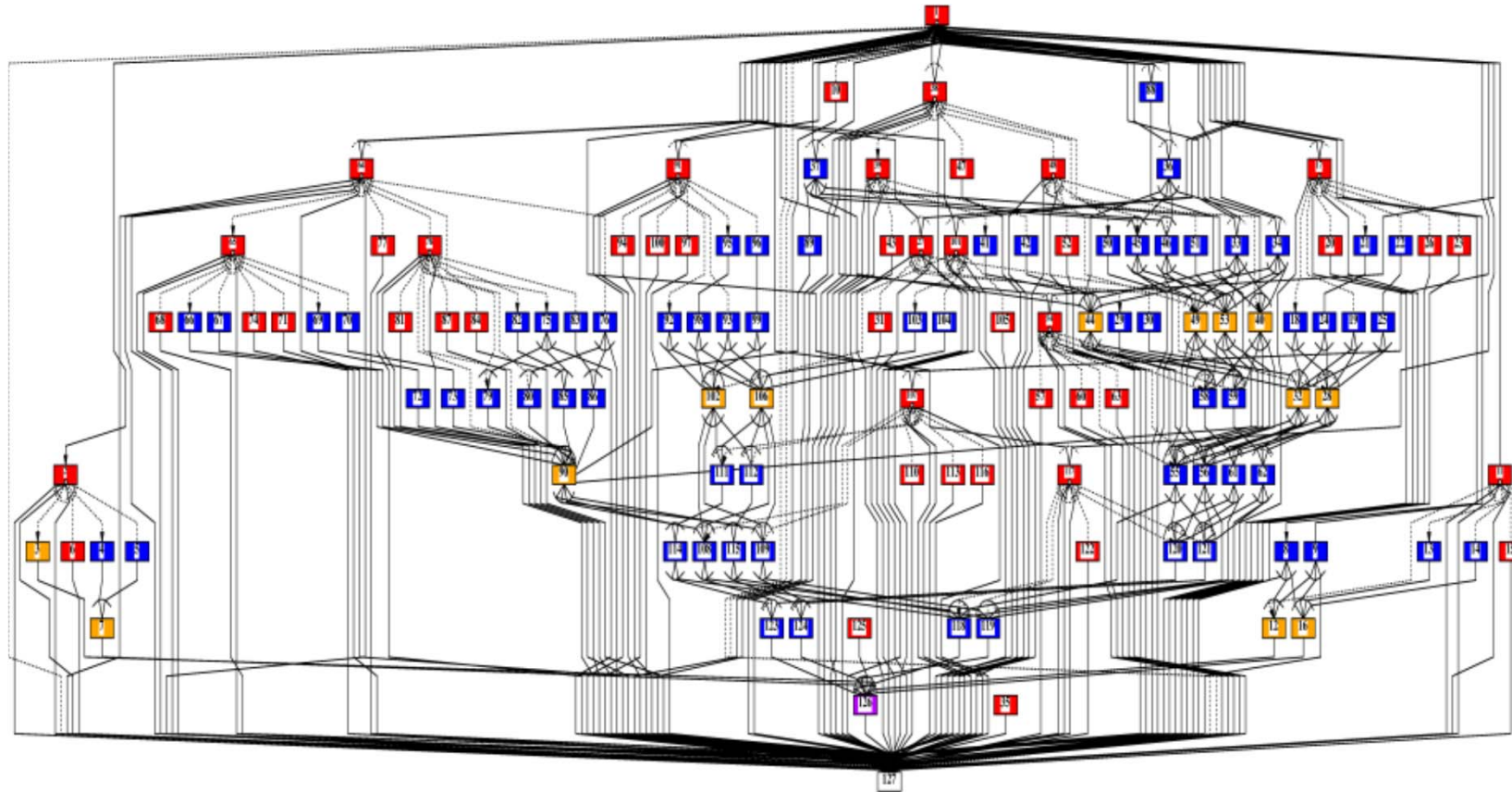


# Earliest Executable Condition Analysis for Coarse Grain Tasks (Macro-tasks)



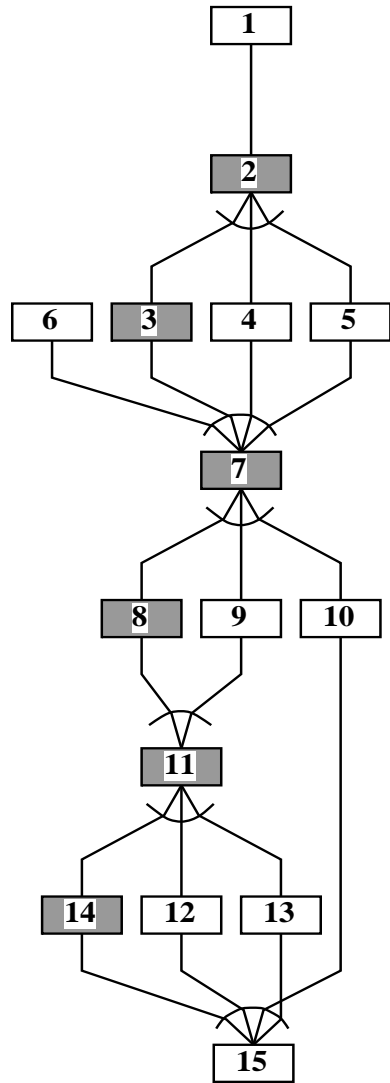
# MTG of Su2cor-LOOPS-DO400

- Coarse grain parallelism  $\text{PARA\_ALD} = 4.3$

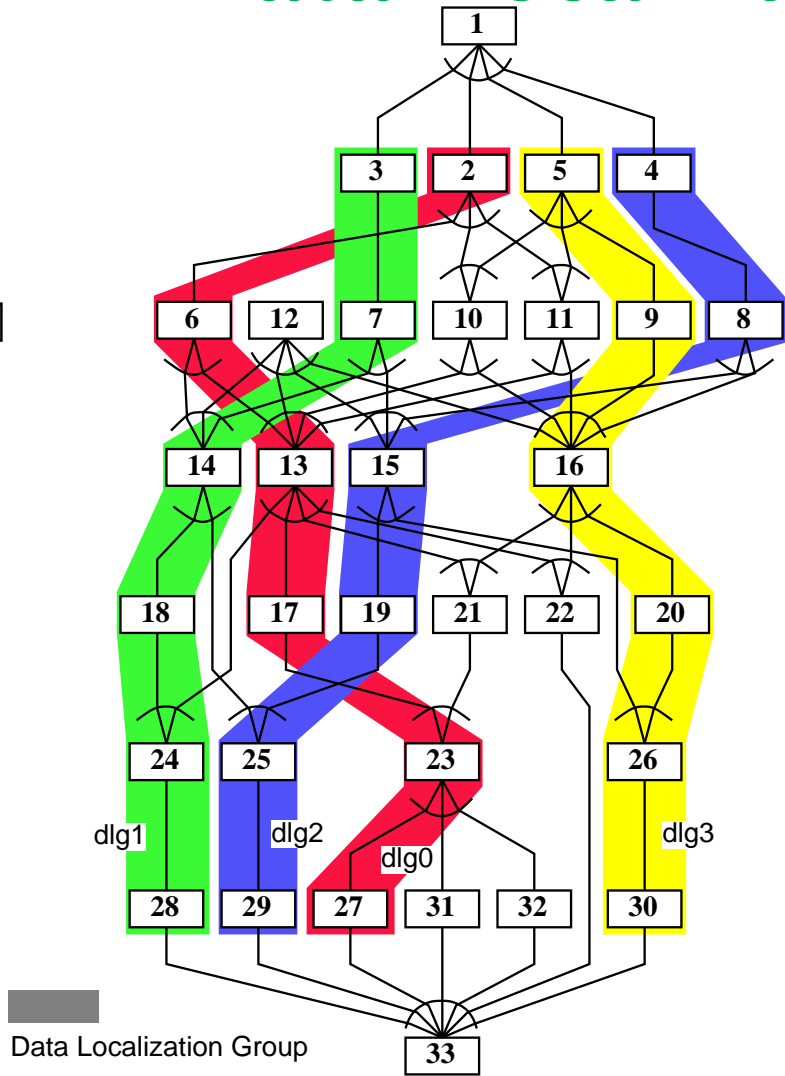


■ DOALL   ■ Sequential LOOP   ■ SB   ■ BB

# Data Localization



MTG



MTG after Division

PE0	PE1
12	1
2	3
6	7
4	14
8	18
15	5
19	9
25	11
29	10
13	16
17	20
22	26
21	30
23	24
27	28
	32
	31

A schedule for two processors



# 世界標準を目指すマルチコア用ソフトウェアインターフェイスOSCAR API

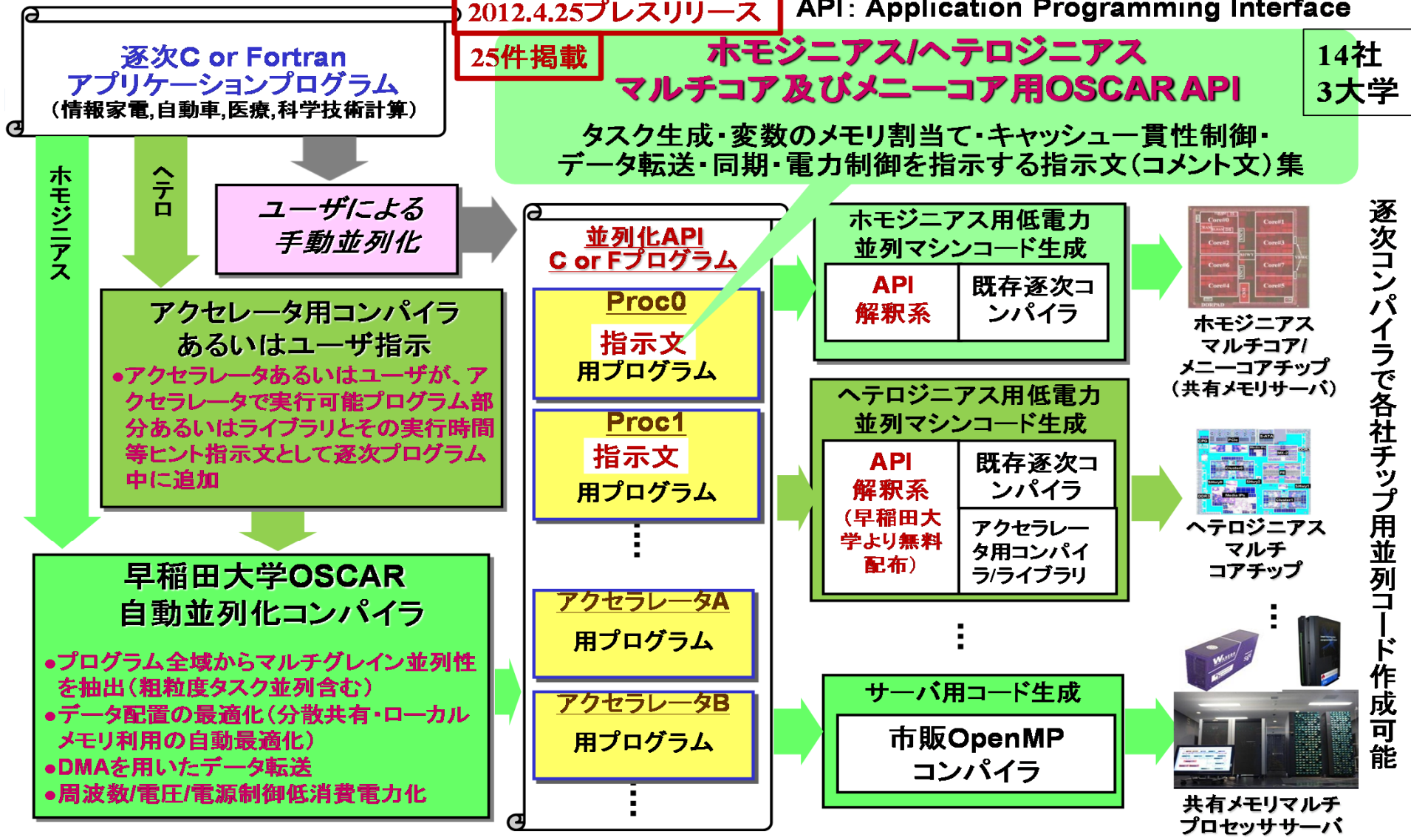
2012.4.25プレスリリース  
25件掲載

API: Application Programming Interface

## ホモジニアス/ヘテロジニアス マルチコア及びメニーコア用OSCAR API

14社  
3大学

タスク生成・変数のメモリ割当て・キャッシュ貫性制御・  
データ転送・同期・電力制御を指示する指示文(コメント文)集



逐次コンパイラで各社チップ用並列コード作成可能

# 重粒子線がん治療の日立SR16000サーバー上での並列処理

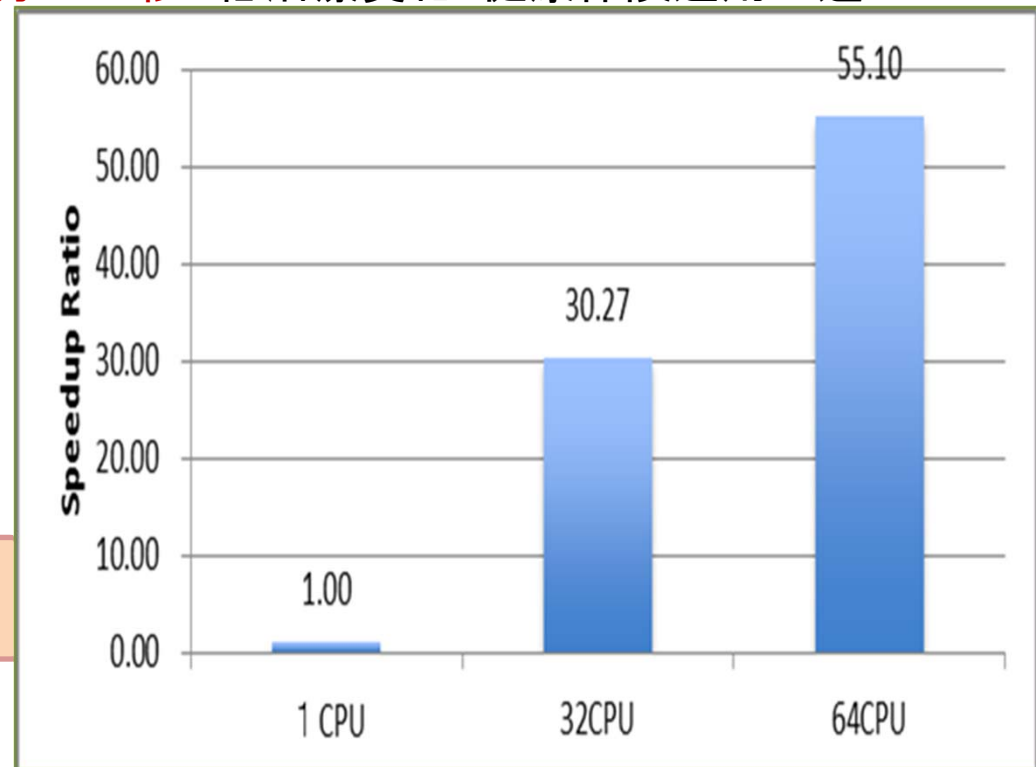
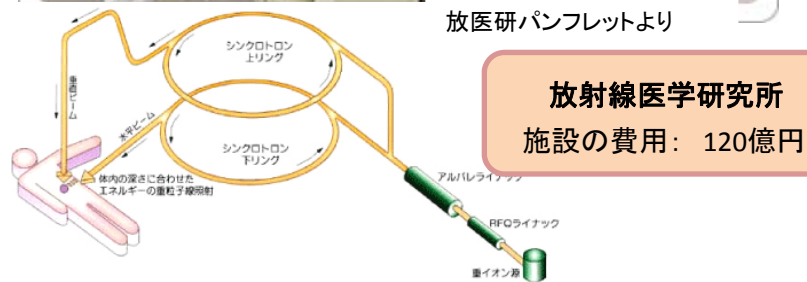
重粒子線(炭素イオン)を極めて正確に制御・照射し、癌細胞のみを消滅させる治療法:開腹手術不要・痛みなく治療が可能

三菱電機と共同研究

現在数億円のサーバ上64コアで55倍の高速化に成功  
20分⇒22秒 低治療費化・健康保険適用へ道



放医研パンフレットより

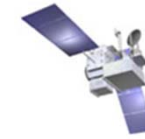


従来照射計画計算に長時間を要していた  
⇒1日に処置可能な患者数は数十名程度  
⇒ 350万円程度と高額・保険適用外

低額サーバでさらに1000倍の高速化することにより心臓等動く臓器の治療も可能に

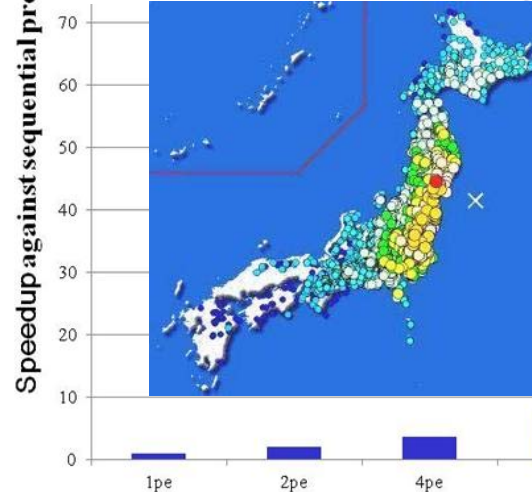
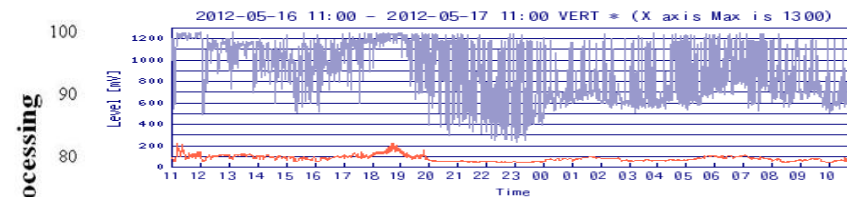
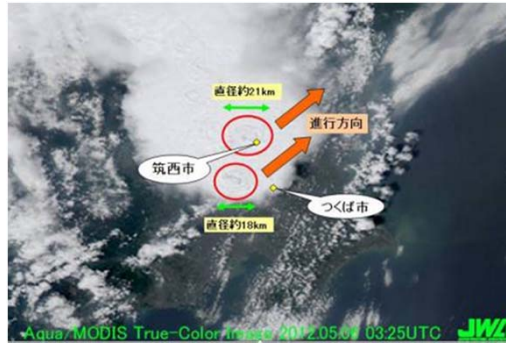


# 災害から命を守る

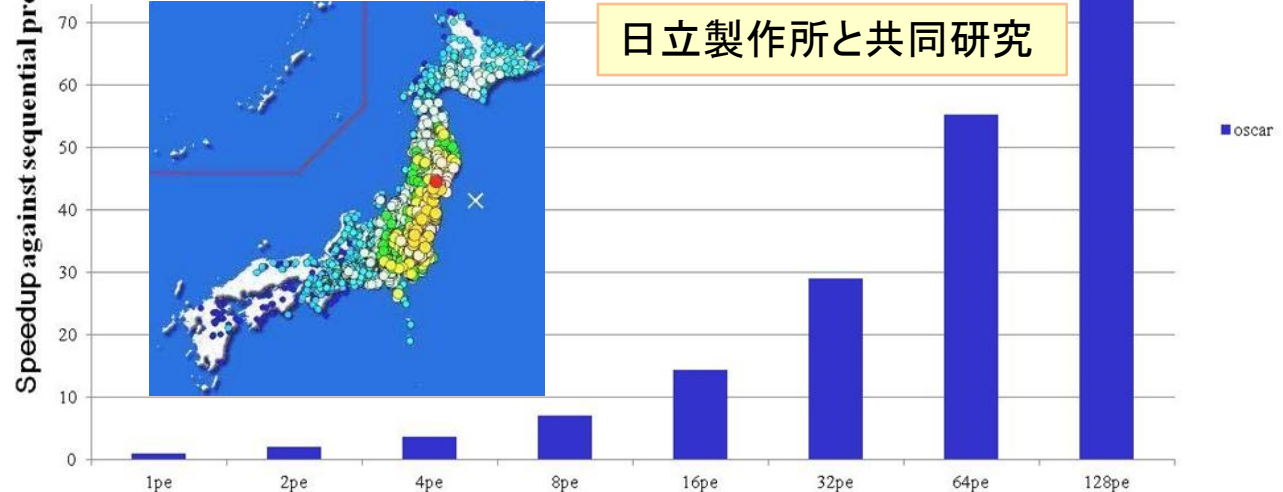


現在、4日近くかかる計算を1時間に短縮することに成功

1プロセッサに比べ92倍の高速化に成功



日立製作所と共同研究



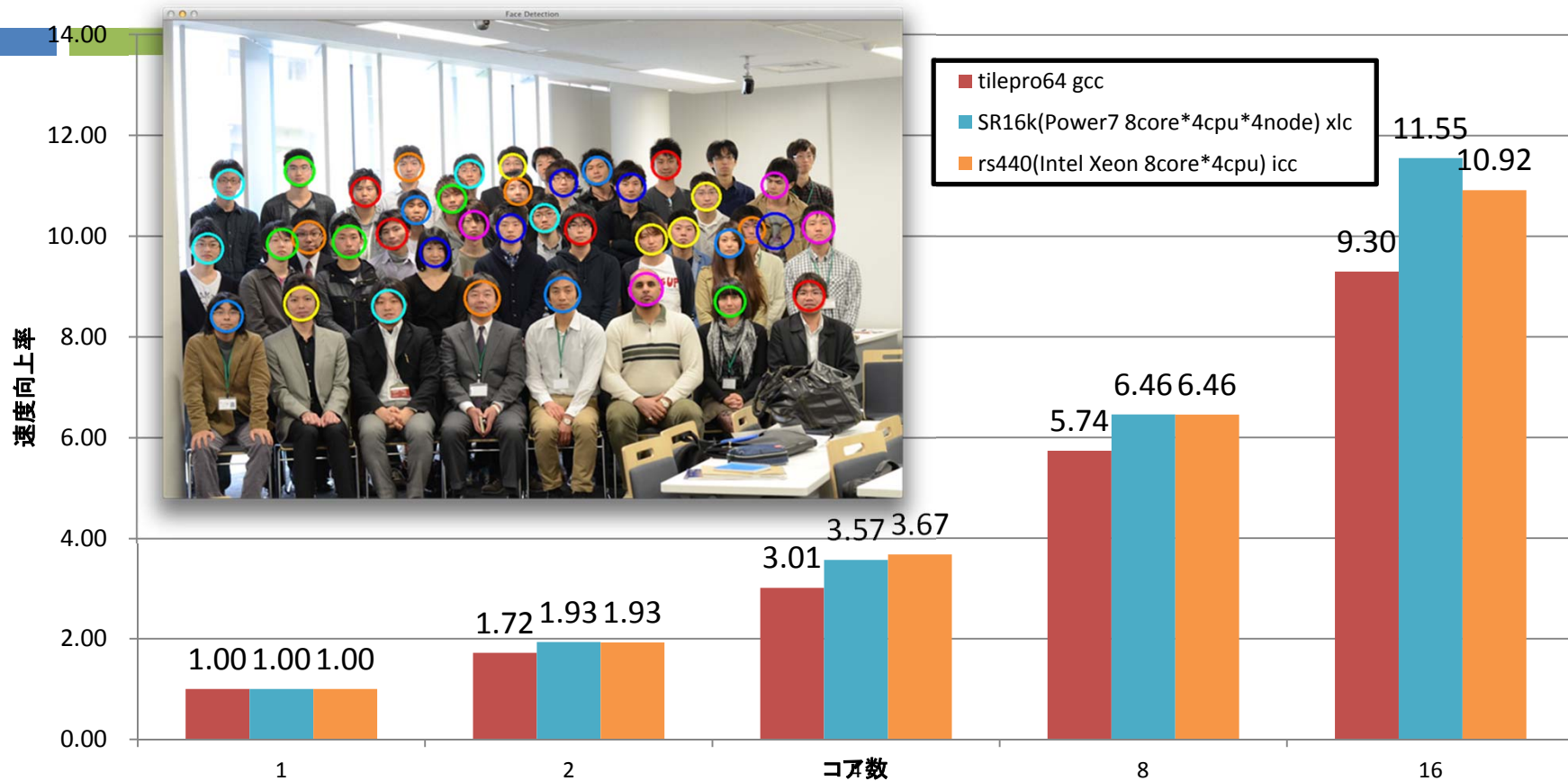
7年後までに災害時に電力供給が途絶えても住民に避難指示ができる太陽光電力駆動局所災害・防災コンピュータ開発

10年後までに10万倍から100万倍の高速化によりスーパーリアルタイム津波予測避難誘導が望まれる

地球シミュレーターセンター、富士通、防災科学技術研究所、日立製作所と共同研究予定

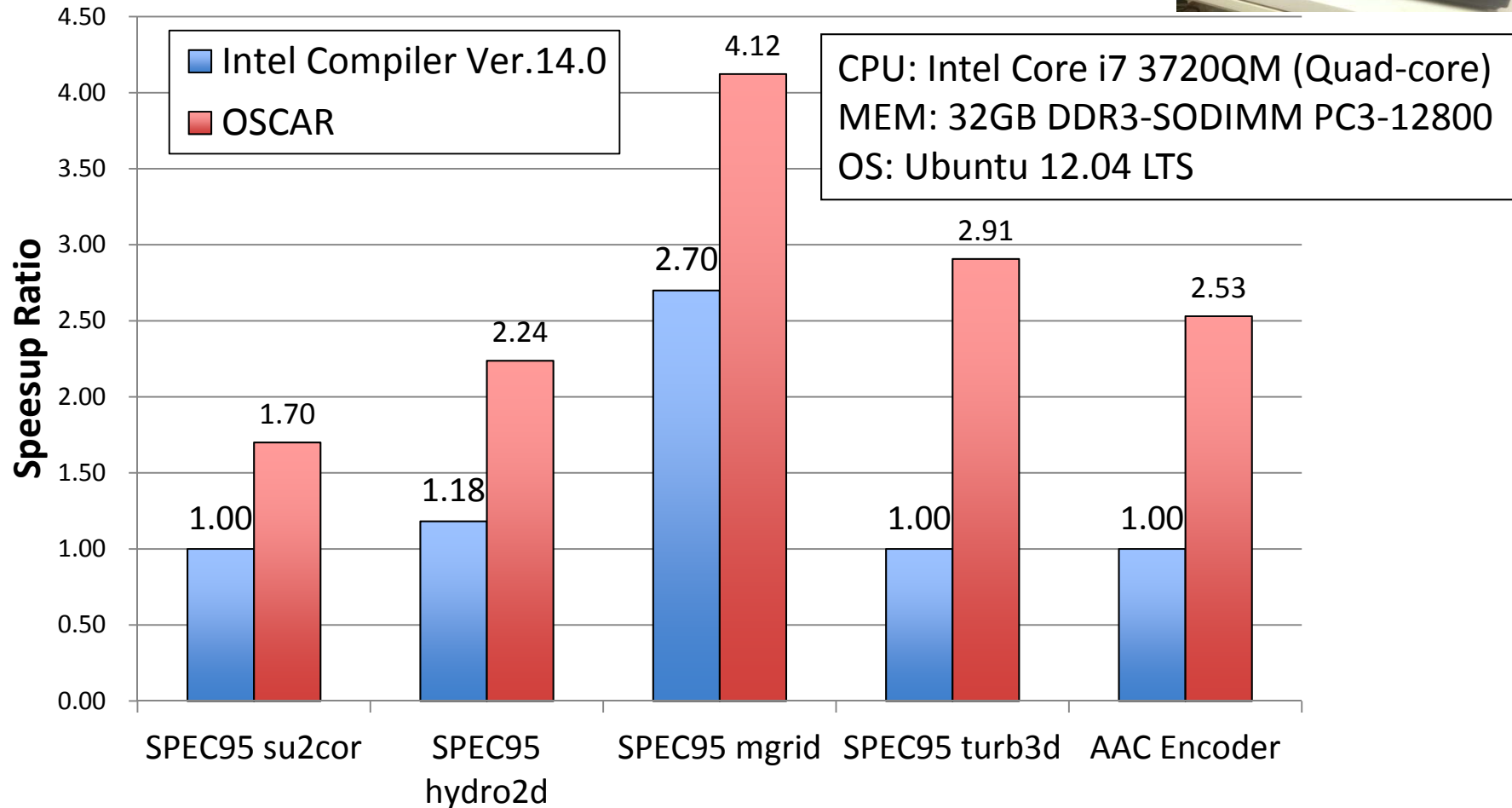
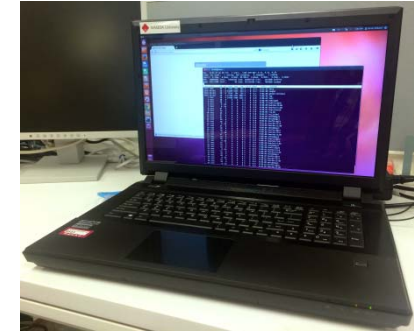


# Parallel Processing of Face Detection on Manycore, Highend and PC Server



□ OSCAR compiler gives us **11.55 times** speedup for 16 cores against 1 core on SR16000 Power7 highend server.

# Performance of OSCAR Compiler on Intel Core i7 Notebook PC



- OSCAR Compiler accelerate Intel Compiler about **2.0 times** on average

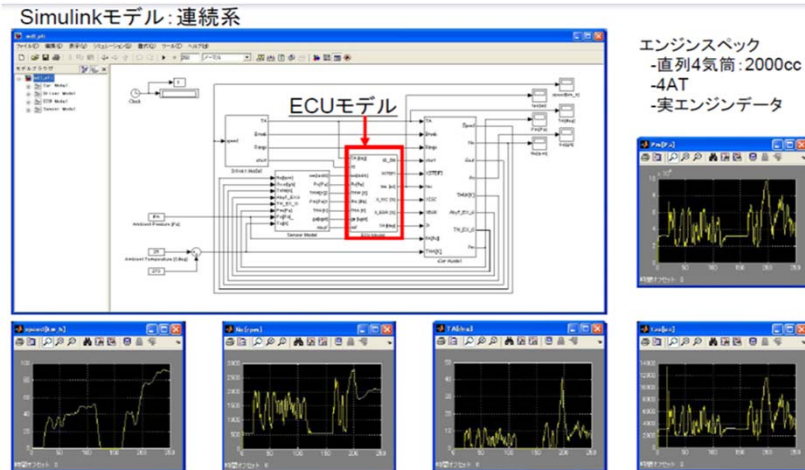


# 国際産業競争力を高める

自動走行車(衝突防止含む)、次世代低燃費エンジン制御

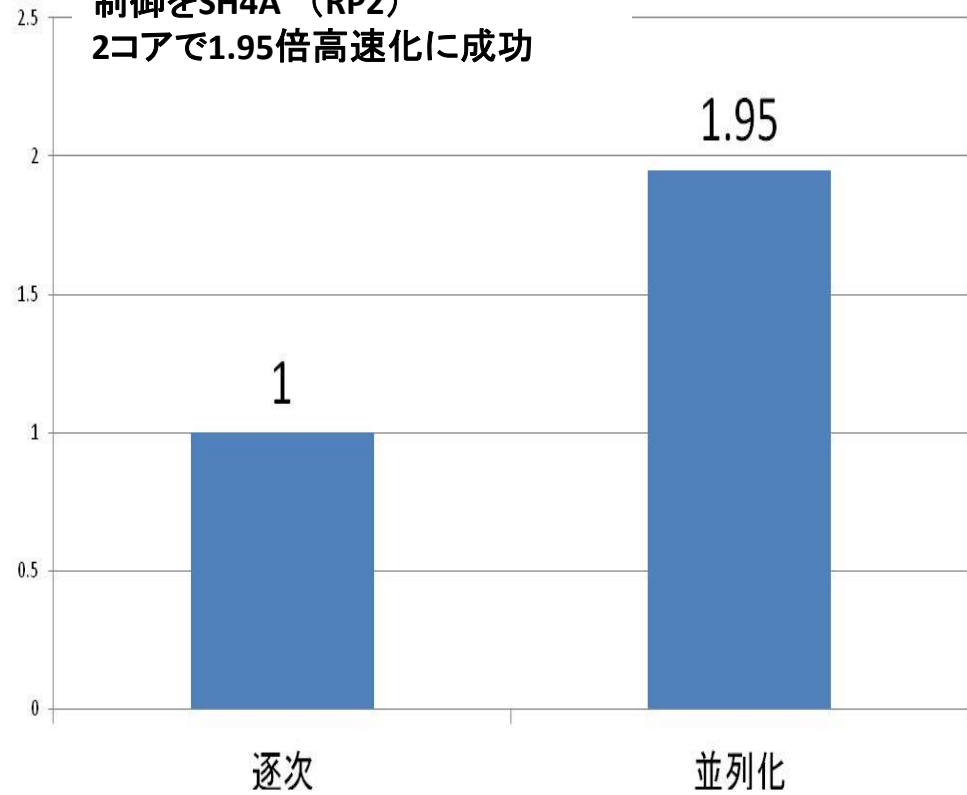


マルチコアによるエンジン制御



デンソーと共同研究

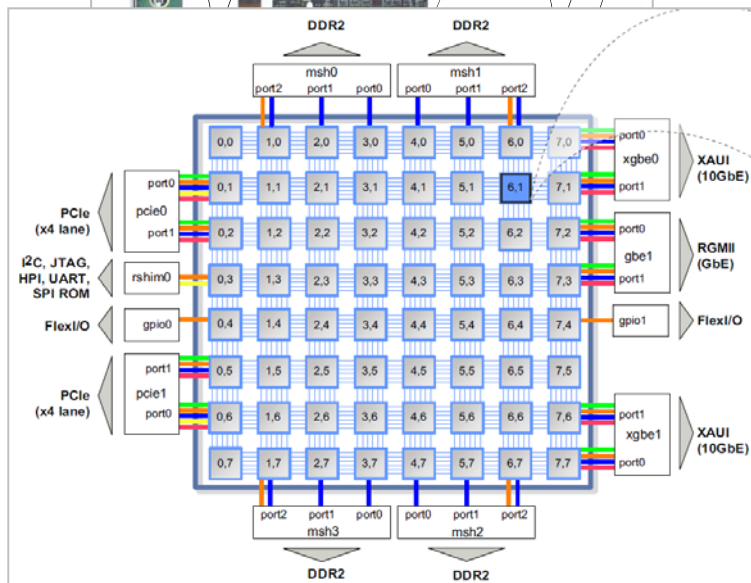
従来並列化できなかったエンジン  
制御をSH4A (RP2)  
2コアで1.95倍高速化に成功





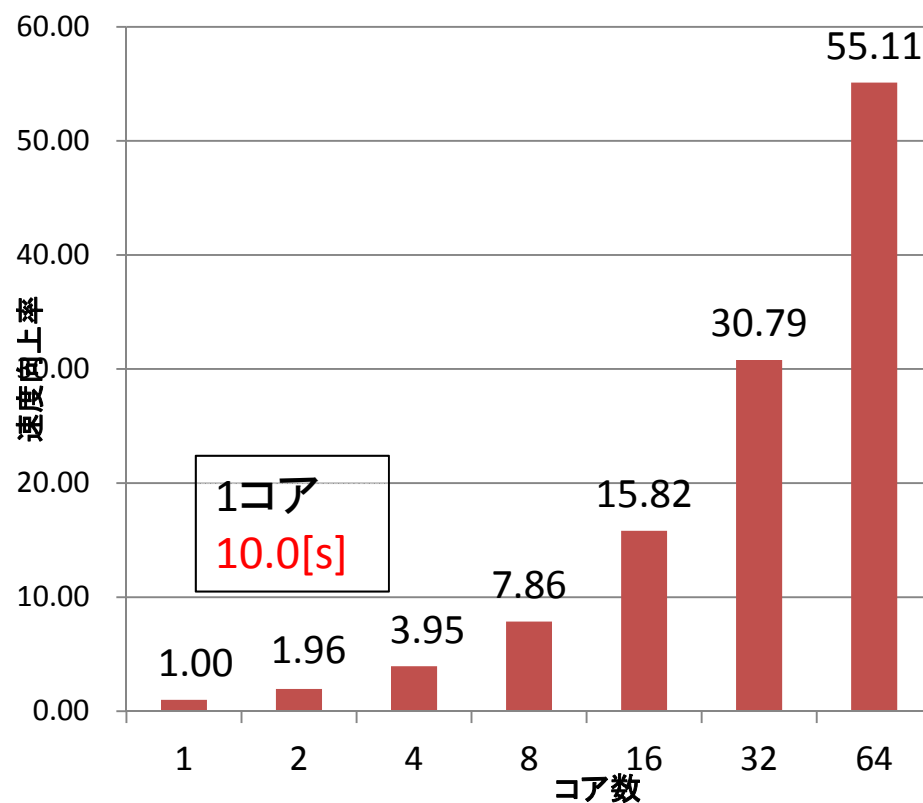
# 次世代カメラ・カプセル内視鏡のための静止画圧縮 JPEG XRエンコーダのメニーコア上での並列化研究状況

TILEPro64



早大  
0.18[s]

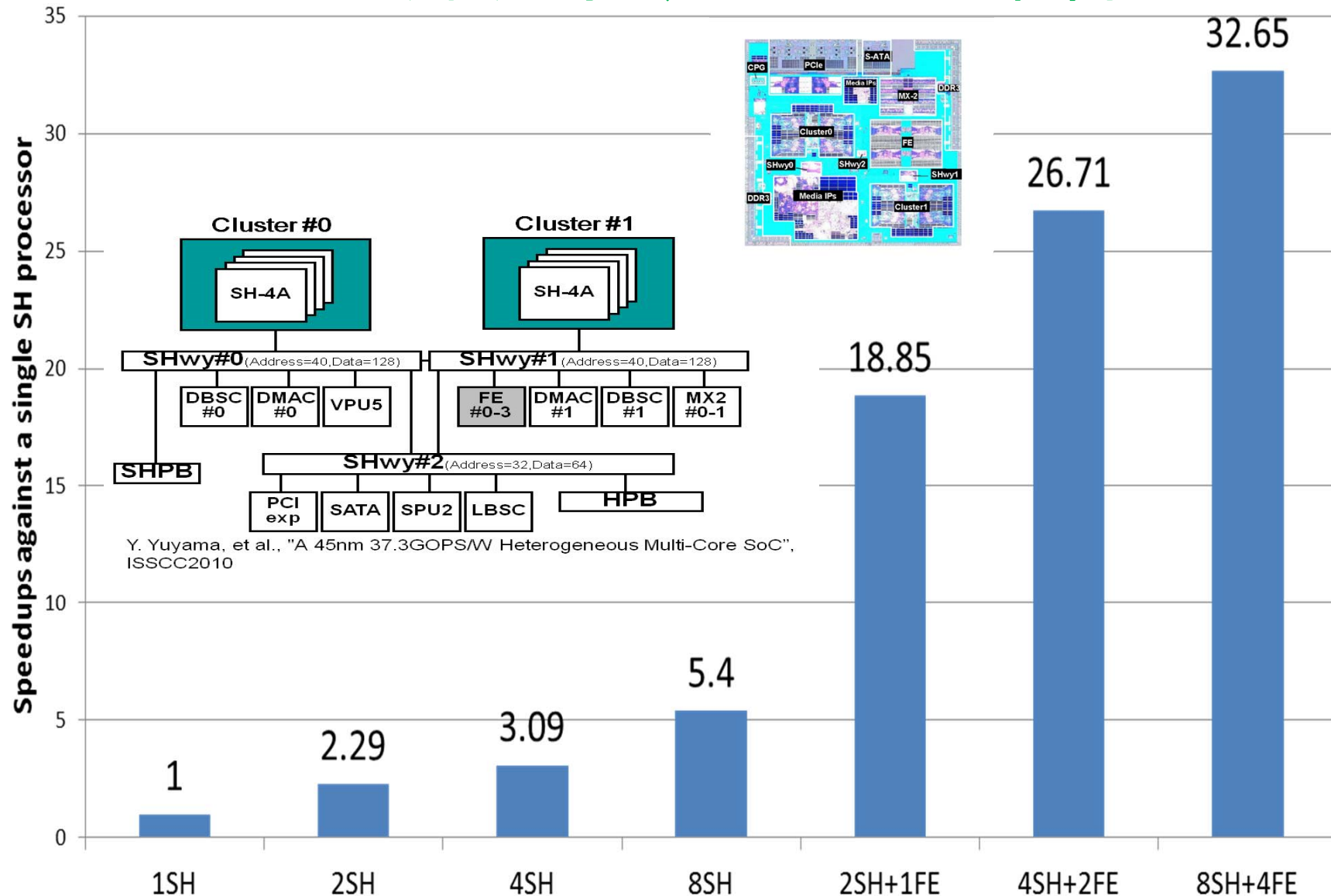
TILEPro64 速度向上率



1コア  
10.0[s]

逐次に対し64コアで55倍の速度向

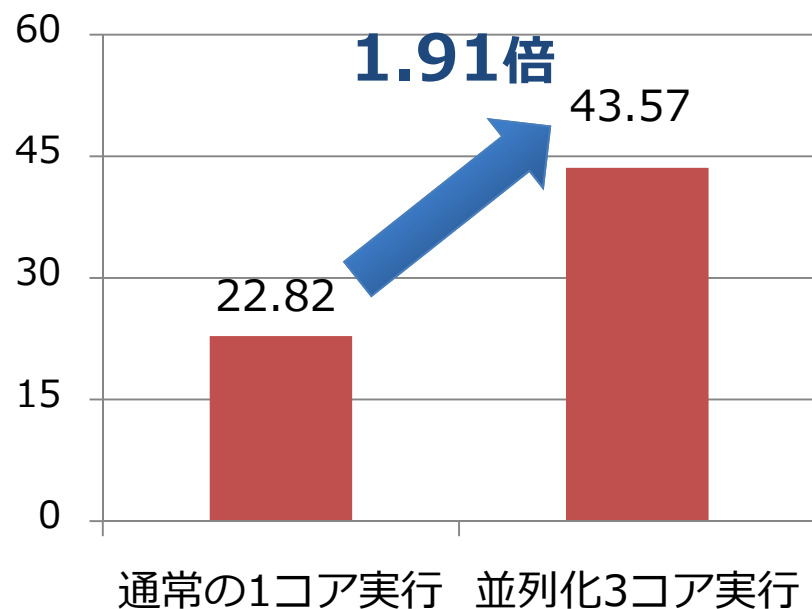
# RPX上でのオプティカルフロー計算において、8つのSH4Aプロセッサと4つのアクセラレータFEGA（動的再構成可能プロセッサ）利用時に逐次に比べ33倍高速化



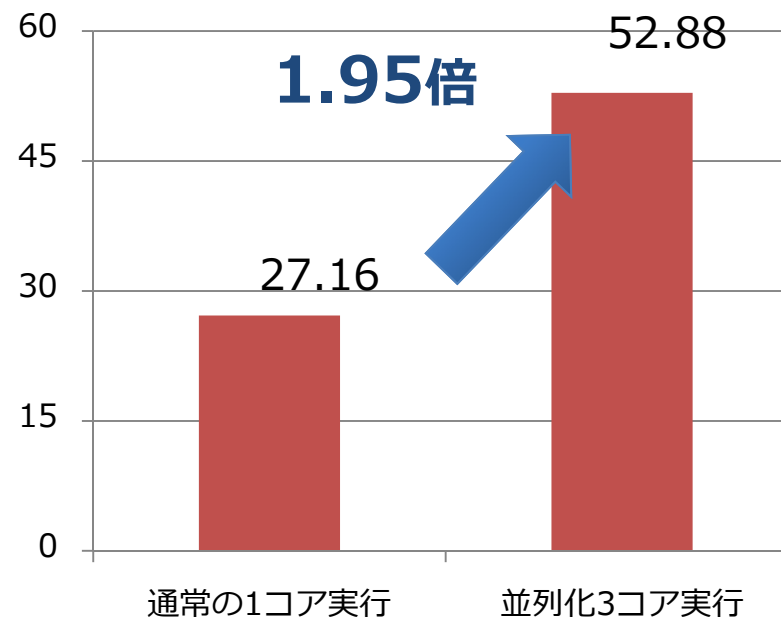
# Google NEXUS7上でのDrawRect, DrawImageの3コア並列処理結果



## DrawRect 表示FPS値



## DrawImage (2倍負荷) 表示FPS

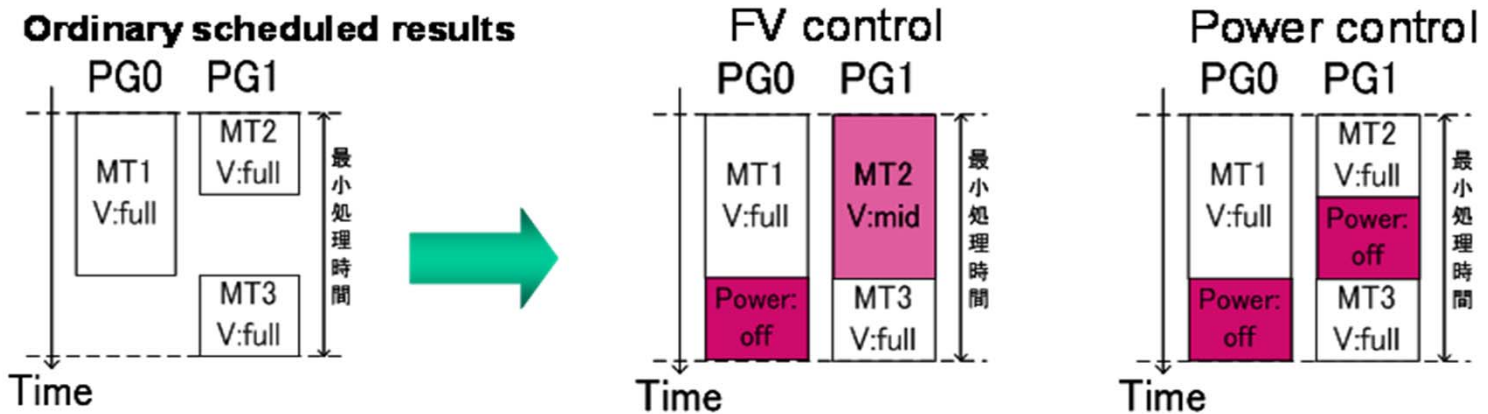


Nexus7端末における、製品版と比較して  
DrawRectで **1.91倍**  
DrawImageで**1.95倍**

# Power Reduction by Power Supply, Clock Frequency and Voltage Control by OSCAR Compiler

Frequency and Voltage (DVFS), Clock and Power gating of each cores are scheduled considering the task schedule since the dynamic power proportional to the cube of F ( $F^3$ ) and the leakage power (the static power ) can be reduced by the power gating (power off).

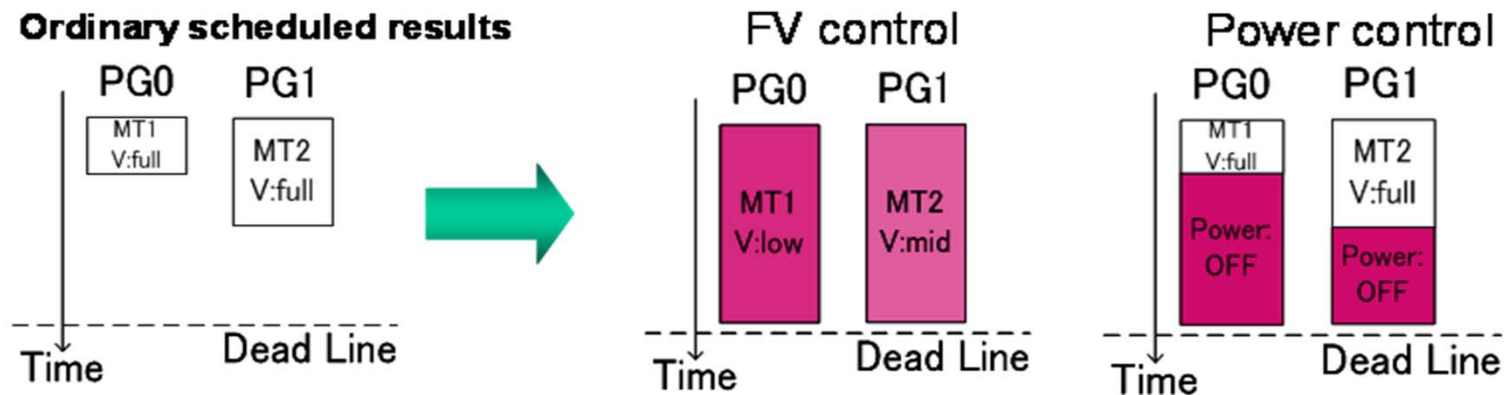
- Shortest execution time mode



In this Fig.  
Frequency  
Full, Mid,  
Low

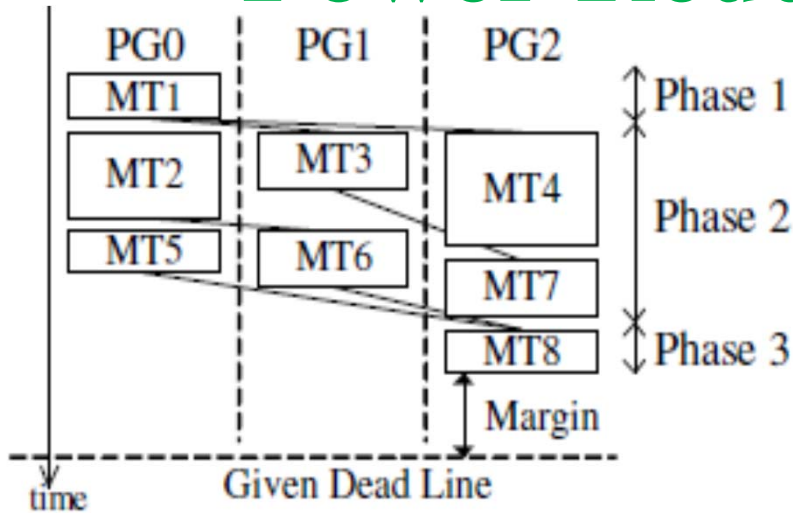
Power OFF:  
Power  
Gating

- Realtime processing mode with dead line constraints





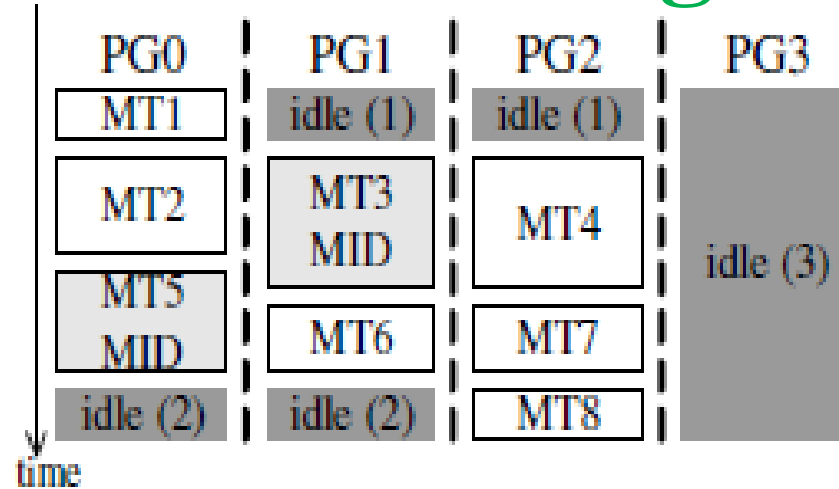
# Power Reduction Scheduling



A macrotask graph assigned to 3 cores

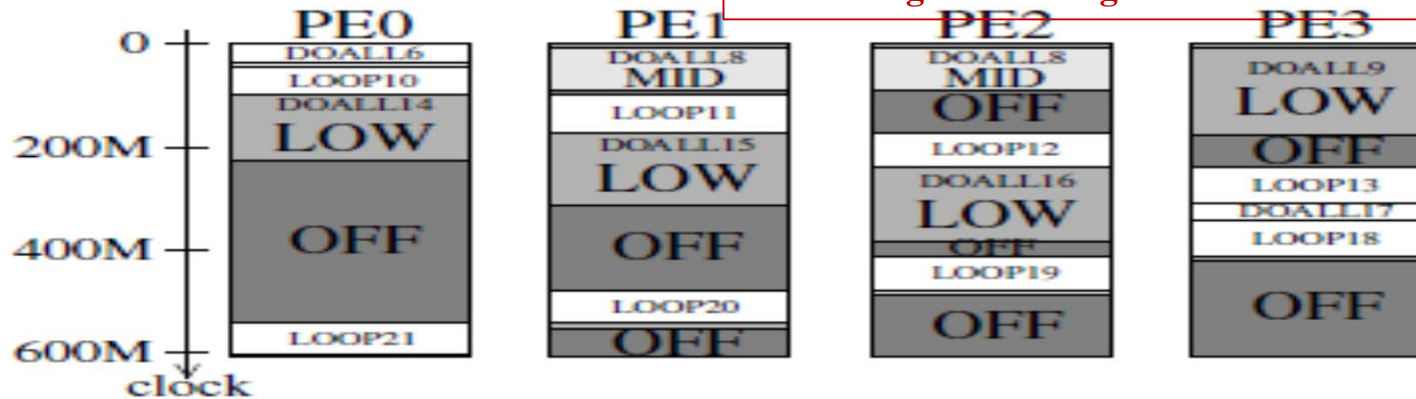
**Realtime scheduling mode**

**MTs 1,4,7,8 are on Critical Path (CP)**



A power schedule for fastest execution mode

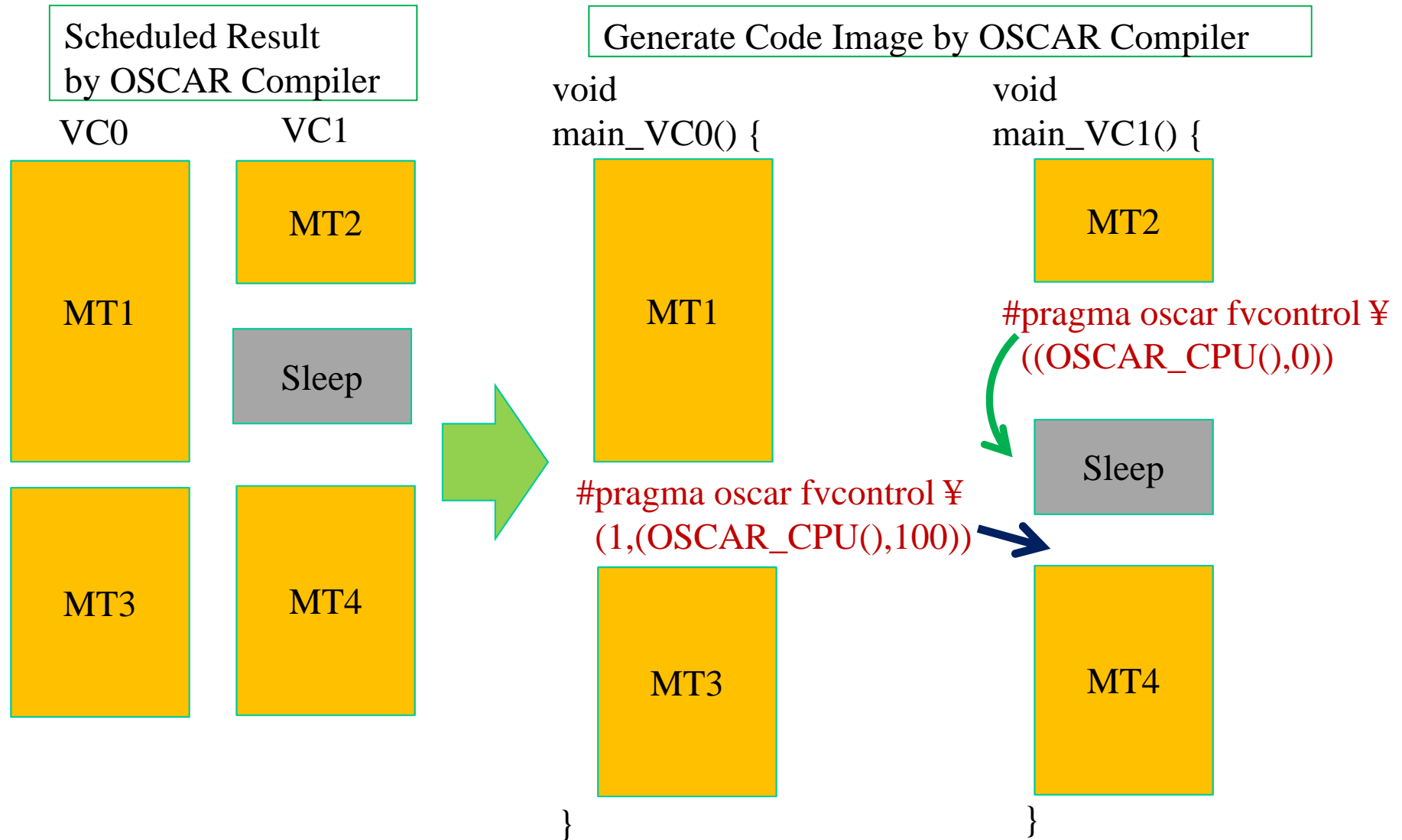
- 1) Reduce frequencies (Fs) of MTs on CP considering dead line.
- 2) Reduce Fs of MTs not on CP. Idle: Clock or Power Gating considering overheads.



A power schedule for SPEC95 APPLU for fastest execution mode

**Doall6, Loop 10,11,12,13, Doall 17, Loop 18,19, 20, 21 are on CP**

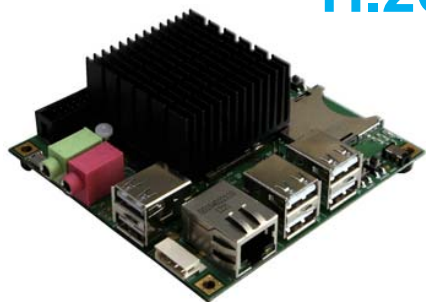
# Low-Power Optimization with OSCAR API



# ARM CortexA9 4コアAndroid上での電力削減

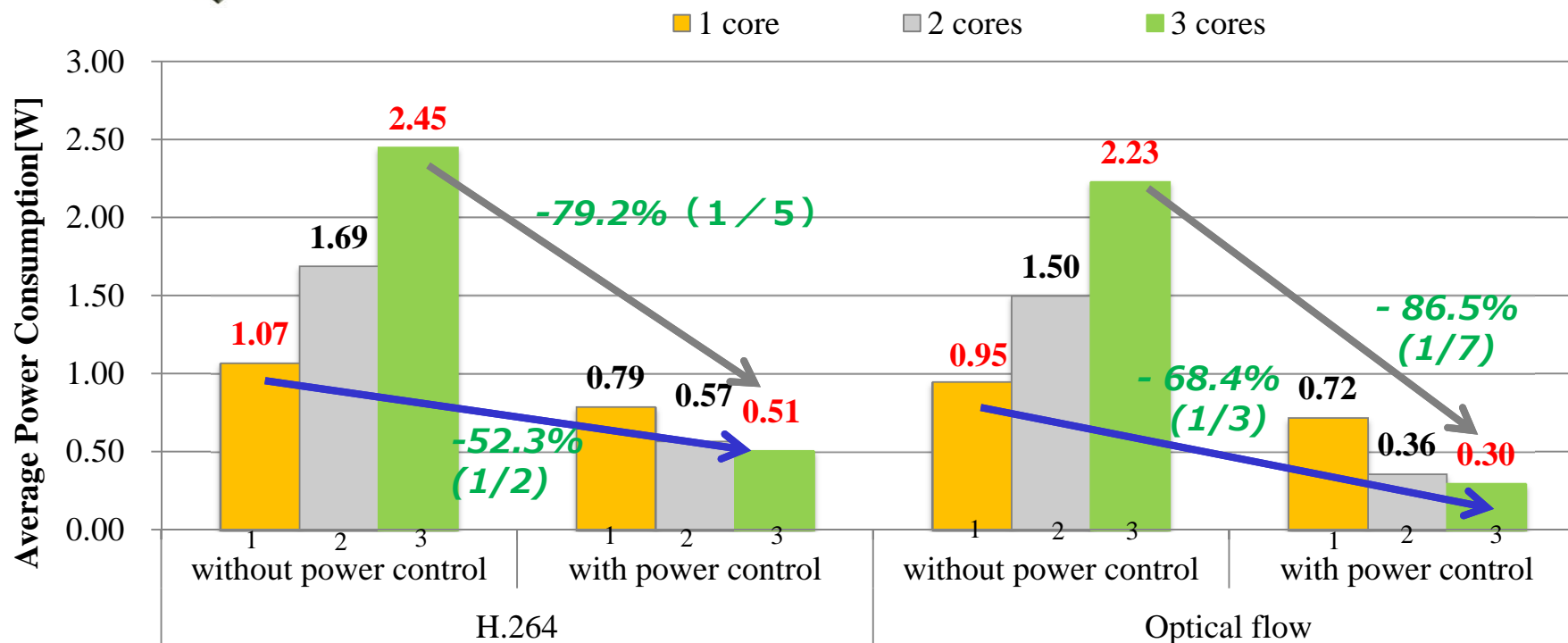
[http://www.youtube.com/channel/UCS43INYEIkC8i\\_KIgFZYQBQ](http://www.youtube.com/channel/UCS43INYEIkC8i_KIgFZYQBQ)

## H.264 decoder & Optical Flow (3コア使用)



### ODROID X2

Samsung Exynos4412 Prime, ARM Cortex-A9 Quad core  
1.7GHz~0.2GHz, used by Samsung's Galaxy S3



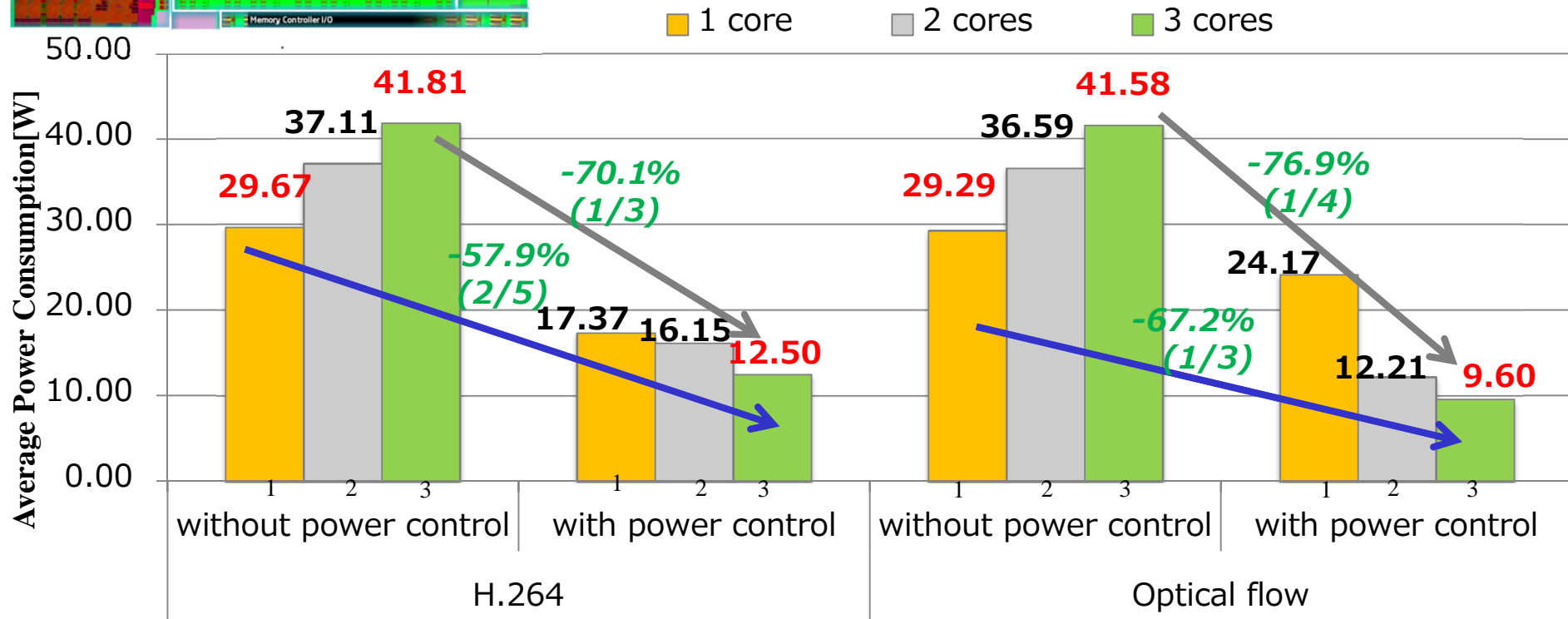
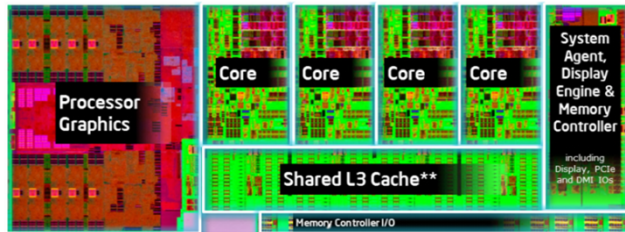
3PE電力制御なしと3PE電力制御ありで電力を1/5~1/7に削減  
1PE電力制御なしと3PE電力制御ありで電力を1/2~1/3に削減

# Intel Haswell上での電力削減

## H.264 decoder & Optical Flow (3コア使用)

H81M-A, Intel Core i7 4770k

Quad core, 3.5GHz~0.8GHz



3PE電力制御なしと3PE電力制御ありで電力を1/3~1/4に削減  
1PE電力制御なしと3PE電力制御ありで電力を2/5~1/3に削減



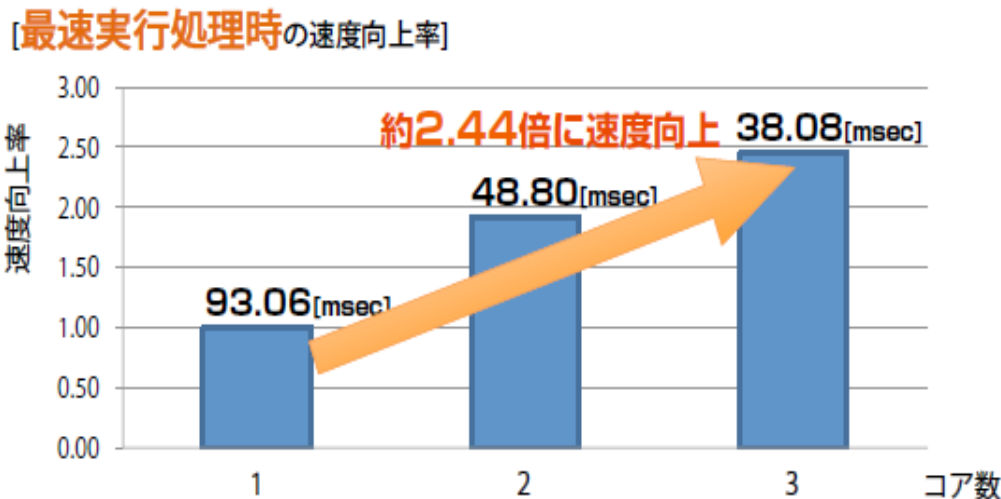
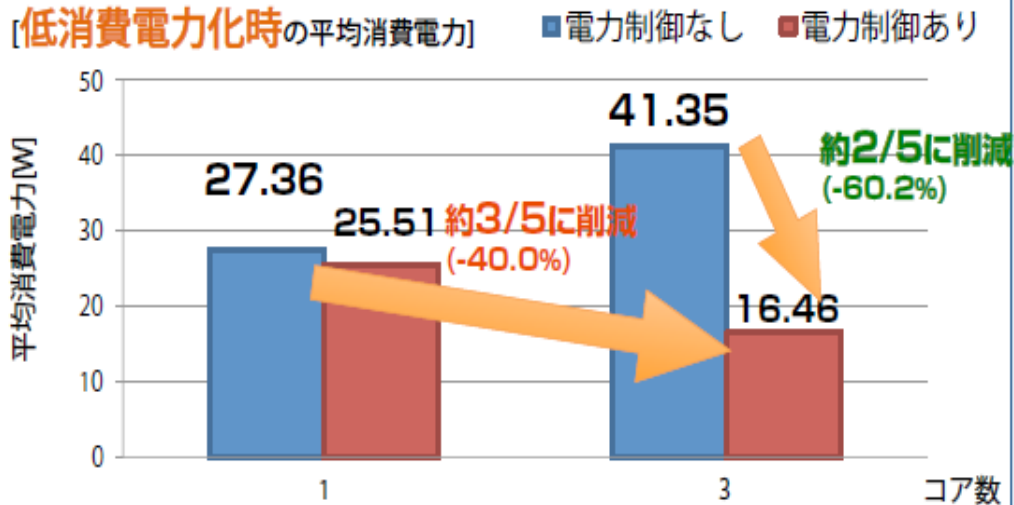


WASEDA UNIVERSITY

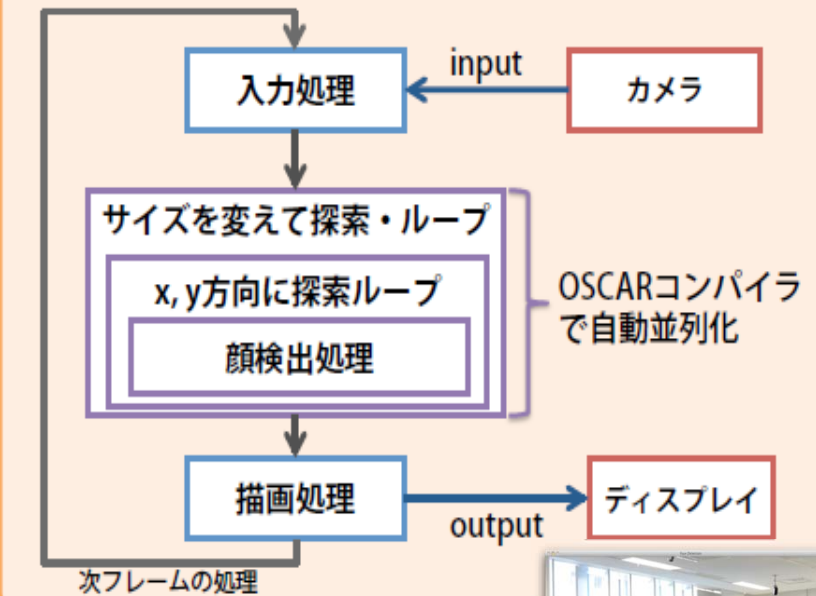
# OSCARコンパイラによるHaswellマルチコア上での 自動低消費電力化(Intel 4コア) - 消費電力を2/5に削減 -

- OSCAR Compiler
- Intel Haswell
- 低消費電力化

## Intel Haswell 4コア上での顔認識プログラム 並列化



## 顔認識プログラムの並列処理



## Intel Haswell 4コアの電力測定

CPU : Intel Core i7 4770k  
 コア数 : 4  
 周波数 : 3.5GHz~0.8GHz  
 マザーボード : ASUS H81M-A



PMICとCPU間に  
電力測定回路を作成

# 太陽光駆動並列化コンパイラ協調型消費電力マルチコア・コンピュータ・システム(デザスタ・サバイバル・サーバ)

クラウドサーバ, 災害, 医療, 自動車, 航空機, 基地局

ベクトルアクセラレータ併置・

共有メモリ型マルチコアシステム

性能: **8TFLOPS**, 主メモリ: 8TB

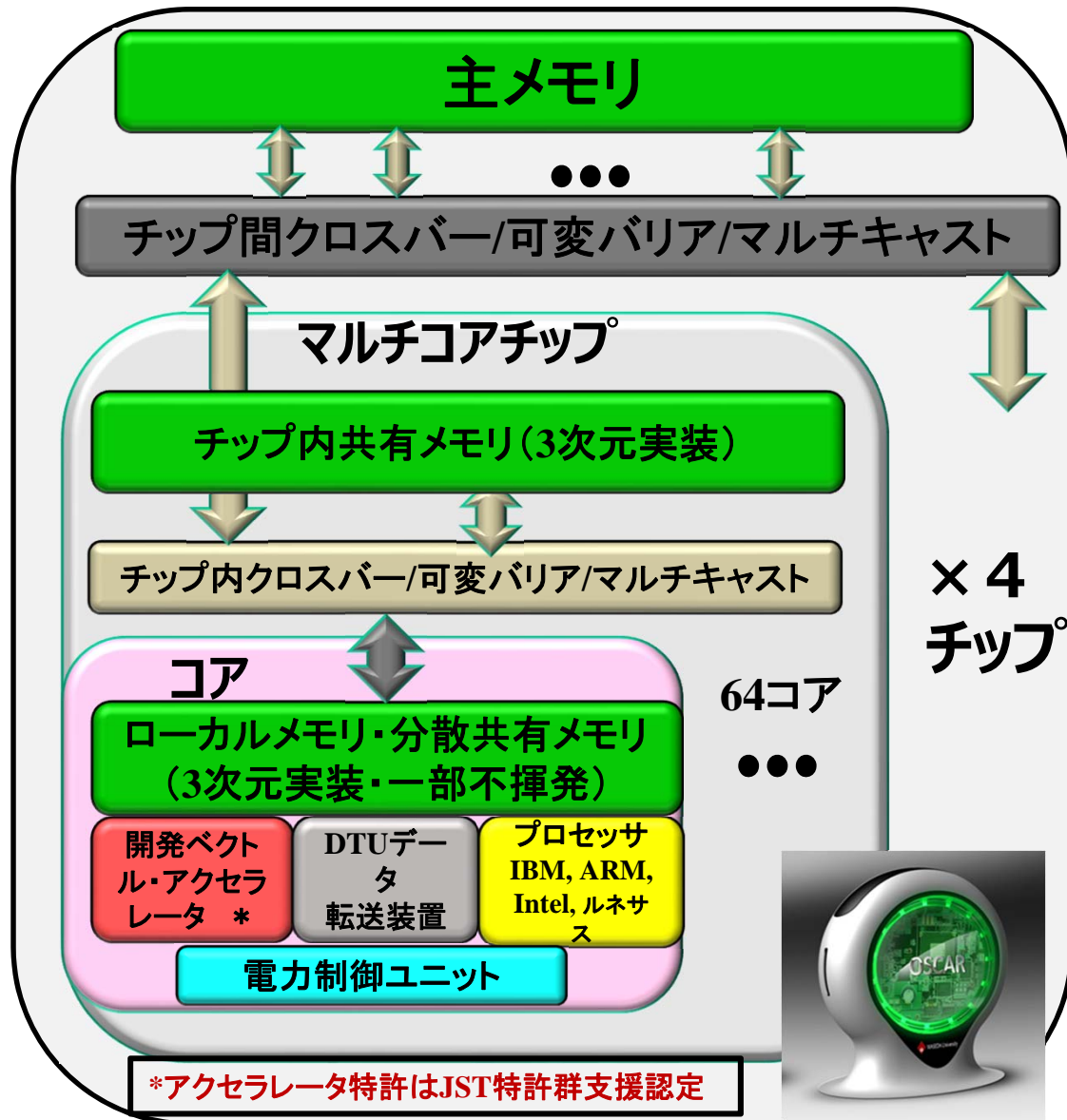
消費電力: **40W**

電力効率: **200GFLOPS/W**

2014年11月Green500 1位

L-CSC: **5.27 GFLOPS/W** using Intel Ivy Bridge

CPU, AMD FirePro GPU



- 命令拡張なくどのプロセッサにも付加できるベクトルアクセラレータ
- 低消費電力で高速に立ち上がるベクトルで、低コスト設計
- コンパイラによる自動ベクトル・並列化及び自動電力削減
- 周波数・電源電圧制御機能
- バリア高速同期・ローカル分散メモリで無駄削減
- ローカルメモリ利用で低メモリコスト
- 誰でもチューニングなく使用でき、低コスト短期間ソフト開発可能

# まとめ

- 早稲田大学グリーンコンピューティング研究開発センターでは、低消費電力高性能なグリーンマルチコアコンピューティングシステムのハードウェア、ソフトウェア、応用の研究開発・実用化を産官学連携で行っている。
- OSCAR自動並列化コンパイラは、科学技術計算、医療画像処理、災害シミュレーション、自動車エンジン制御、スマートフォン、無線基地局等に使用するマルチコアプロセッサ用のプログラムの並列化及び低消費電力化に世界で唯一成功。
- 自動並列化では、Intel, ARM, IBM, AMD, Qualcomm, Freescale, ルネサス, 富士通等種々のマルチコア用の並列プログラムの自動作成が可能となり、性能的には重粒子線ガン治療計算で64コアで55倍、地震波伝搬シミュレーションで128コアで92倍、自動車エンジン制御計算で2コアで1.95倍、カプセル内視鏡用画像圧縮処理で64コアで55倍等の性能を得ている。
  - コンパイラ実用化のためのオスカーテクノロジー社を設立
- 電力削減では、世界で初めてリアルタイムアプリケーション並列動作中の電力削減に成功し、ルネサス, ARM, Intel Haswell上で、電力を3コアで1コアと比べ、1/2から1/3に削減。