

# グリーン・マルチコア・コンピューティングとオープン・イノベーション・エコシステム



**早稲田大学 理工学術院 情報理工学科 教授 笠原博徳**  
**グリーンコンピューティング機構 アドバンスマルチコアプロセッサ研究所長**  
**IEEE Computer Society President 2018, 早稲田大学副総長 (2018-2022)**



1980 早大電気工学科卒、1982 同修士課程了  
1985 早大大学院博士課程了 工学博士,学振第一回PD  
カリフォルニア大学バークレー客員研究員  
1986 早大理工専任講師、1988年 助教授  
1989-1990 イリノイ大学Center for  
Super computing R&D客員研究員  
1997 教授、現在 理工学術院情報理工学科  
2004 アドバンスマルチコア研究所所長  
2017 日本工学アカデミー会員、日本学術会議連携会員  
2018 IEEE Computer Society会長、  
早大副総長 (-2022年9月)  
2019-2023 産業競争力懇談会(COCON) 理事  
2020- 日本工学アカデミー理事  
2023- ACM/IEEE ISCA2025@Tokyo 実行委員長

## 【受賞】

1987 IFAC World Congress Young Author Prize  
1997 情報処理学会坂井記念特別賞  
2005 半導体理工学研究センター共同研究賞  
2008 LSI・オブ・ザ・イヤー 2008 準グランプリ、  
Intel Asia Academic Forum Best Research Award  
2010 IEEE CS Golden Core Member Award  
2014 文部科学大臣表彰科学技術賞研究部門  
2015 情報処理学会フェロー  
2017 IEEE Fellow, IEEE Eta-Kappa-Nu  
2019 IEEE CS Spirit of Computer Society Award  
2020 情報処理学会功績賞、SCAT表彰 会長大賞  
2023 IEEE Life Fellow

査読付き論文232件、招待講演237、国際特許取得70件(米・英・中・日等)、  
新聞・Web記事・TV等メディア掲載 698件

総合科学技術会議(平成20年4月10日)での  
NEDOリアルタイム情報家電用マルチコアチップ(笠原リーダー)・デモの様子  
http://www8.cao.go.jp/cstp/gaiyo/honkaigi/74index.html  
1985年よりコンパイラ(ソフト)・  
アーキテクチャ(ハード)協  
設計マルチプロセッサの研究

第7回総合科学技術会議【平成20年4月10日】  
第7回総合科学技術会議の様子(1)  
第7回総合科学技術会議の様子(2)  
第7回総合科学技術会議の様子(3)  
第7回総合科学技術会議の様子(4)

4 core multicore RP1 (2007), 8 core multicore RP2 (2008) and 15 core Heterogeneous multicore RPX (2010) developed in NEDO Projects with Hitachi and Renesas

AP-F 080C2007 05.0  
AP-F 080C2009 04.0  
AP-F 080C2010 05.0

IEEE COMPUTER SOCIETY 2020  
MEMBERSHIP

225,000  
CHAPTER MEMBERS

100,000  
STUDENT MEMBERS

13,000,000  
CONFERENCES

251  
TECHNICAL COMMITTEES

•84,000+ members  
•480 chapters  
•168 countries  
•31 technical committees & councils

【政府・学会委員等】 歴任数 295件  
IEEE Computer Society President 2018、Executive  
Committee委員長、理事(2009-14)、戦略的計画委員会委員長、  
Nomination Committee委員長、Multicore STC 委員長、  
IEEE CS Japan委員長、IEEE技術委員、IEEE Medal選定委員、  
ACM/IEEE SC'21基調講演選定委員等  
【経済産業省・NEDO】情報家電用マルチコア・アドバンス並列化コンパイラ・グ  
リーンコンピューティング・プロジェクトリーダー、NEDOコンピュータ戦略委員長等  
【内閣府】スーパーコンピュータ戦略委員、政府調達苦情検討委員、総合科学  
技術会議情報通信PT 研究開発基盤領域&セキュリティ・ソフト検討委員、日  
本国際賞選定委員  
【文部科学省】地球シミュレータ (ES) 中間評価委員、情報科学技術委員、  
HPCI計画推進委員、次世代スパコン (京) 中間評価委員・概念設計評価委  
員、地球シミュレータES2導入技術アドバイザー委員長等、  
JST: ムーンショット国際シンポジウムG3ロボット&AI Vice Chair, SBIR  
フェーズ1委員長等、次世代研究者挑戦的研究プログラム委員会委員長

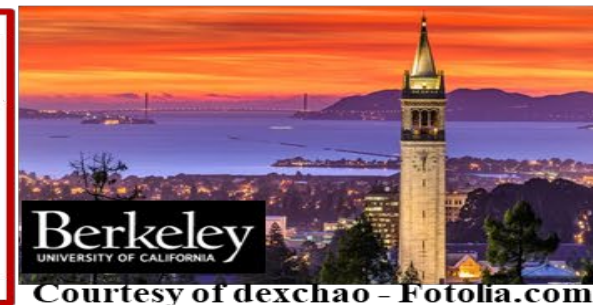
# 早稲田大学博士在学中及び学位取得直後の代表的国際論文

IEEE TRANSACTIONS ON COMPUTERS, VOL. C-33, NO. 11, NOVEMBER 1984

1023

## Practical Multiprocessor Scheduling Algorithms for Efficient Parallel Processing

HIRONORI KASAHARA, MEMBER, IEEE, AND SEINOSUKE NARITA, SENIOR MEMBER, IEEE

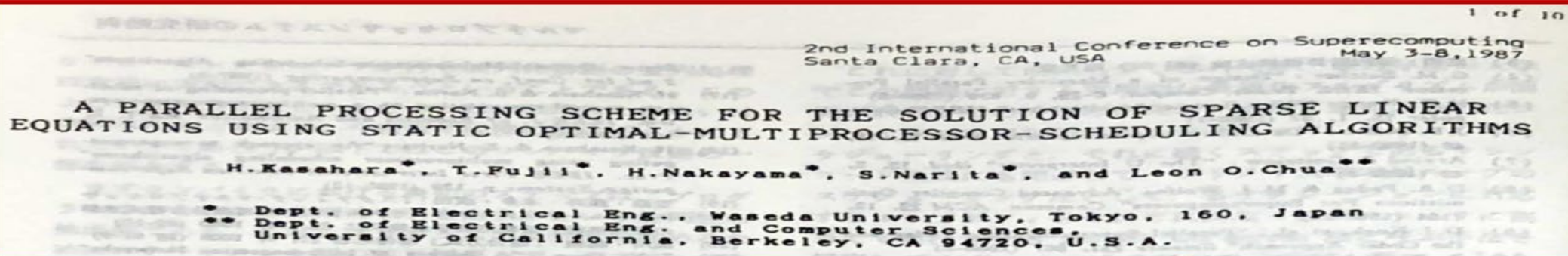


104

IEEE JOURNAL OF ROBOTICS AND AUTOMATION, VOL. RA-1, NO. 2, JUNE 1985

## Parallel Processing of Robot-Arm Control Computation on a Multimicroprocessor System

HIRONORI KASAHARA MEMBER, IEEE, AND SEINOSUKE NARITA, SENIOR MEMBER, IEEE



Copyright © IFAC 10th Triennial World Congress, Munich, FRG, 1987

## PARALLEL PROCESSING OF ROBOT MOTION SIMULATION

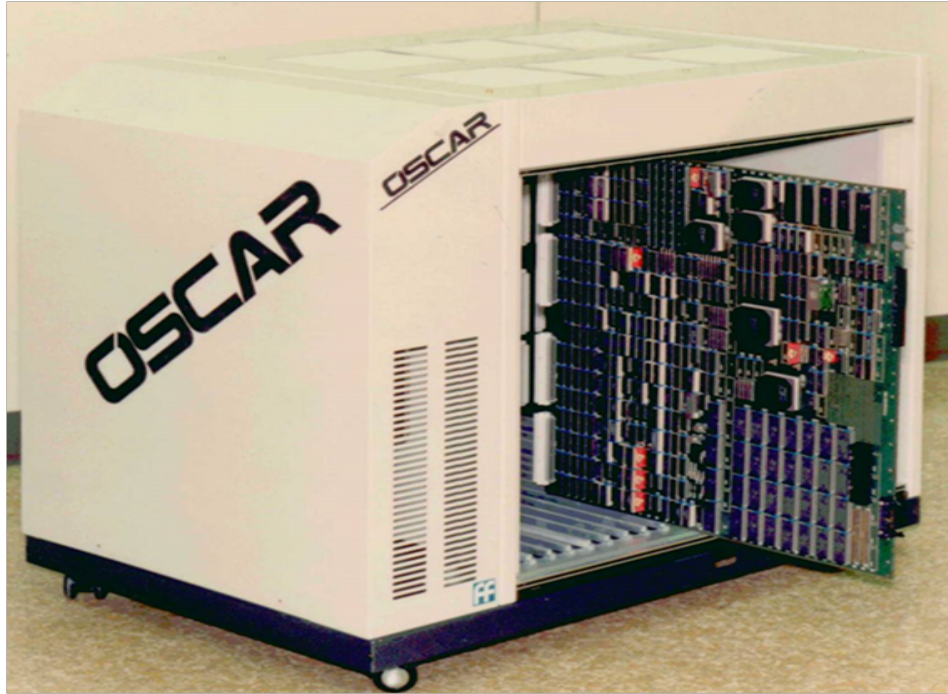
H. Kasahara, H. Fujii and M. Iwata

Department of Electrical Engineering, Waseda University, 3-4-1 Ohkubo  
Shinjuku-ku, Tokyo 160, Japan



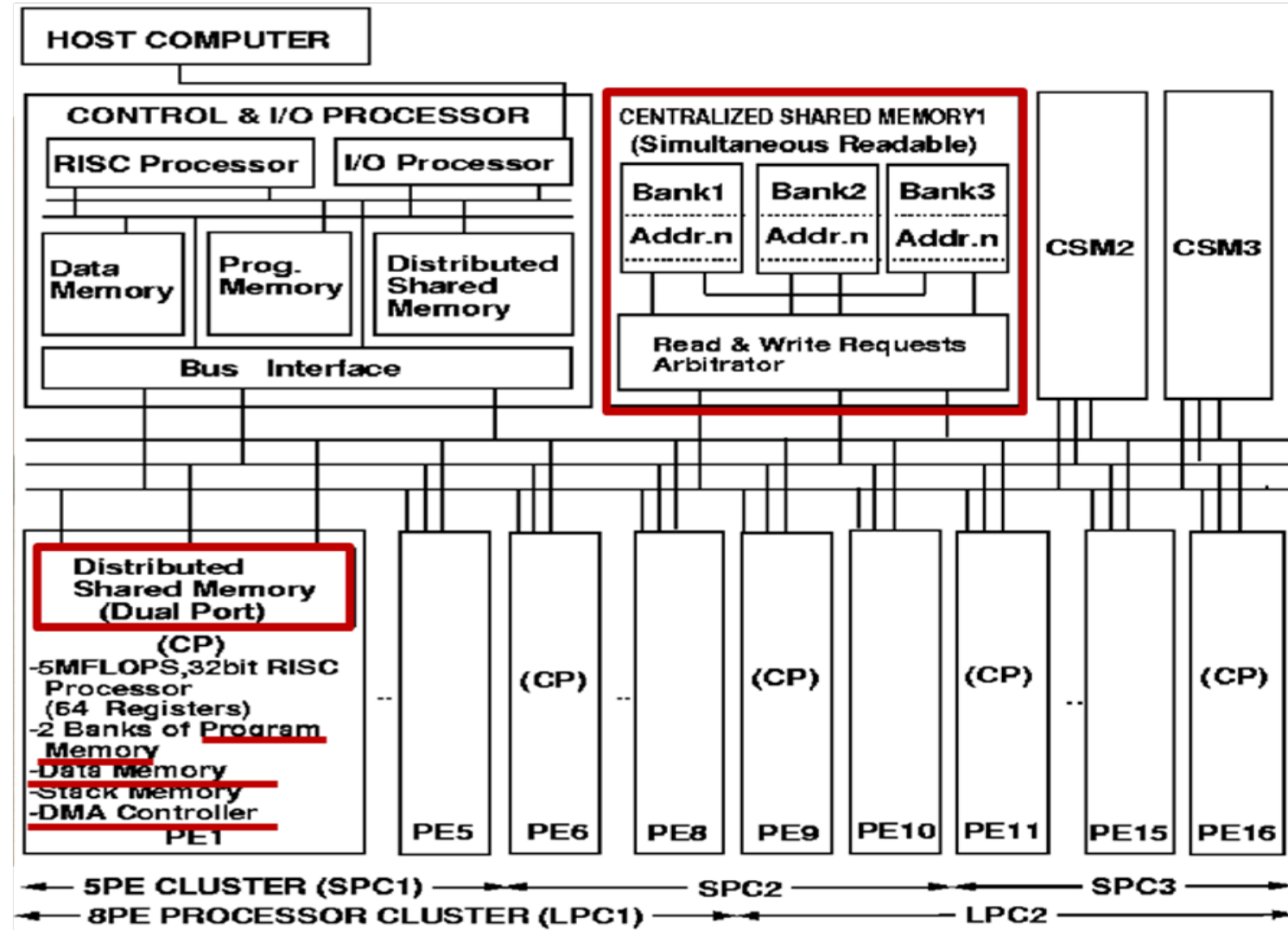
# The First Compiler Codesigned Multiprocessor

**OSCAR** (Optimally Scheduled Advanced Multiprocessor) in **1987**



AMD29325 32-bit Floating-point unit

H. Kasahara, "OSCAR Fortran Multigrain Compiler", Stanford University, Hosted by Professor John L. Hennessy and Professor Monica Lam, May. 15. 1995.

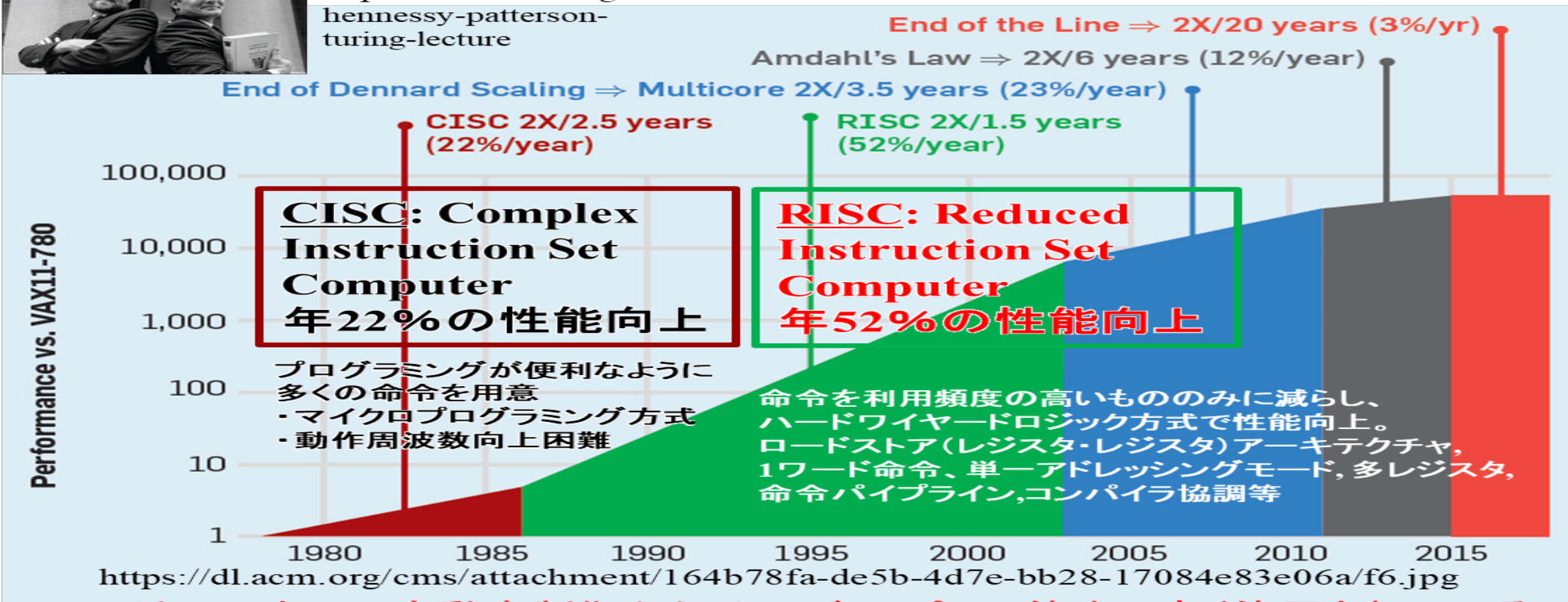


**Hierarchical Group Barrier Synchronization Hardware**

# 毎年生産される32bit,64bitプロセッサの99%はRISC



<https://www.acm.org/hennessy-patterson-turing-lecture>



RISCはスマホ, IoT, 自動車制御からサーバ, スパコン等まで広く使用されている

例: ARM, IBM Power, Renesas RH850, Infineon, SPARC, RISC V



64-bit  
iPhone 13  
2021

<https://www.apple.com/jp/shop/buy-iphone>

IBM Watson



<http://watson2016.com/>

Renesas  
自動車制御



<https://www.renesas.com/>

理研富岳



<https://fugaku100kei.jp/fugaku/>

# 笠原博徳が設計・開発に参加した3つの世界No.1 スーパーコンピュータ “NWT: 数値風洞”, “Earth Simulator: 地球シミュレータ”, and “K: 京”

日本スパコンの父

三好甫氏

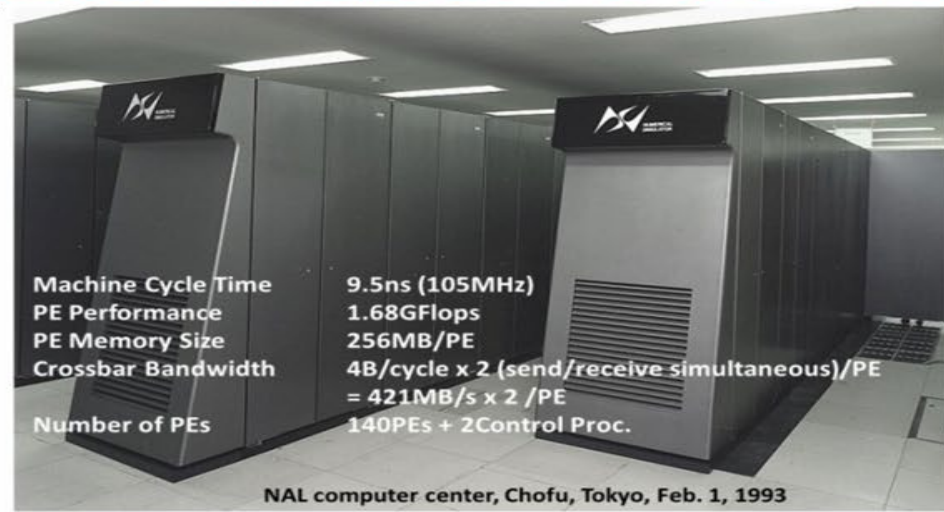
航空宇宙技術研究所

早稲田大学数学卒

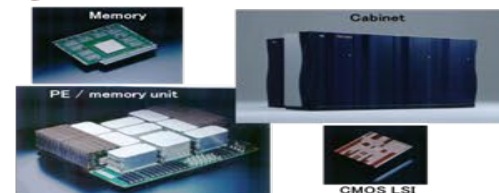
Father of Japanese  
Supercomputer

Mr. Hajime Miyoshi,

Waseda Alumnus,  
Leader of NWT,  
Earth Simulator

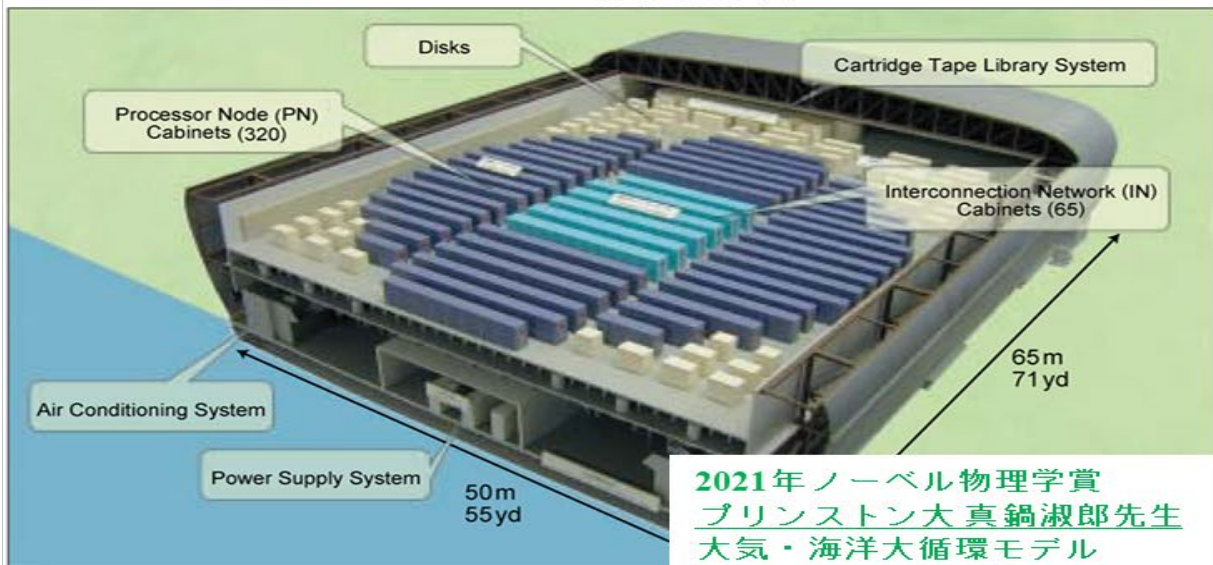


NWT: 数値風洞  
(Numerical Wind Tunnel),  
1993, 1.68GFLOPS  
<Fujitsu VPP 500, 5000>



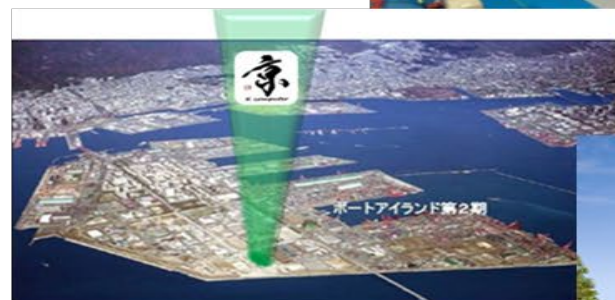
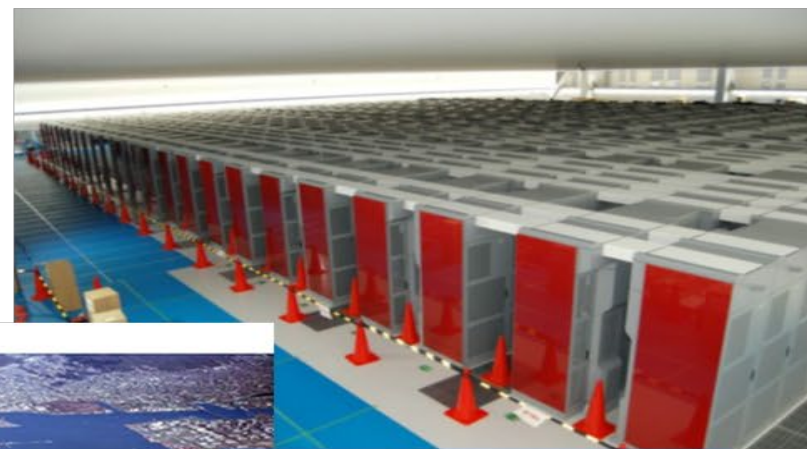
Earth Simulator,  
2002

40 TFLOPS Peak ( $40 \times 10^{12}$ )  
35.6 TFLOPS Linpack  
3.2MW



2021年ノーベル物理学賞  
プリンストン大 真鍋淑郎先生  
大気・海洋大循環モデル

K「京」,  
2011  
10PFLOPS  
11.3MW





<https://www.top500.org/>

PRESENTED BY



June 2023

FIND OUT MORE AT [top500.org](https://www.top500.org)



**2021 ACM A.M. Turing Award: Prof. Jack Dongarra, Univ. of Tennessee**

[https://amturing.acm.org/award\\_winners/dongarra\\_3406337.cfm](https://amturing.acm.org/award_winners/dongarra_3406337.cfm)

For his pioneering contributions to numerical algorithms and libraries that enabled high performance computational software to keep pace with exponential hardware improvements for over four decades

JUNE 2023

			SITE	COUNTRY	CORES	RMAX PFPLOP/S	POWER MW
1	<b>Frontier</b>	HPE Cray EX235a, AMD Opt 3rd Gen EPYC (64C 2GHz), AMD Instinct MI250X, Slingshot-11	DOE/SC/ORNL	USA	8,699,904	1,194.0	22.7
2	<b>Fugaku</b>	Fujitsu A64FX (48C, 2.2GHz), Tofu Interconnect D	RIKEN R-CCS	Japan	7,630,848	442.0	29.9
3	<b>LUMI</b>	HPE Cray EX235a, AMD Opt 3rd Gen EPYC (64C 2GHz), AMD Instinct MI250X, Slingshot-11	EuroHPC/CSC	Finland	2,220,288	309.0	6.01
4	<b>Leonardo</b>	Atos Bullsequana intelXeon (32C, 2.6 GHz), NVIDIA A100 quad-rail NVIDIA HDR100 Infiniband	EuroHPC/CINEC	Italy	1,824,768	238.7	7.40
5	<b>Summit</b>	IBM POWER9 (22C, 3.07GHz), NVIDIA Volta GV100 (80C), Dual-Rail Mellanox EDR Infiniband	DOE/SC/ORNL	USA	2,414,592	148.6	10.1



**No. 1 June 2022-23 870万プロセッサ, 22.7MW**  
**Frontier - HPE Cray EX235a, 8,699,904 total cores,**  
**AMD Optimized 3rd Generation EPYC 64C 2GHz,**  
**AMD Instinct MI250X accelerators,**  
**HPE Slingshot-11 interconnect 168京回演算/秒**  
**Oak Ridge National Laboratory (ORNL), USA**  
**Rmax: 1.19 (ExaFlop/s), Rpeak 1.68(ExaFlop/s)**  
**HPCG:14,054[TFlop/s]**

# ACM/IEEE SC (SuperComputing) 19, Denver, Nov.17-22, 2019

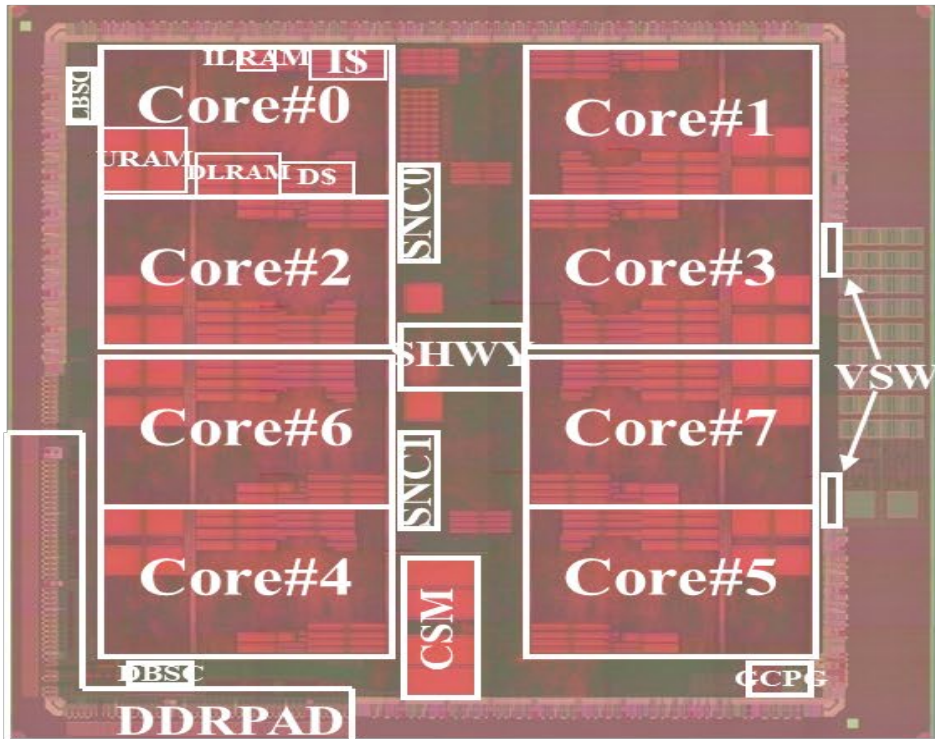


Cornel Univ. Prof. Steven Squyres: Mars Exploration, Caltech. Dr. Katie Bouman: Visualization of Blackhole

# ムーアの法則の終焉

ムーアの法則(Moore's law): インテル創業者の一人であるゴードン・ムーア (**Gordon E. Moore: IEEE Computer Pioneer Award**)が、1965年の論文で提唱した「半導体の集積率は18か月で2倍になる」という経験則。

**コンピュータの高性能化と低消費電力化にはマルチコアが必須**



$$\text{Power} \propto \text{Frequency} * \text{Voltage}^2$$

➔ (Voltage  $\propto$  Frequency)

$$\text{Power} \propto \text{Frequency}^3$$

周波数 Frequency を 1/4 にすると  
(Ex. 4GHz→1GHz),

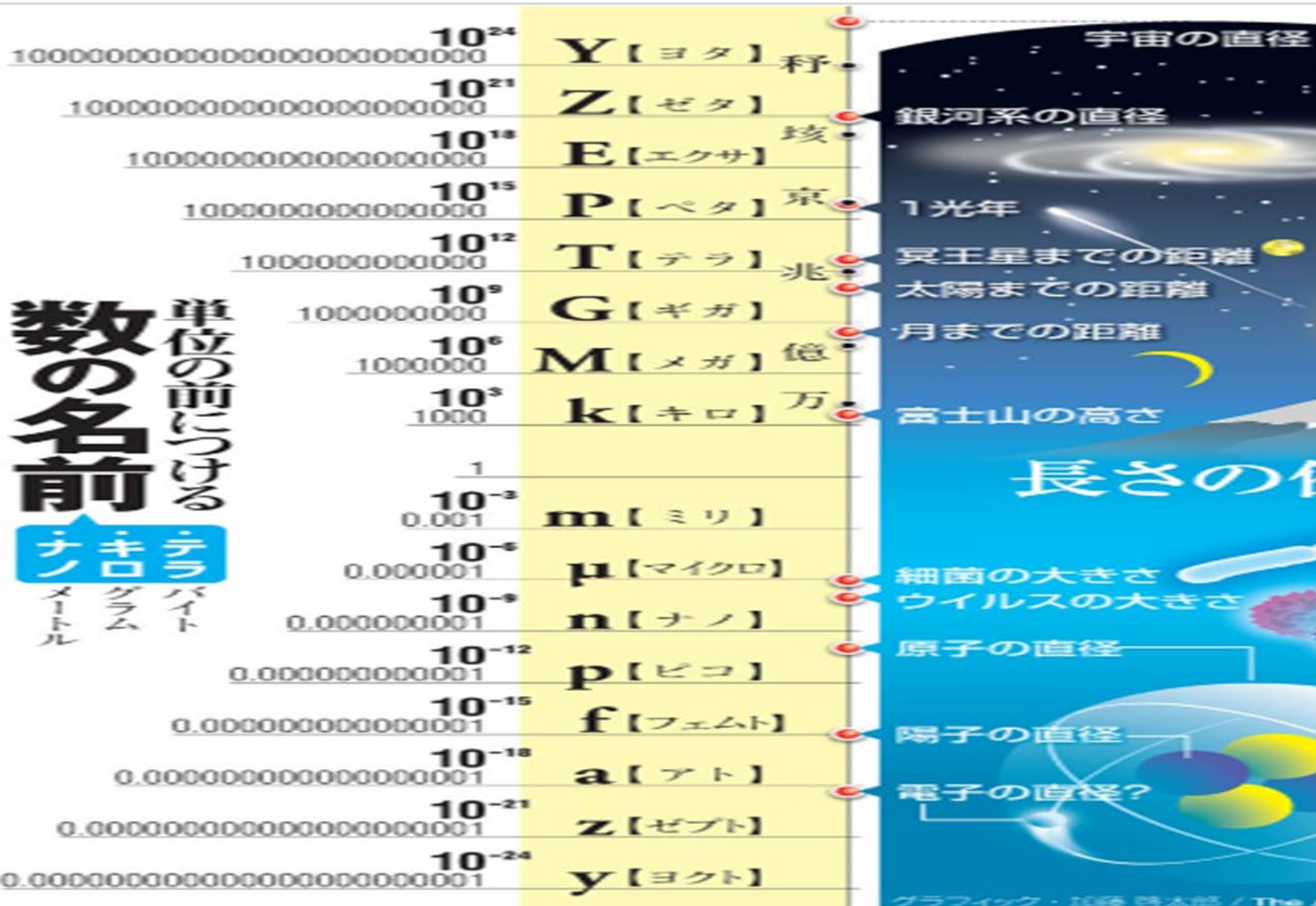
消費電力は **1/64** に削減  
性能は **1/4** に低下 .

<マルチコア>

8cores をチップに集積すると、  
電力は 依然 1/8 で 性能 は 2倍向上

IEEE ISSCC08: Paper No. 4.5,  
M.ITO, ... and H. Kasahara,  
“An 8640 MIPS SoC with  
Independent Power-off Control of 8  
CPUs and 8 RAMs by an Automatic  
Parallelizing Compiler”





[https://en.wikipedia.org/wiki/5\\_nm\\_process](https://en.wikipedia.org/wiki/5_nm_process)

[MOSFET scaling \(process nodes\)](#)

- [10  \$\mu\text{m}\$](#)  – 1971
- [6  \$\mu\text{m}\$](#)  – 1974
- [3  \$\mu\text{m}\$](#)  – 1977
- [1.5  \$\mu\text{m}\$](#)  – 1981
- [1  \$\mu\text{m}\$](#)  – 1984
- [800 nm](#) – 1987
- [600 nm](#) – 1990
- [350 nm](#) – 1993
- [250 nm](#) – 1996
- [180 nm](#) – 1999
- [130 nm](#) – 2001
- [90 nm](#) – 2003
- [65 nm](#) – 2005
- [45 nm](#) – 2007
- [32 nm](#) – 2009
- [22 nm](#) – 2012
- [14 nm](#) – 2014
- [10 nm](#) – 2016
- [7 nm](#) – 2018
- [5 nm](#) – 2020
- Future 3 nm ~ 2022
- [2 nm](#) ~ 2023

## 年200億個以上のプロセッサが生産

マルチコアプロセッサ: スマホ, タブレット, IoTデバイス, 自動車制御, サーバ, スパコン等  
例: ARM, IBM Power, Renesas RH850, Infineon, SPARC, RISC V



64-bit  
iPhone 13  
2021



Launched **September 14, 2021**  
Designed by **Apple Inc.**

Common manufacturer(s): **TSMC**

Max. CPU clock rate to **3.23 GHz in iPhone 13 Pro**

Technology node: **5 nm**

**6 Cores:** 2 “Avalanche”高性能コア & 4 ”Blizzard”省エネコア

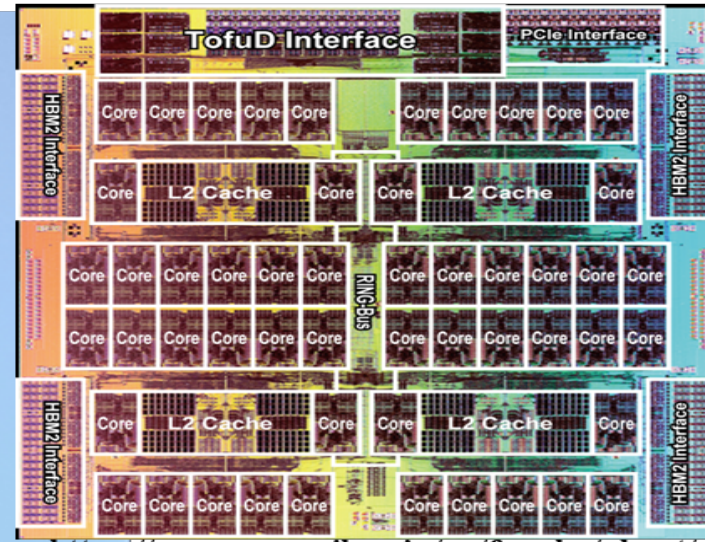
Instruction set: A64, Transistors: 15 billion (15億個)

**5 core GPU(s):** Apple-designed **GPU** in iPhone 13

[https://en.wikipedia.org/wiki/Apple\\_A15](https://en.wikipedia.org/wiki/Apple_A15)

<https://www.apple.com/jp/shop/buy-iphone>

## 理研富岳スーパーコンピュータ 2020年6月から2021年11月まで世界No.1



**RIKEN Center for Computational Science, Fujitsu (arm based processor)**

**Cores: 7,299,072; Memory: 4,866,048GB;**

**Processor: A64FX 48 Cores, 2.2GHz**

**Interconnect: Tofu interconnect D**

**Linpack (Rmax) 415,530 TFlop/s;**

**Theoretical Peak (Rpeak): 513 PFLOPS**

**HPCG [TFlop/s] 13,366.4; Power: 28.3MW**

**48コア/チップ, 2.2GHz, 7 nm FinFET,**

**約7百30万コア, 28MW**

**理論最高性能: 51京回浮動小数点演算/秒,**

**2020年6月時点**

<https://fugaku100kei.jp/fugaku/>

<https://www.r-ccs.riken.jp/en/fugaku/about/>

<https://japanese.engadget.com/arm-super-computer-fugaku-top-500-034015910.html>

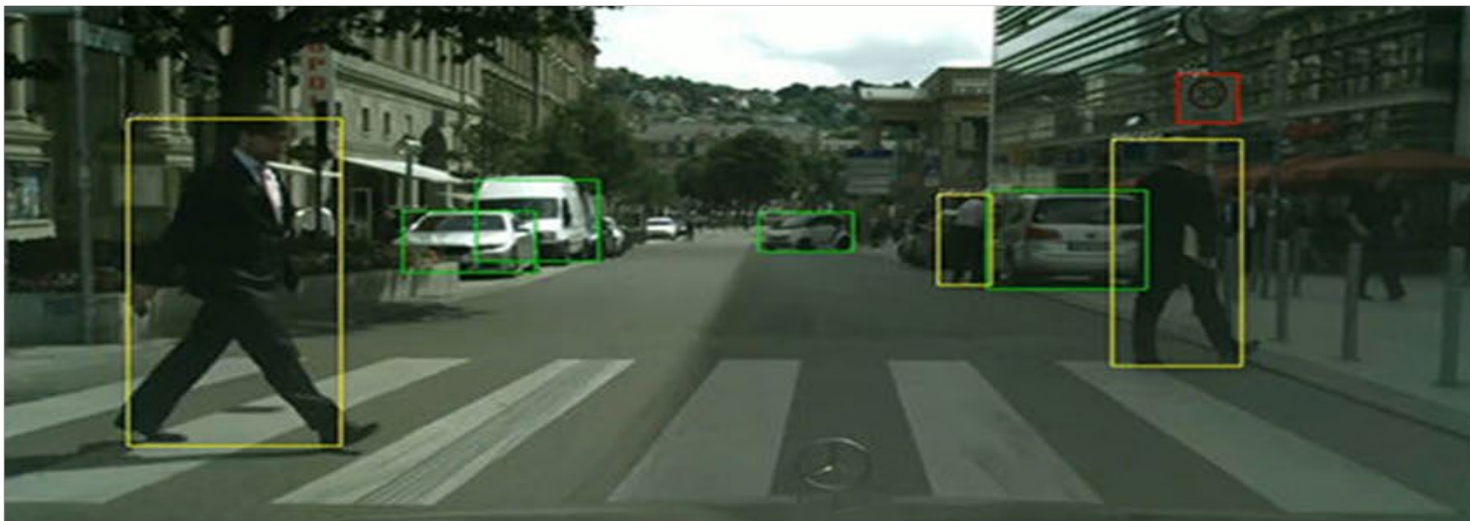
# Self Driving Cars (自動運転)

## Connected, Security, Big Data, Traffic Cloud



<http://self-drivings.com/self-driving-cars-updated-market-analysis/>

Deep Learning (多層ニューラルネット)により画像認識



NVIDIA DRIVE PX 2 小型スパコン



<http://www.digitalartsonline.co.uk/news/creative-hardware/nvidias-water-cooled-supercomputer-helps-cars-drive-themselves/>

# 世界をリードするマルチコア用コンパイラ技術

## OSCARコンパイラの世界唯一技術

### 1.マルチグレイン並列化(全ての並列性を利用)

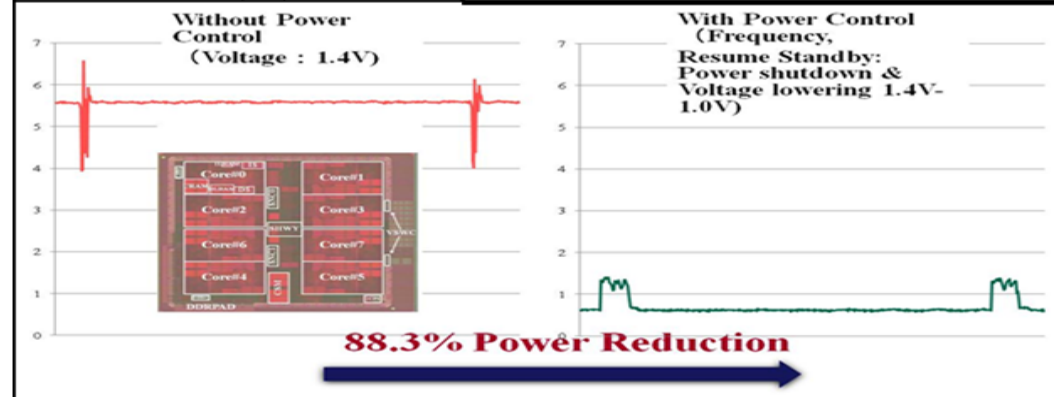
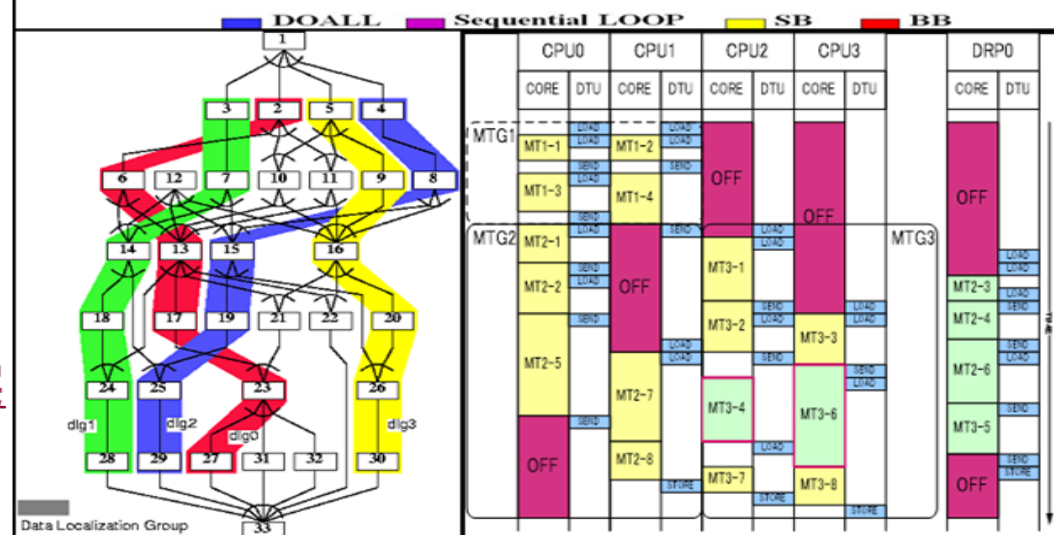
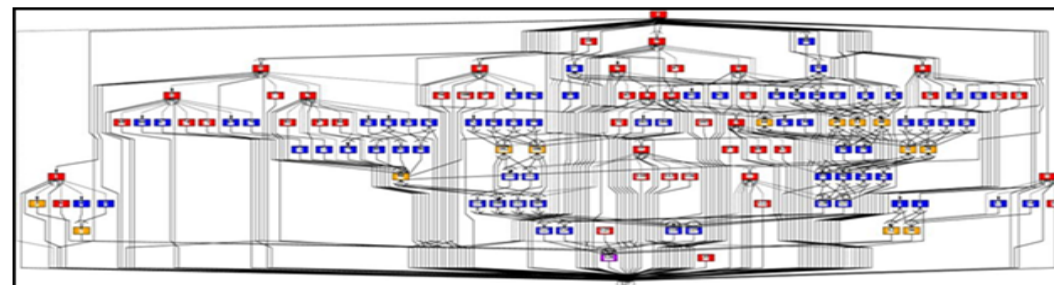
- 粗粒度タスク並列化、ループ並列化、近細粒度並列化によりプログラム全域の並列性を利用するマルチグレイン並列化機能により、従来の命令レベル並列性より大きな並列性を抽出し、複数マルチコアで速度向上

### 2.プログラム全域にわたるメモリ利用最適化

- コンパイラによるローカルメモリへのデータ分割配置、DMAコントローラによるタスク実行とオーバーラップしたデータ転送によりメモリアクセス・データ転送オーバーヘッド最小化

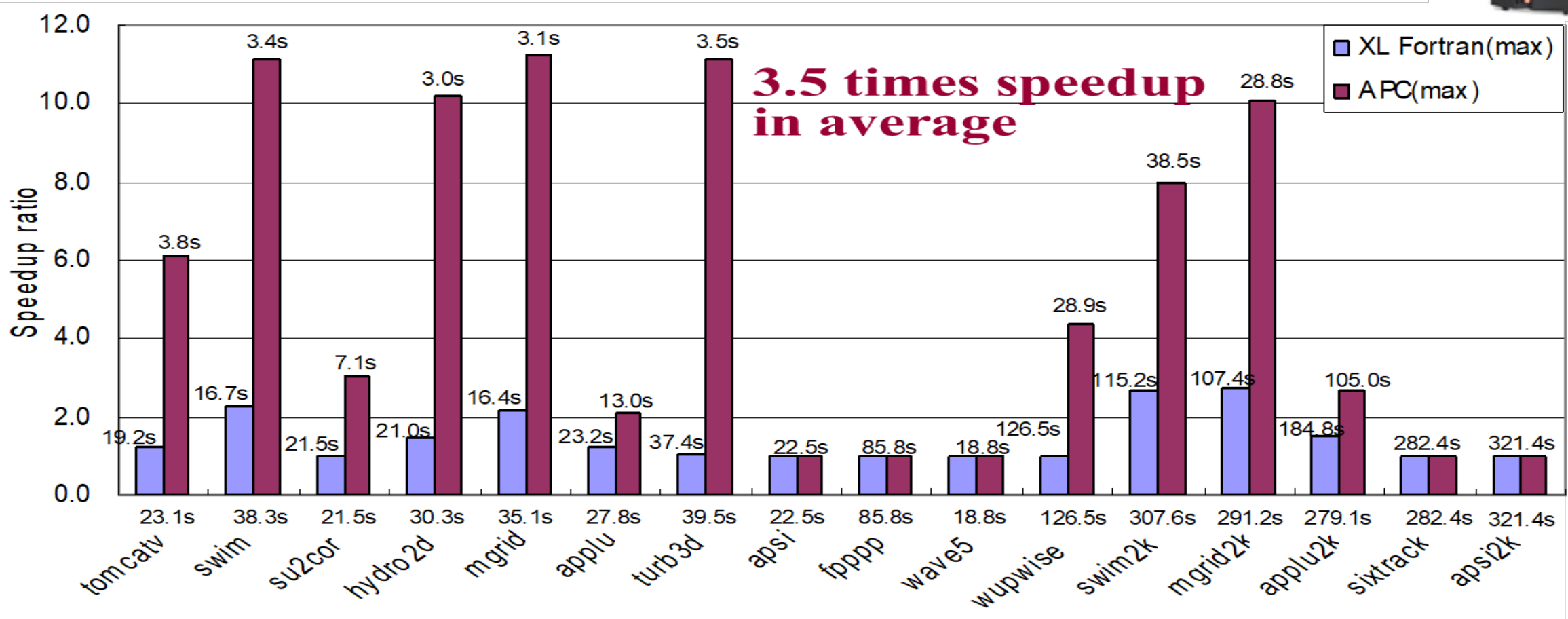
### 3.プロセッサ・メモリ・ネットワーク等の停止・動作速度制御による自動省エネ

- コンパイラによる低消費電力制御機能を用いたアプリケーション内でのきめ細かい周波数・電圧制御・電源遮断により消費電力低減

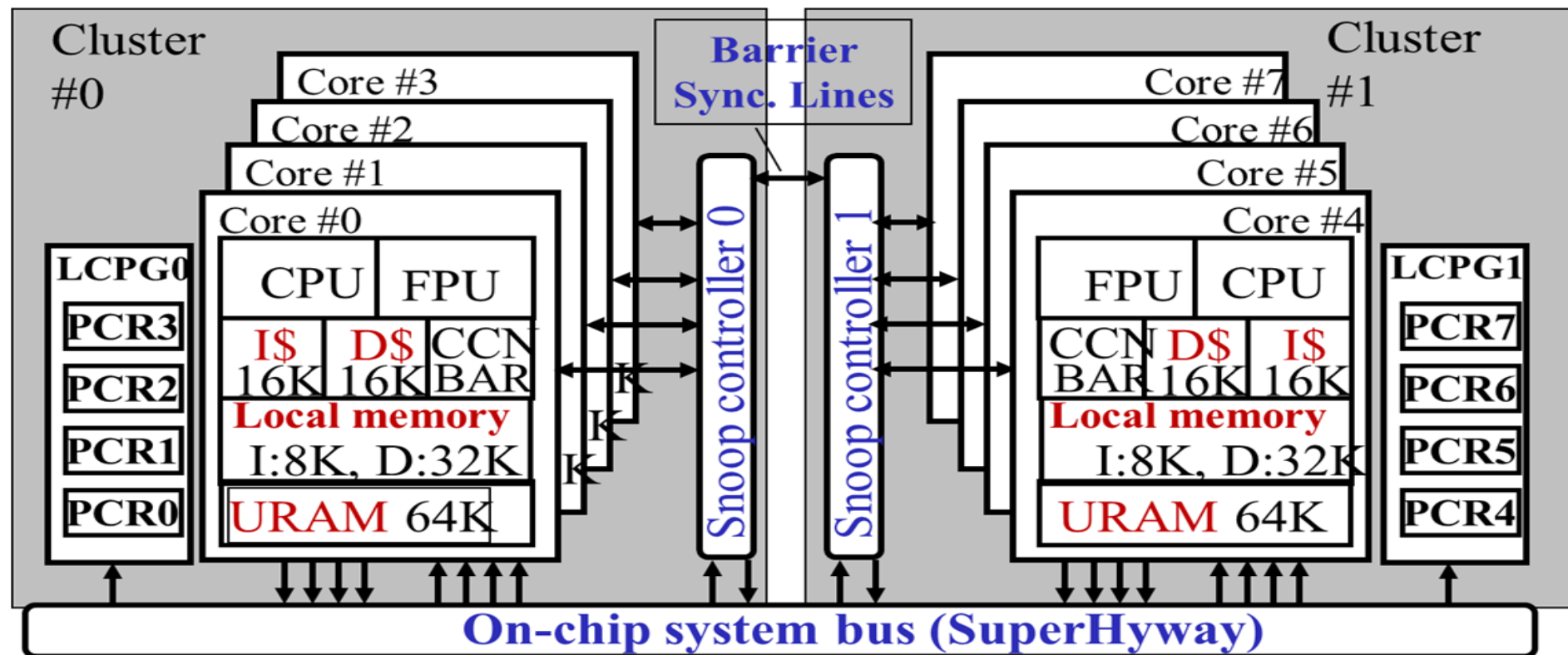
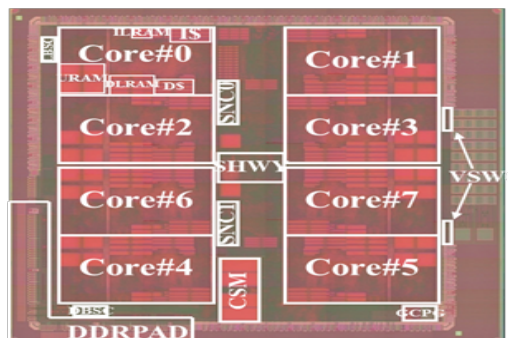


# Performance of METI/NEDO APC Compiler on IBM pSeries690 16 Processors High-end Server

- IBM XL Fortran for AIX Version 8.1
  - Sequential execution : -O5 -qarch=pwr4
  - Automatic loop parallelization : -O5 -qsmp=auto -qarch=pwr4
  - OSCAR compiler : -O5 -qsmp=noauto -qarch=pwr4 (su2cor: -O4 -qstrict)



# 経済産業省/NEDOプロジェクトにて、早稲田大学・日立製作所・ルネサスエレクトロニクスが共同開発した 世界初のコンパイラ協調型グリーンマルチコア RP2 チップ



自動車、スマートホン、データセンター、サーバ等汎用的マルチコアチップとして開発。

各プロセッサ、メモリモジュール等の、周波数電圧制御、電力遮断制御をコンパイラが行うことを可能とした

**LCPG:** Local clock pulse generator  
**PCR:** Power Control Register  
**CCN/BAR:** Cache controller/Barrier Register  
**URAM:** User RAM (**Distributed Shared Memory**)

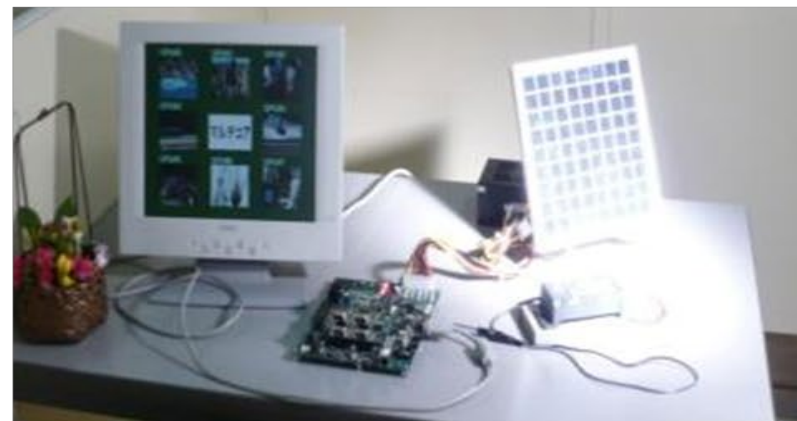
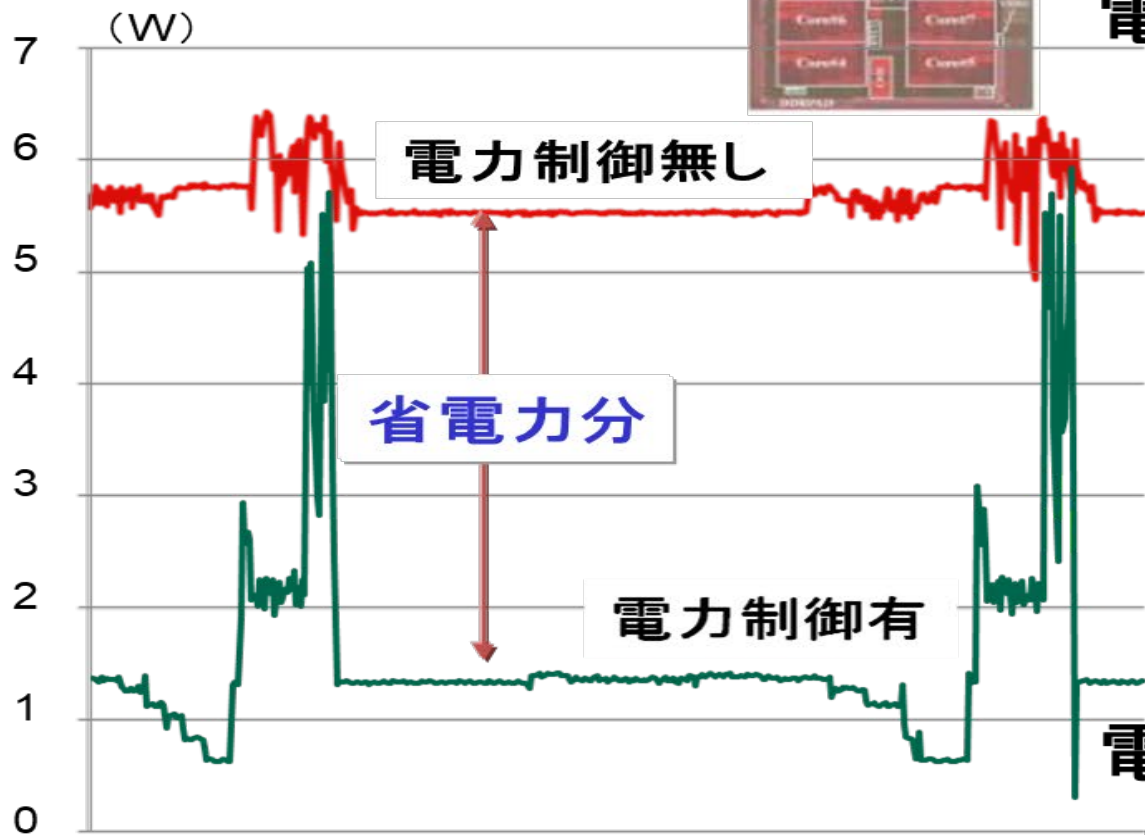
IEEE ISSCC08: Paper No. 4.5, M.I.T.O, ... and H. Kasahara, "An 8640 MIPS SoC with Independent Power-off Control of 8 CPUs and 8 RAMs by an Automatic Parallelizing Compiler"

# 太陽光電力で動作する情報機器

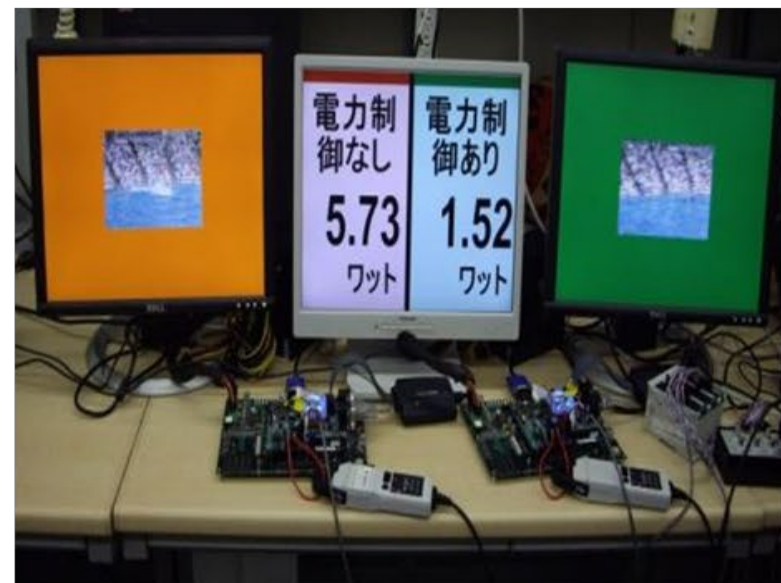
コンピュータの消費電力をHW&SW協調で低減。電源喪失時でも動作することが可能。

リアルタイムMPEG2デコードを、8コアホモジニアスマルチコアRP2上で、消費電力1/4に削減

世界唯一の差別化技術



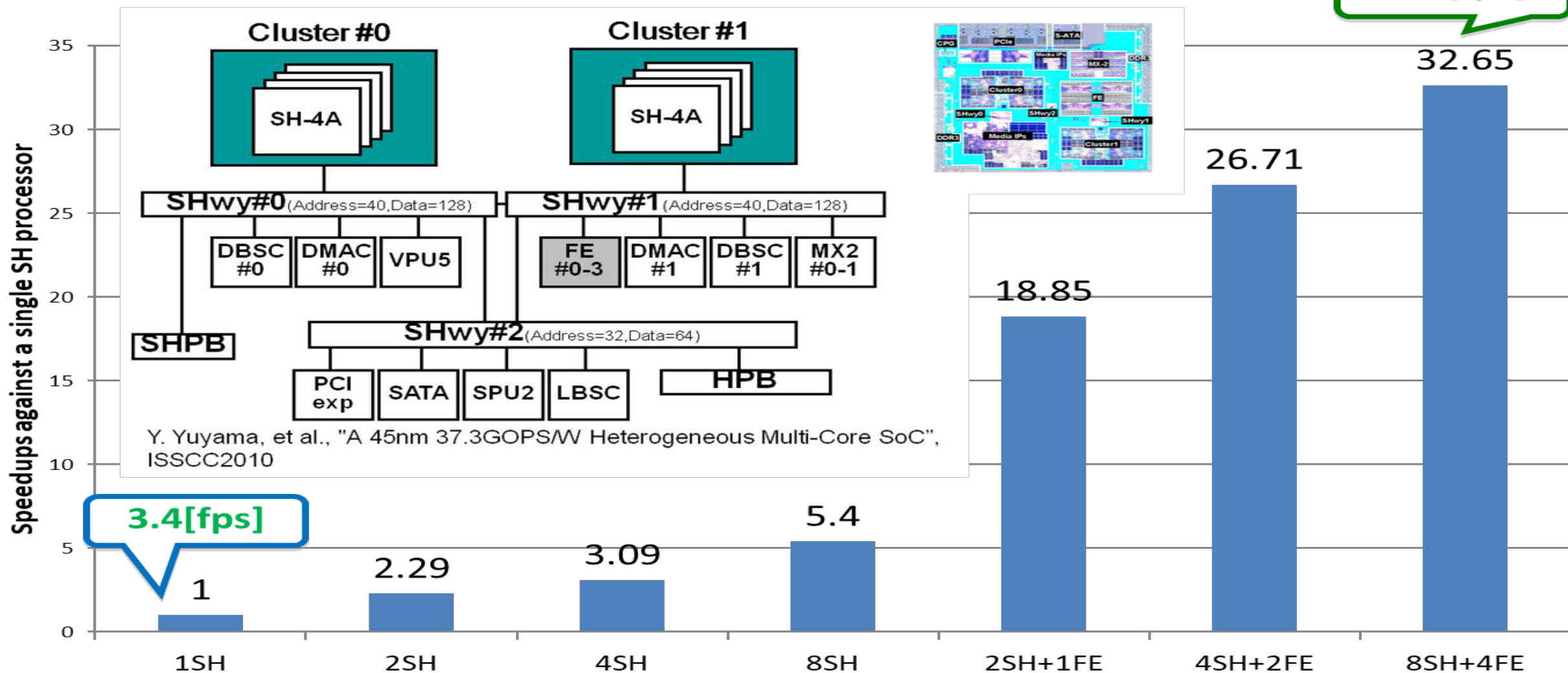
太陽電池で駆動可



# 33 Times Speedup Using OSCAR Compiler and OSCAR API on RP-X

(Optical Flow with a hand-tuned library)

111[fps]



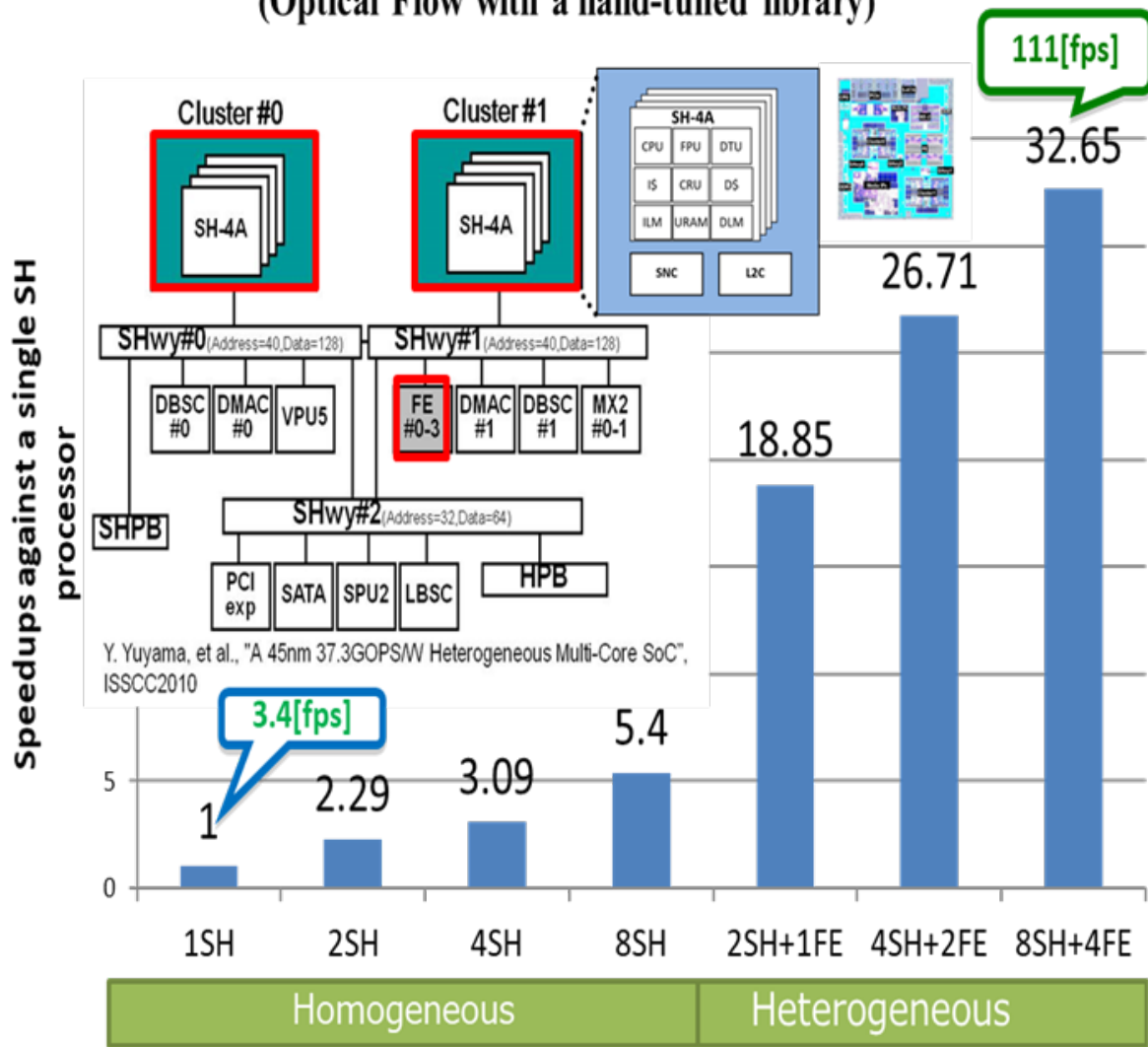




# Speedups & Power Reduction on RP-X Heterogeneous Multicore with 8 CPUs and 4 DRPs

## 33 Times Speedup Using OSCAR Compiler and API on Renesas RP-X with 8 CPUs & 4 DRP Accelerators

(Optical Flow with a hand-tuned library)



## Power Reduction in a real-time execution controlled by OSCAR Compiler and OSCAR API on RP-X (Optical Flow with a hand-tuned library)

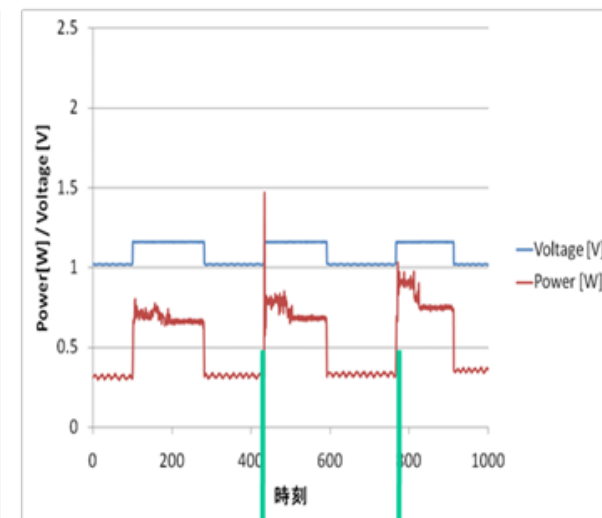
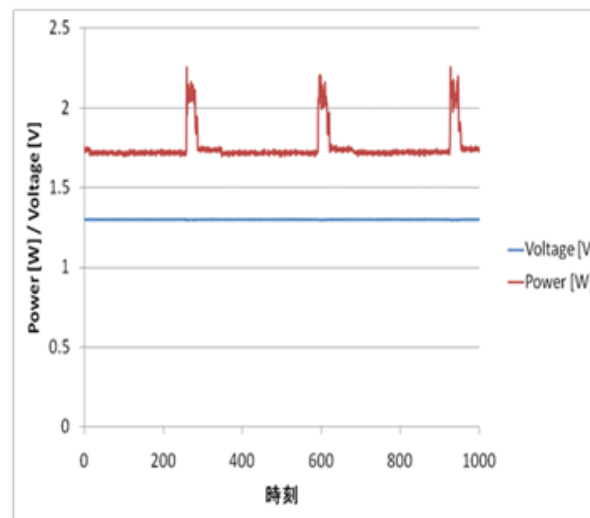
Without Power Reduction

70% of power reduction

With Power Reduction by OSCAR Compiler

Average: 1.76[W]

Average: 0.54[W]



# 総合科学技術会議(平成20年4月10日)での NEDOリアルタイム情報家電用マルチコアチップ(笠原リーダー) ・デモの様子

<http://www8.cao.go.jp/cstp/gaiyo/honkaigi/74index.html>

第74回総合科学技術会議【平成20年4月10日】



第74回総合科学技術会議の様子(1)



第74回総合科学技術会議の様子(2)



第74回総合科学技術会議の様子(3)



第74回総合科学技術会議の様子(4)

1985年よりコンパイラ (ソフト)  
・アーキテクチャ (ハード) 協調  
設計マルチプロセッサの研究

4 core multicore RP1 (2007), 8 core multicore RP2 (2008)  
and 15 core Heterogeneous multicore RPX (2010)  
developed in NEDO Projects with Hitachi and Renesas

RP-1 (ISSCC2007 #5.3)	RP-2 (ISSCC2008 #4.5)	RP-X (ISSCC2010 #5.3)
90nm, 8-layer, triple-Vth, CMOS	90nm, 8-layer, triple-Vth, CMOS	45nm, 8-layer, triple-Vth, CMOS
97.6 mm <sup>2</sup> (9.88 x 9.88 mm)	104.8 mm <sup>2</sup> (10.61 x 9.88 mm)	153.8 mm <sup>2</sup> (12.4 x 12.4 mm)
1.0V (internal), 1.8/3.3V (I/O)	1.0-1.4V (internal), 1.8/3.3V (I/O)	1.0-1.2V (internal), 1.2-3.3V (I/O)
600MHz, 4.32 GIPS, 16.8 GFLOPS	600MHz, 8.64 GIPS, 33.6 GFLOPS	648MHz, 13.7GIPS, 115GOPS, 36.2GFLOPS
11.4 GOPS/W (32b換算)	18.3 GOPS/W (32b換算)	37.3 GOPS/W (32b換算)

# 実施場所: グリーン・コンピューティング・システム研究開発センター

2011年4月13日竣工, 2011年5月13日開所

経済産業省「2009年度産業技術研究開発施設整備費補助金」  
先端イノベーション拠点整備事業

## <目標>

太陽電池で駆動可能で  
冷却ファンが不要な

超低消費電力・高性能マルチコア/  
メニーコアプロセッサ\*のハードウェア、  
ソフトウェア、応用技術の研究開発

\*1チップ上に多数のプロセッサコアを  
集積する次世代マルチコアプロセッサ

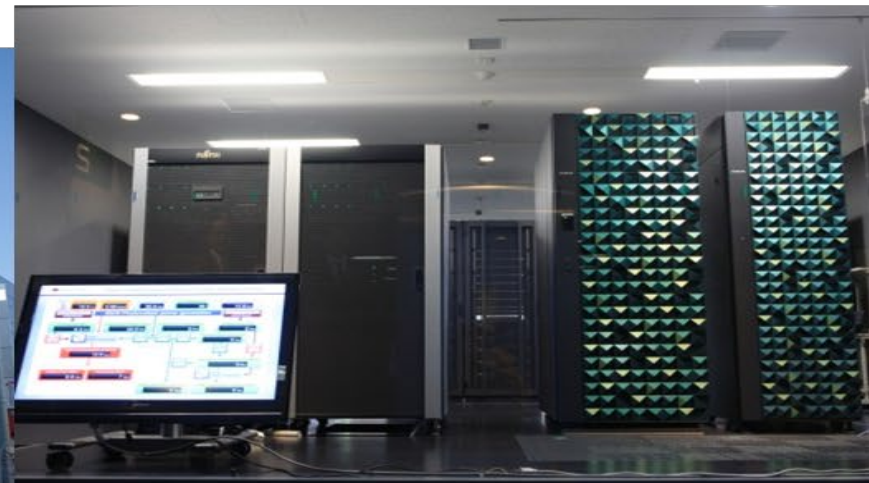
## <産学連携>

日立, 富士通, ルネサス, NEC, トヨタ,  
デンソー, オリンパス, NSITEX、三菱電機,  
オスカーテクノロジー等

## <波及効果>

超低消費電力メニーコア

- CO<sub>2</sub>排出量削減
- サーバ国際競争力強化
- 我が国の産業利益を支える  
情報家電, 自動車等の高付加価値化



# グリーン・コンピューティング：環境に優しい低消費電力・高性能計算



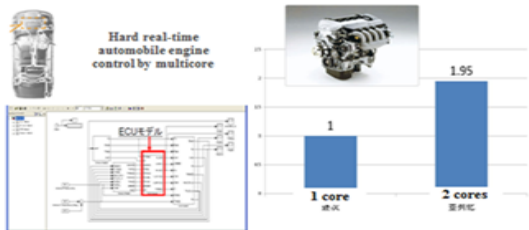
笠原博徳

**制御** 交通シミュレーション・信号  
制御 NTTデータ・日立



車載(グリーンエンジン制御・自動運転Deep Learning・ADAS・MATLAB/Simulink自動並列化) デンソー、ルネサス、NEC

Engine Control by multicore with Denso  
Though so far parallel processing of the engine control on multicore has been very difficult, Denso and Waseda succeeded 1.95 times speedup on 2core V850 multicore processor.



高信頼・低コスト・ソフト開発

FA 三菱

カメラ



スマホ



太陽光駆動

環境への貢献  
カーボンニュートラル

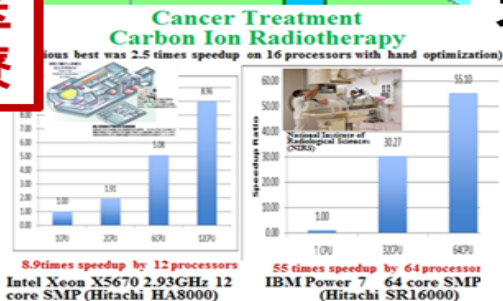
データセンター: 100WM(火力発電所必要)  
→ 100MW=1GW (原子力発電所必要)

HPC, AI, BigData 高速化・低消費電力化

OSCARマルチコア/サーバ  
& コンパイラ OSCAR

Many-core Accelerator Software

医療



重粒子ガン治療 日立

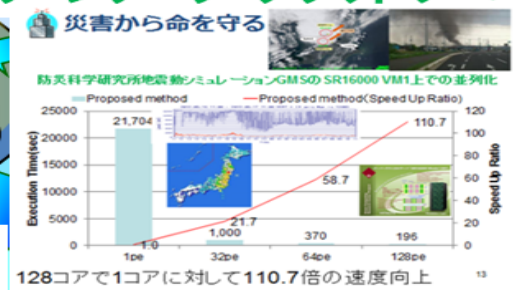
生命・SDGs  
への貢献

グリーンスパコン



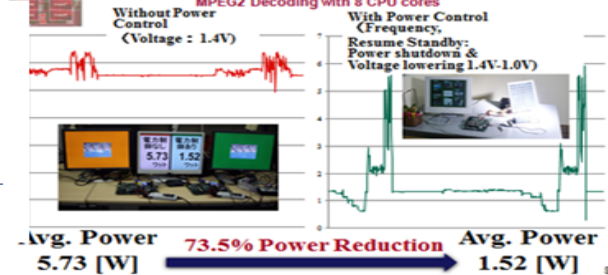
木村啓二

グリーンデータ・クラウドサーバ



首都圏直下型地震火災延焼、住民避難指示

Power Reduction of MPEG2 Decoding to 1/4 on 8 Core Homogeneous Multicore RP-2 by OSCAR Parallellizing Compiler



新幹線車体設計・ディープラーニング・日立

高速化

低消費電力化

世界の人々への貢献  
安全安心便利な製品・サービス  
(産官学連携・ベンチャー)



# 地震波伝搬シミュレーションの高速化: 富士通スパコン128 プロセッサコア上で、従来1コアより211倍の高速化に成功

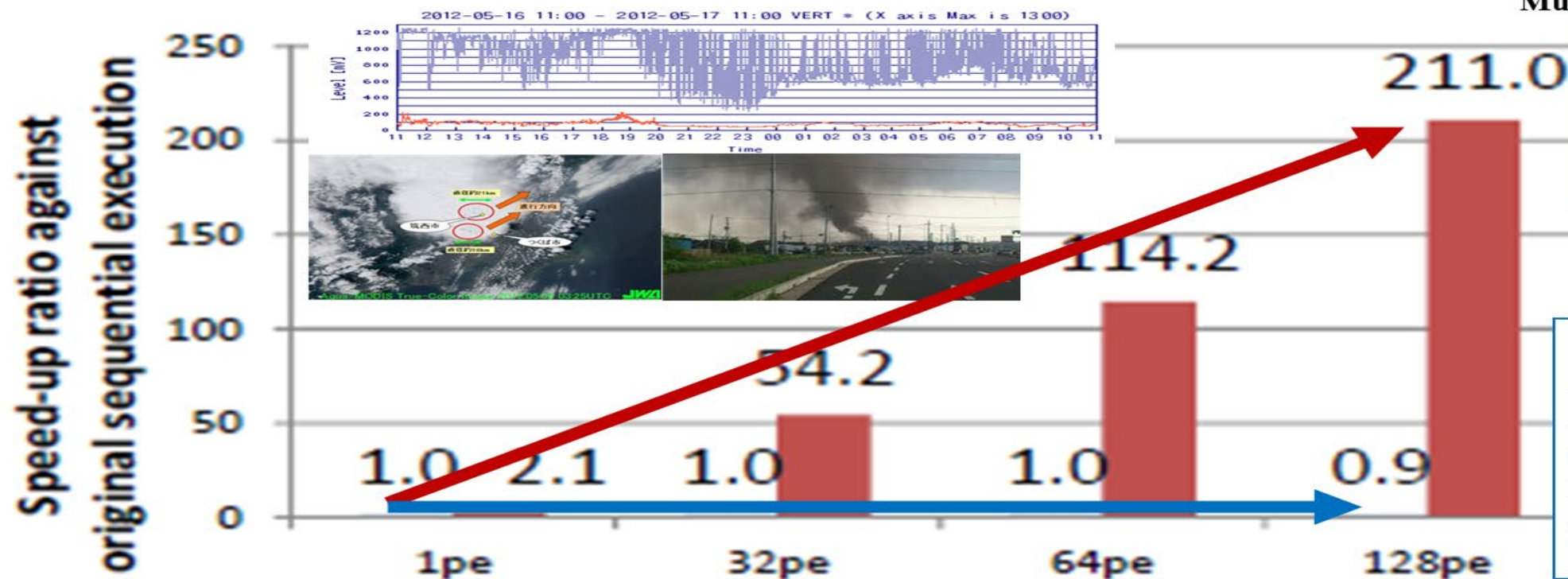
- Just more cores don't give us speedup
- Development cost and period of parallel software are getting a bottleneck of development of embedded systems, eg. IoT, Automobile



Fjitsu M9000 SPARC Multicore Server

Earthquake wave propagation simulation GMS developed by National Research Institute for Earth Science and Disaster Resilience (NIED)

■ original (sun studio)    ■ proposed method



**OSCAR**  
Compiler gives us 211 times speedup with 128 cores

**Commercial**  
compiler gives us 0.9 times speedup with 128 cores (slowed-down against 1 core)

- Automatic parallelizing compiler available on the market gave us no speedup against execution time on 1 core on 64 cores
  - Execution time with 128 cores was slower than 1 core (0.9 times speedup)
- **Advanced OSCAR parallelizing compiler gave us 211 times speedup with 128cores against execution time with 1 core using commercial compiler**
  - OSCAR compiler gave us 2.1 times speedup on 1 core against commercial compiler by global cache optimization

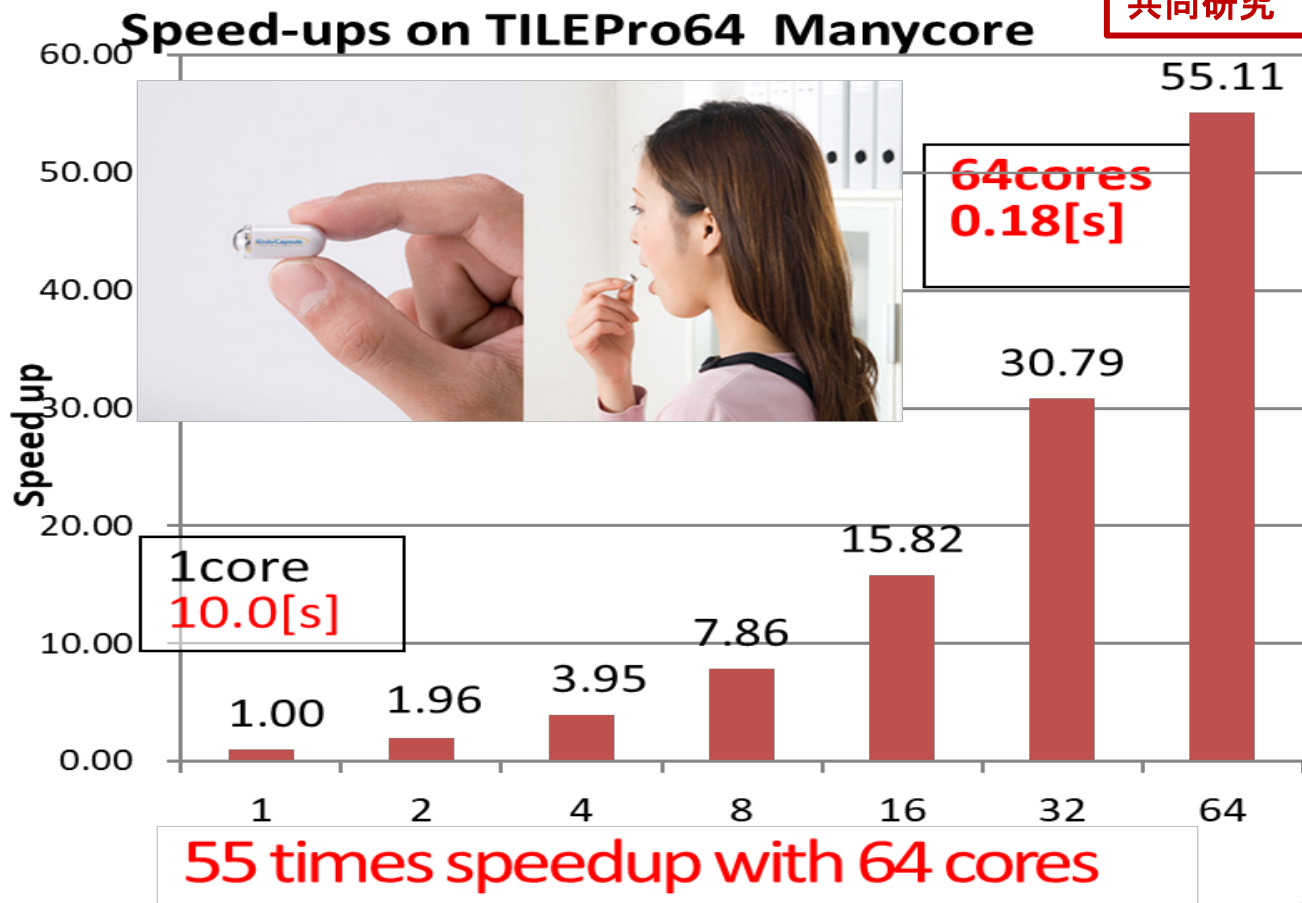
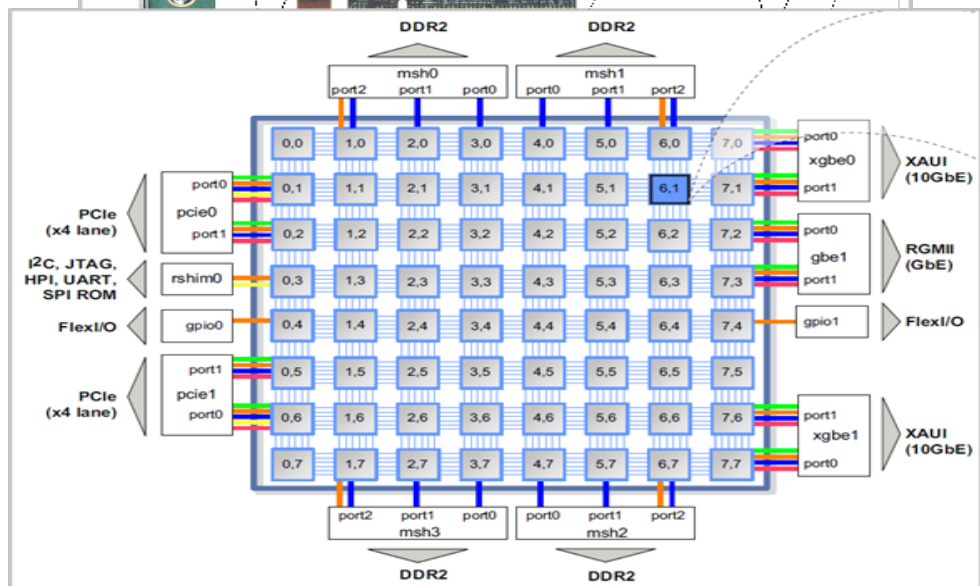
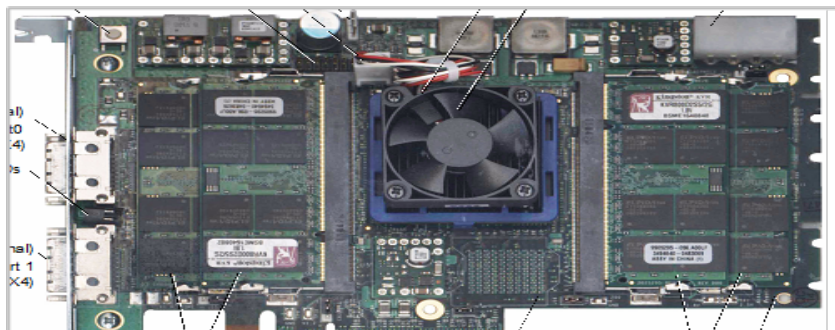
# 飲むカプセル内視鏡の研究開発

## 高精細画像圧縮プログラム JPEG-XRの並列化

### 64プロセッサコア集積のチップで55倍処理を高速化

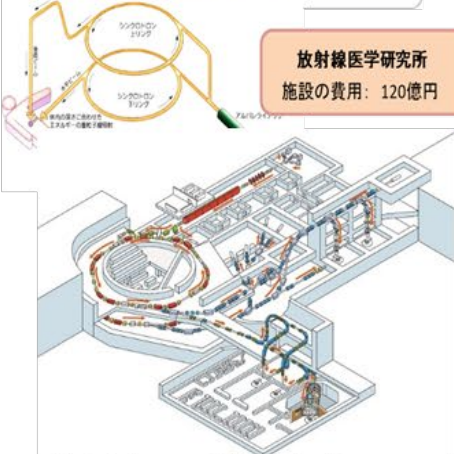
- TILEPro64 (MITマサチューセッツ工科大学発ベンチャーの64コアチップ)

オリンパス殿  
共同研究



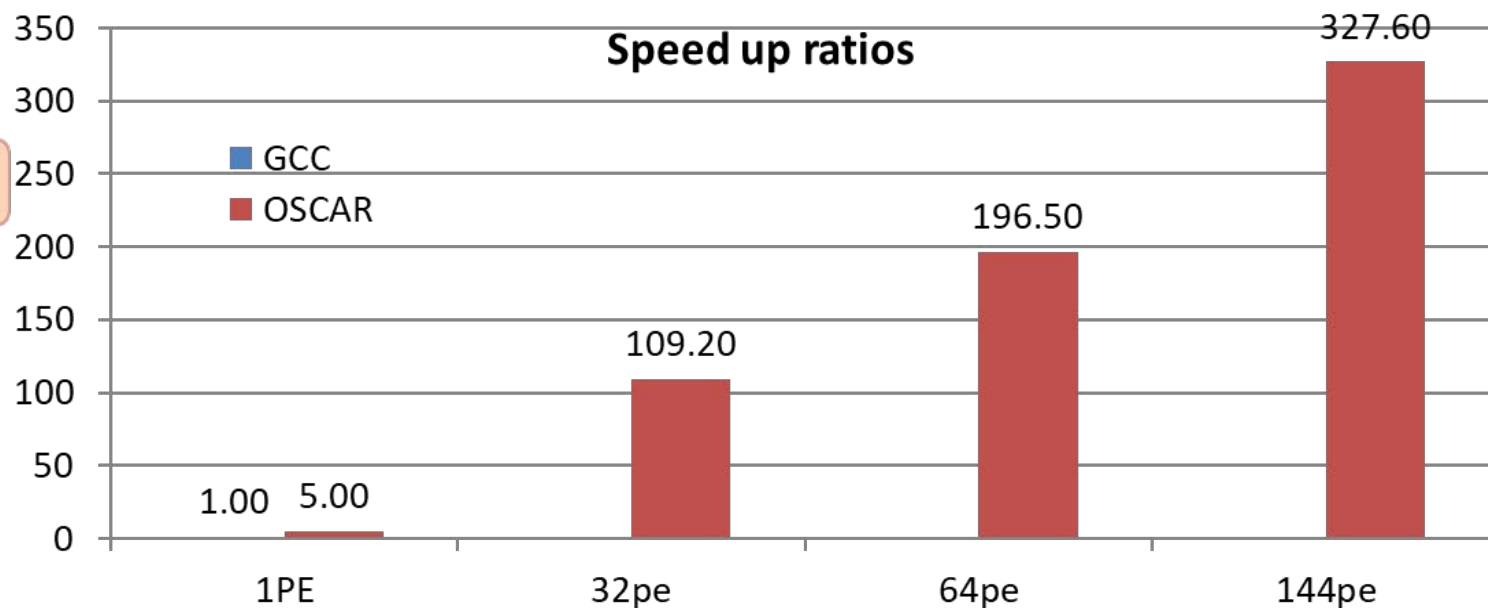
# 重粒子線がん治療計算の日立BS500ブレードサーバ上での並列化

日立製作所殿  
共同研究



放射線医学総合  
研究所サイトより  
<http://www.nirs.st.go.jp/rd/cpt/index.html>

日立 SMPブレードサーバ BS500:  
Xeon E7-8890 V3(2.5GHz 18core/chip) x8 chip 計144cores



- オリジナル逐次実行時間2948秒（約50分）が、OSCARコンパイラによる144コア並列処理で、9秒に短縮され、327.6倍の速度向上



日本乗用車のエンジン制御計算をデンソー2コアECU上で、1.95倍の速度向上に成功。(見神、梅田)

欧州自動車エンジン制御計算をインフィニオン2コアプロセッサ上で8.7倍の高速化に成功。

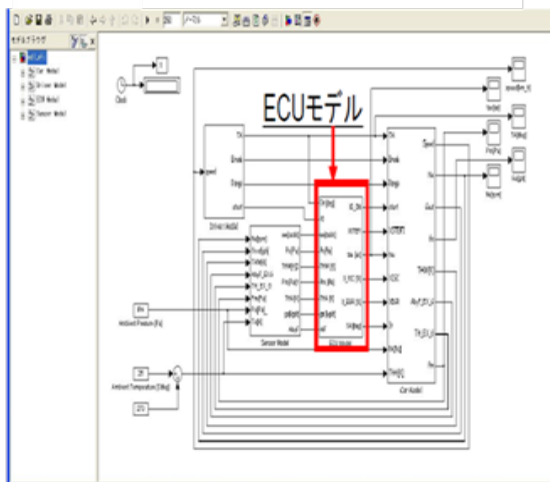
## 並列化技術は液体水素あるいはアンモニア・エンジン制御にも使用可能



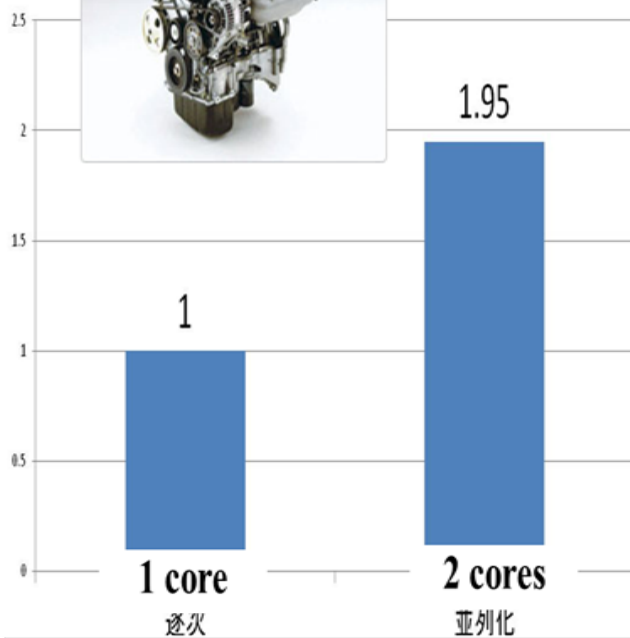
### Engine Control by multicore with Denso

Though so far parallel processing of the engine control on multicore has been very difficult, Denso and Waseda succeeded 1.95 times speedup on 2core V850 multicore processor.

- ▶ Hard real-time automobile engine control by multicore using local memories
- ▶ Millions of lines C codes consisting conditional branches and basic blocks



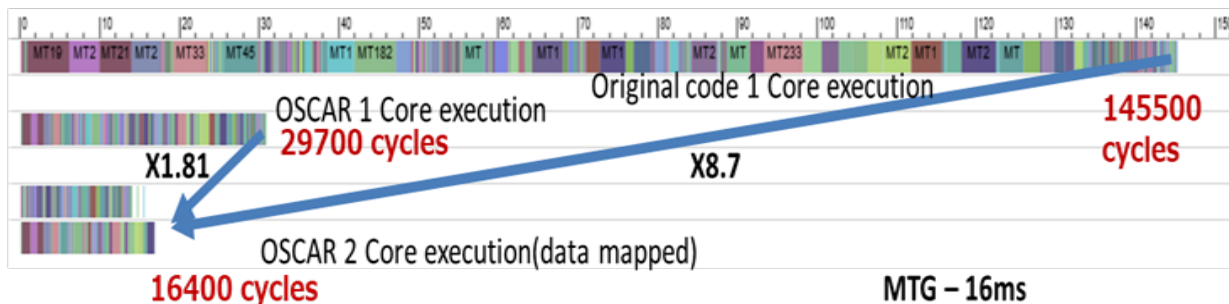
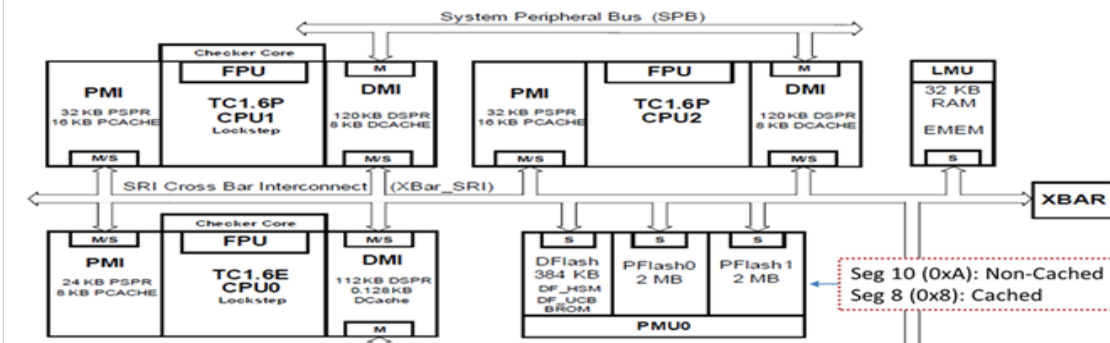
デンソー殿  
共同研究



### Automatic Parallelization of an Engine Control C Program with 400 thousands lines on AUTOSAR on 2 cores of Infineon AURIX TC277

#### Infineon AURIX TC277

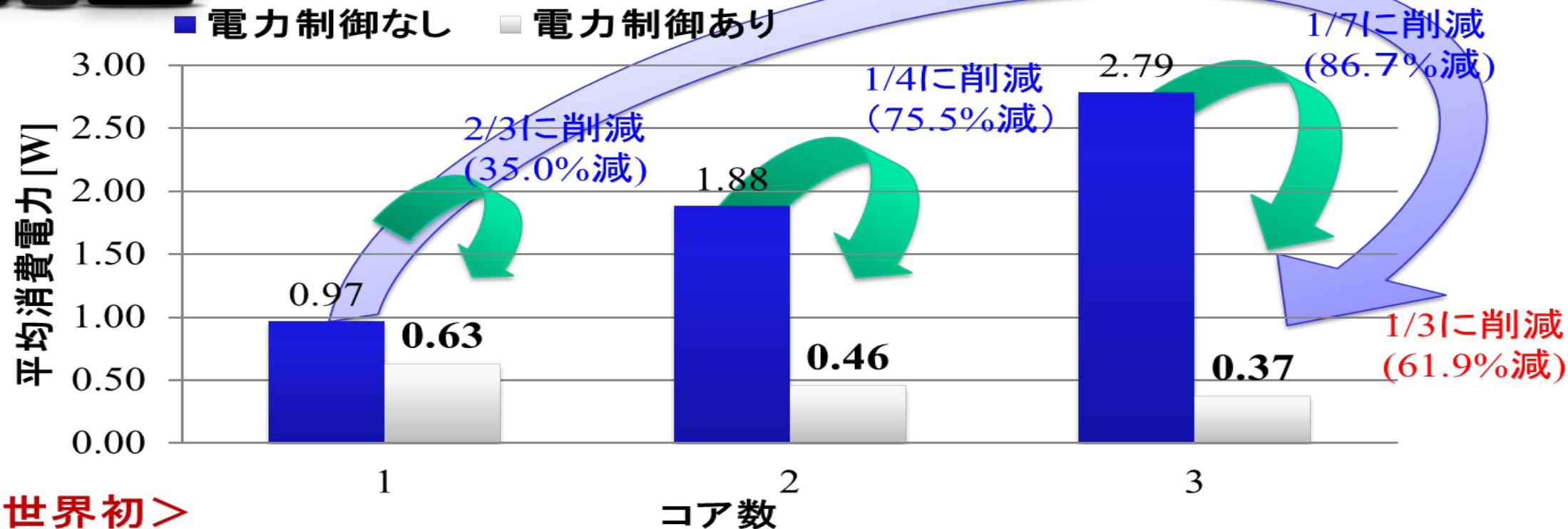
Abbreviations:  
 PCACHE: Program Cache  
 DCACHE: Data Cache  
 DSPR: Data Scratch-Pad RAM  
 PSPR: Program Scratch-Pad RAM  
 BROM: Boot ROM  
 PFlash: Program Flash  
 DFlash: Data Flash (EEPROM)  
 S: SRI Slave Interface  
 M: SRI Master Interface



# Androidスマートフォン上での電力削減

[http://www.youtube.com/channel/UCS43INYEIkC8i\\_KIgFZYQBQ](http://www.youtube.com/channel/UCS43INYEIkC8i_KIgFZYQBQ)

週1回以下の充電,さらには  
太陽光充電を目指して



<世界初>

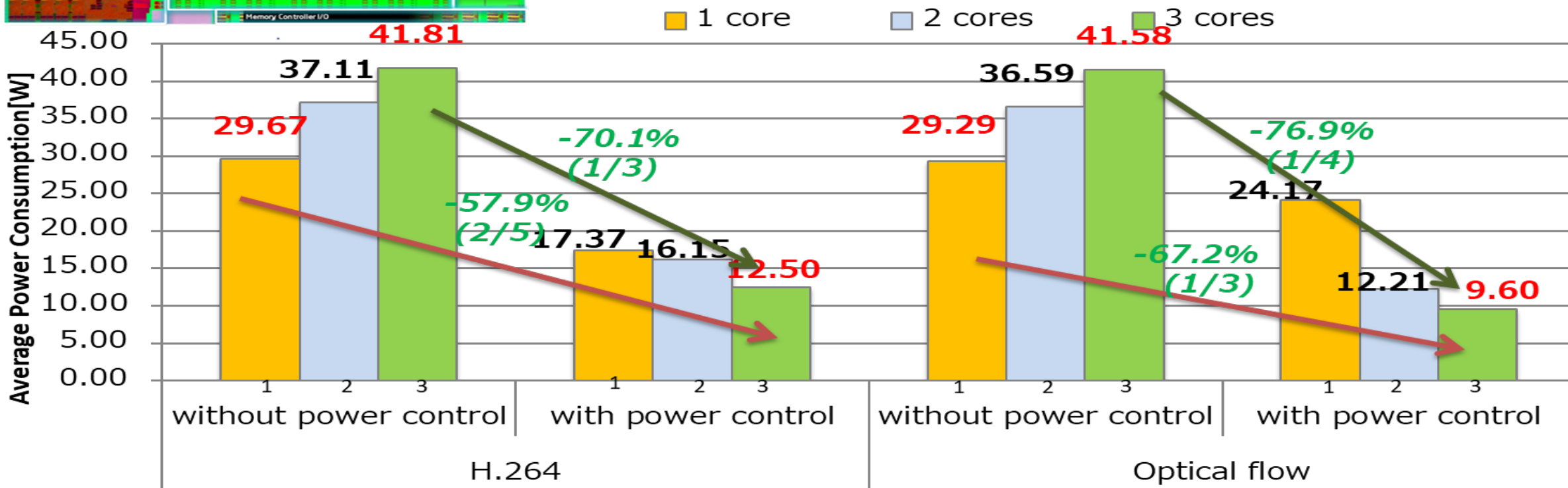
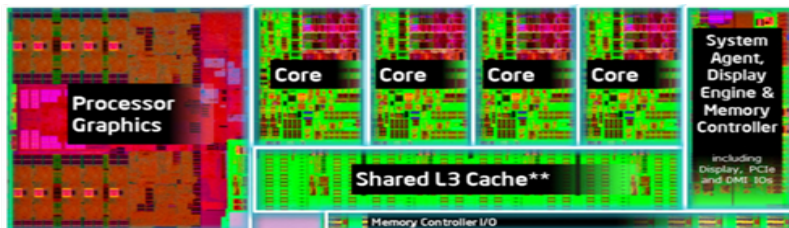
- 3PE電力制御なしと3PE電力制御ありで電力を最大**1/7**に削減
- 1PE電力制御なしと3PE電力制御ありで電力を**1/3**に削減

# Automatic Power Reuction on Intel Haswell

## H.264 decoder & Optical Flow (3cores)

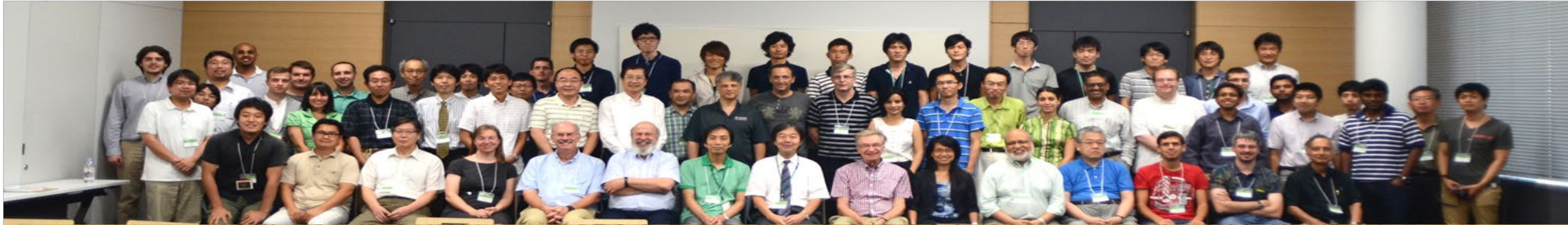
H81M-A, Intel Core i7 4770k

Quad core, 3.5GHz~0.8GHz



Power for 3cores was reduced to **1/3 ~ 1/4** against without software power control  
Power for 3cores was reduced to **2/5 ~ 1/3** against ordinary 1core execution

The 25<sup>th</sup> International Workshop on Languages and Compilers for  
Parallel Computing (LCPC2012), September 11–13, 2012  
at Waseda U. Green Computing Center



# A Strategic Initiative of Computing: Systems and Applications (SISA)- Integrating HPC, Big Data, AI and Beyond, Jan.18-19, 2017

## A Strategic Initiative of Computing:Systems and Applications (SISA) --Integrating HPC, Big Data, AI and Beyond-- Jan. 18-19, 2017

Opening: Prof. Gao, Prof. Kasahara

Waseda VP Shuji Hashimoto

### I. Architecture and Applications

**Keynote: William J. Dally,**

NVIDIA and Stanford University, USA

- Kimihiko Hirao, RIKEN, Japan
- G. W. Yang, Tsinghua Univ. China
- J. Sexton, IBM, USA

### II. System Software and Applications

**Keynote : Rick. Stevens ANL, USA**

- S. Mikhail Smelyanskiy Intel USA
- Fred. Streitz, LLNL USA
- R. Govind, IIS, India
- H. Hironori Kasahara, Waseda Univ,

### III. Extreme Scale and Beyond

**Keynote: Paul Messina ANL, USA**

- Motoaki Saito, PEZY, Japan
- Eiji Ishida, MEXT, Japan
- Depei Qian, BUAA, China
- Toshiyuki Shimizu, Fujitsu, Japan

### IV. Integration of HPC, Big Data, and AI

**Keynote: Thomas Sterling, Indiana Univ., USA**

- Masaru Kitsuregawa, NII and Univ. of Tokyo, Japan
- Thomas Schulthess, ETH, Swiss
- Moriyuki Takamura/Toshiaki Kitamura, Oscar Tech, Japan



Created by Multicore STC  
Chair Hironori Kasahara

## Multi-core Video Lecture Series

Multi-Core Lecture Series consists of 11 one-hour lectures by some of the world's leading researchers in the field. This series is not a course and it consists of the presentation for those who are in the research field. This is more intended for research information sharing than educational training. Topics that are covered during these lectures are listed below. This series also includes an hour discussion of the lecturers.

### Video Presentations:

- Automatic Parallelization by David Padua
- Autoparallelization for GPUs by Wen-Mei Hwu
- Dependences and Dependence Analysis by Utpal Banerjee
- Dynamic Parallelization by Rudolf Eigenmann
- Instruction Level Parallelization by Alexandru Nicolau
- Multigrain Parallelization and Power Reduction by Hironori Kasahara
- The Polyhedral Model by Paul Feautrier
- Vector Computation by David Kuck
- Vectorization by P. Sadayappan
- Vectorization/Parallelization in the IBM Compiler by Yaoqing Gao
- Vectorization/Parallelization in the Intel Compiler by Peng Tu
- Roundtable Discussion by all presenters

Home / Education / Courses

## Multi-core Roundtable Discussion Video Lecture

MULTI-CORE VIDEO SERIES



## Dependences and Dependence Analysis Video Lecture

MULTI-CORE VIDEO SERIES



### Dependences and Dependence Analysis by

**Utpal Banerjee** Utpal Banerjee's research interests in computer science are in the general area of parallel processing and he has published four books on loop transformations and dependence analysis, with a fifth one on instruction level parallelism on the way.

## Multigrain Parallelization and Power Reduction Video Lecture



### Multigrain Parallelization and Power

**Reduction by Hironori Kasahara.** Professor Kasahara has been researching on OSCAR Automatic Parallelizing and Power Reducing Compiler and OSCAR Multicore architecture for more than 30 years, and led four Japanese national projects on parallelizing compilers, multicores, and green computing.



215 International Conferences

12 Magazines

35 Journals

47 Total Publications

847,000+ Articles in CSDL

Bjarne Stroustrup: Morgan Stanley & Columbia Univ. 2018 IEEE Computer Society Computer Pioneer Award IEEE COMPSAC2018 Keynote & Award Ceremony



July 26, 2018, Keynote, Hitotsubashi Hall



July 25, 2018 Award Ceremony Rihga Royal Hotel Tokyo



**CHERRI M. PANCAKE**  
2018 ACM President

**HIRONORI KASAHARA**  
2018 IEEE Computer Society President

6 New Standards  
230 Active Standards

IEEE 754, 802

373,100+ Community Members

12,000+ Volunteers

615 Committees/Boards

2,352+ Meetings/Teleconferences

168 Countries with CS Members

634 Chapters



and computer society, I have a new executive director. MS merry said you have a new ideas to Co. With I'd be complete siding. please, God, do I, Madison and

国年轻能干的研究人员的计算社会和为什么green和强大的绿色和为什么社会,我新的的的... 里里文...

**中国计算机大会**  
China National Computer Congress  
2018年10月20-27日 - 杭州



## The First IEEE Eta Kappa Nu (HKN) Student Chapter in Japan Waseda Univ. Student Chapter Mu Tau on July 25, 2018

Eta Kappa Nuは1904年10月28日にUniv. of Illinois at Urbana-Champaignにて設立。最初のチャプターはアルファ。Pudue大、Ohio State大を経て、2009年に全米で200の電気・コンピュータ工学系学科、2010年にIEEEの名誉ソサエティとなり、現在、世界で約260チャプター、20万人以上の会員。会員にはGoogle創設者を始め、米国大企業の社長・役員多数。会員は生涯、Eta Kappa Nu会員の特典が与えられる。

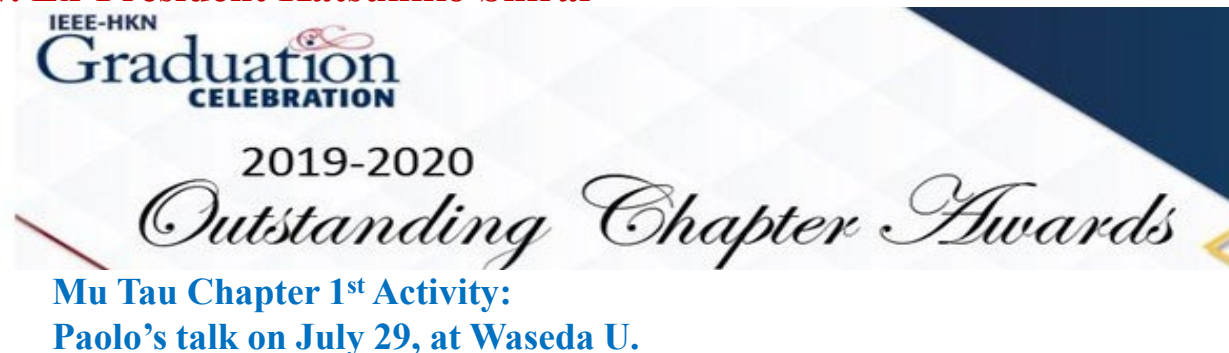


**IEEE Directors:** John Walz (CS President 2012), Dejan Milojicic (CS President 2014)

**IEEE CS Presidents:** Sorel Reisman 2011 (COMPSAC Standing Committee Chair), Roger Fujii 2016, Hironori Kasahara 2018, Cecilia Metra 2019, **Waseda Univ. Ex-President Katsuhiko Shirai**



**IEEE HKN Prof. Paolo Montuschi と  
トリノ工科大学HKNチャプターリーダー**





# Oxford Universityでのグリーンコンピューティングに関する招待講演

2019年11/12-13(オックスフォード大・早稲田大学大学間協定に発展)

## Oxford大は、THE大学ランキング7年連続No.1

前Vice Chancellor Prof. Louise Richardson  
(WoI 2020での基調講演)

Head of Astrophysics: Prof. Rob Fender

Dept. of Physics: Prof. Ian Shipsey

Astrophysics: Prof. H.Falche, et. al.

現Vice Chancellor Prof. Irene Tracy

前Merton College Warden

Fellow: Dr. Peter Braam

Sub Warden: Prof. Judy Armitage

CS: Prof. Jeremy Gibbons



Choral Evensong, 750<sup>th</sup> Anniversary Room

**世界から多くの研究者がグリーンコンピューティングセンターに来訪 (2023初夏来訪の例)**

**Prof. Avi Mendelson (Technion, Israel, Ex-IEEE Computer Society BoG and Ex-Intel Architect), Aug. 3, 2023.**



**Prof. Maciej Ogorzalek (Jagiellonian U., Poland, Ex-IEEE CAS Society President), Prof. Toshio Fukuda (the University Professor at Waseda U., IEEE President 2020), on July 27, 2023.**



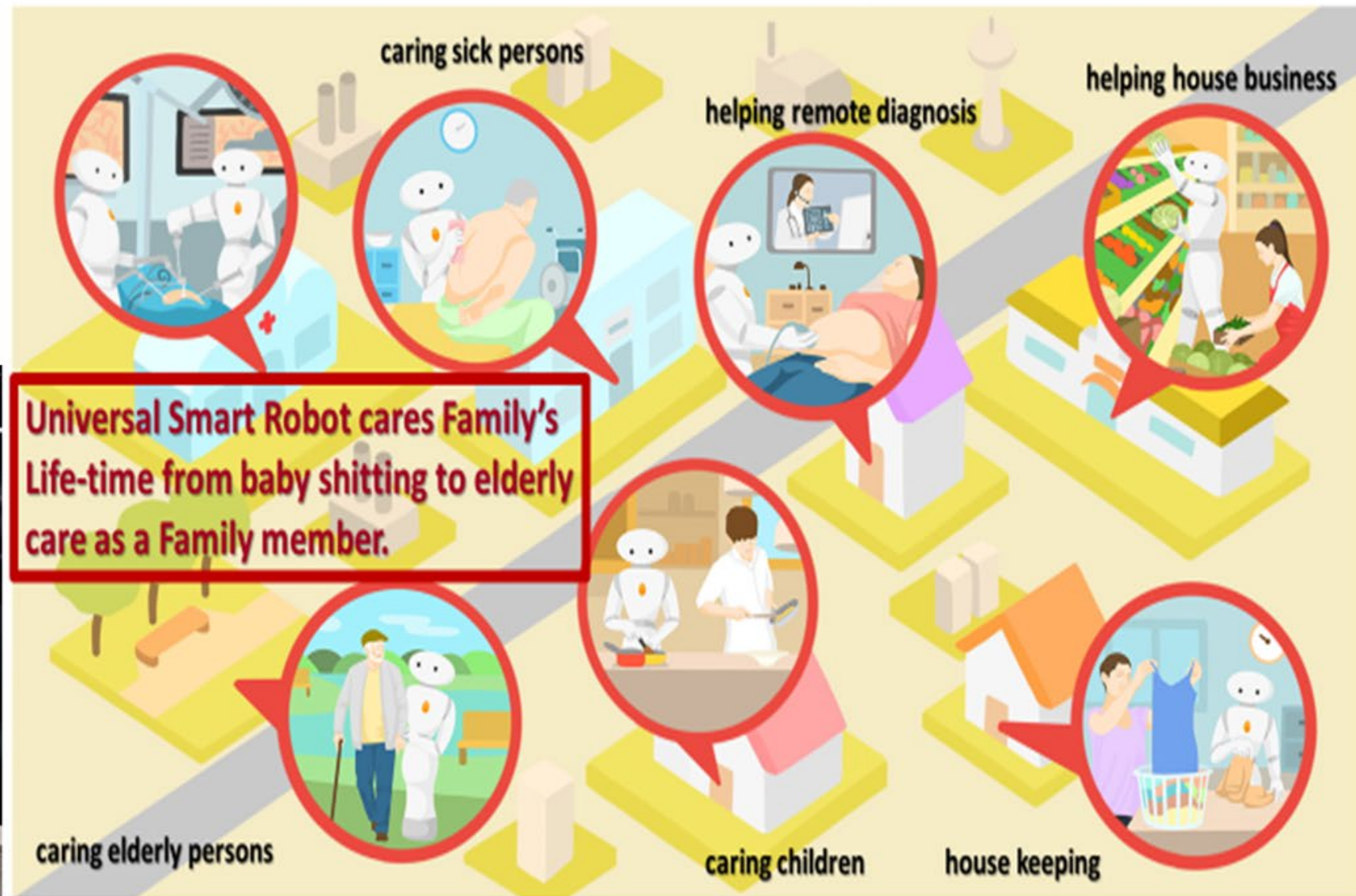
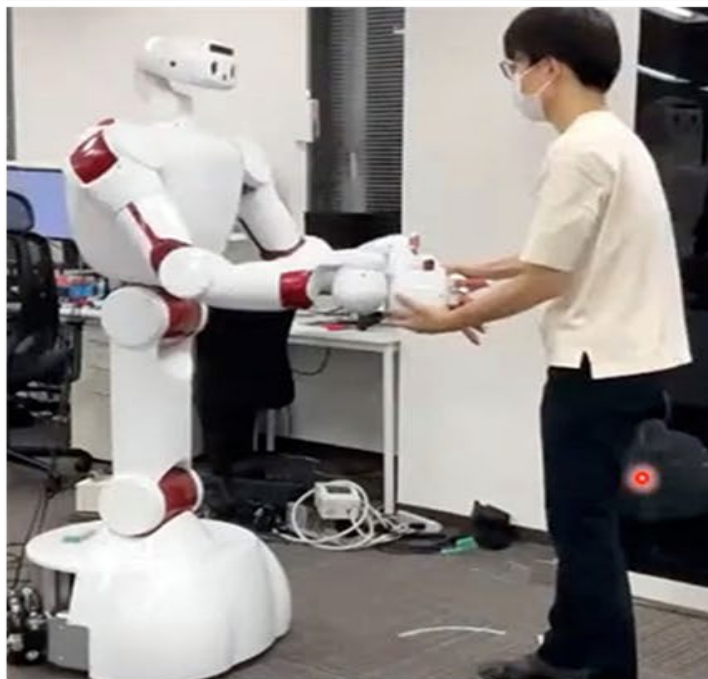
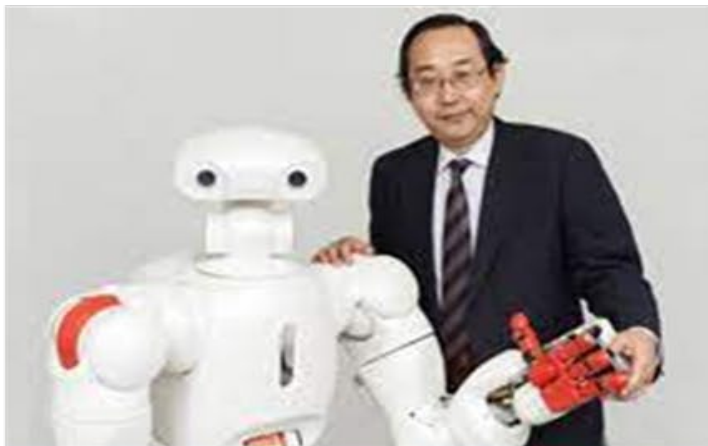
**Dr. John Johnson (IEEE Computer Society Ex-BoG, Entrepreneur) May 26, 2023.**

**Prof. Vladimir Getov (U of Westminster, London, IEEE CS Ex-BoG ) Dr. Radosveta Getov, May 11-22, 2023**

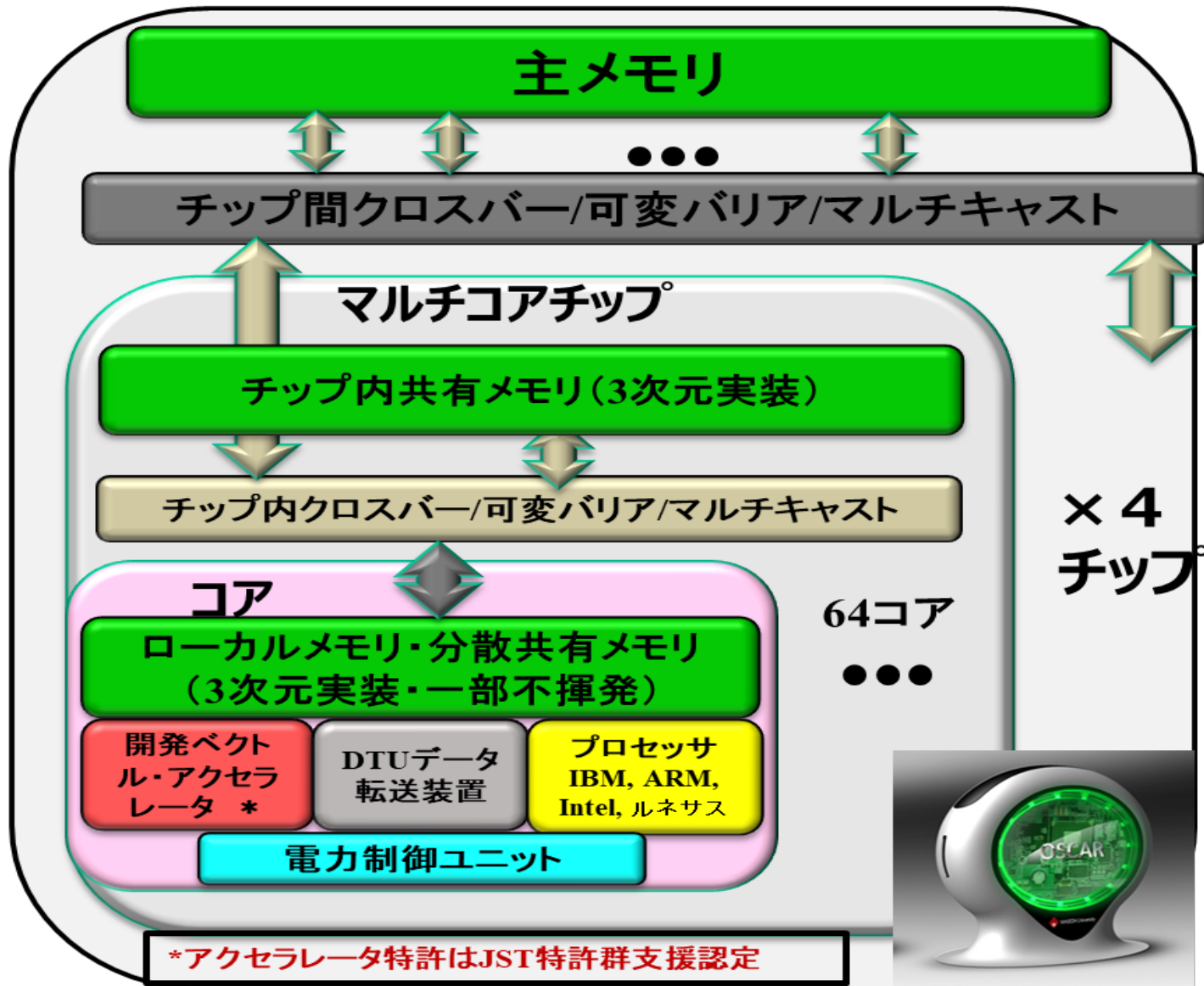
**Purdue U. Prof. Somali Chaterji, Prof. Saurabh Bagchi ( IEEE Computer Society BoG) , July 21, 2023.**



# AIREC (AI-driven Robot for Embrace and Care) Led by Prof. Sugano Supported by Japanese Government "Moonshot" Project from 2020



# ソーラーパワー・パーソナル・スパコン: 新アクセラレータ・グリーンマルチコア (AI、ビッグデータ、自動運転車、交通制御、ガン治療、地震、ロボット) 世界最高性能・低電力化機能OSCARコンパイラとの協調



ベクトルアクセラレータ併置・共有メモリ型マルチコアシステム  
 性能: **8TFLOPS**, 主メモリ: 8TB  
 電力: **40W**, 効率: **200GFLOPS/W**

- 命令拡張なくどのプロセッサにも付加できるベクトルアクセラレータ
- 低消費電力で高速に立ち上がるベクトルで、低コスト設計
- コンパイラによる自動ベクトル・並列化及び自動電力削減
- 周波数・電源電圧制御機能
- バリア高速同期・ローカル分散メモリで無駄削減
- ローカルメモリ利用で低メモリコスト
- 誰でもチューニングなく使用でき、低コスト短期間ソフト開発可能



チューリング賞受賞記念講演が開催されるコンピュータ・アーキテクチャの世界最高峰国際会議 ACM/IEEE ISCAの2025年6月21日-25日 早稲田開催が決定

**ISCA2025, June 21-25, 2025, Waseda University, Tokyo, Japan**



General Co-Chairs: Jean-Luc Gaudiot (Prof. UCI)  
Hironori Kasahara (Prof. Waseda)



## Waseda Univ. Main Campus Meeting Facilities

Waseda Open Innovation Valley  
(Variety Sizes of meeting rooms in side 5 minutes working area)

### Conference Center



- 450 persons
- 100 persons
- 80 persons
- 50 persons

### Waseda U. Main Campus

#### Waseda Arena



- 6000 persons

### Rihga Royal Hotel



- Lunch, Dinner, 1000 persons Banquet room
- several 200-300 hundreds persons meeting rooms: A few minutes from ISCA

### Ono Hall & Waseda Tower



- 250 persons
- 150 persons
- 50 persons \*2
- 40 persons \*3

### ISCA Place: Okum Auditorium



- 1F: 1120 persons
- B1: 300 Persons

### Research Innovation Center



- 180 persons \*1
- 50 persons \*4
- 40 persons meeting rooms \*2

### Green Computing R&D Center



- 180 persons \*1
- 30 (VIP Meeting)
- 40 persons \*3



ACM/IEEE International Symposium on Computer Architectureにてコンピュータ分野のノーベル賞と言われるチューリング賞記念講演会を早稲田大学大隈講堂で実施予定  
前回の日本開催: ISCA 1986: Tokyo, Japan

# 早稲田オープン・イノベーション・エコシステム

## 早稲田大学

### 研究活性化

- 博士学生支援(ニーズを理解した人材育成：授業料・生活費:Stipend)
- トップ論文誌・国際会議掲載支援
- 研究者インセンティブ：報奨・講義軽減
- 競争領域産学連携研究スペースの提供
- トップ研究者の雇用

### 産学連携推進

- ワンストップ窓口
- 知財創出支援：特許申請・審査(欧州400万円/件)
- 知財活用支援：ライセンスング
- 産業界とのマッチング支援(WOI開催含む)
- シーズ技術紹介(広報)
- ニーズ解決に向けた学内チーム構築
- 契約支援(見積,学生含むNDA・知財)
- 研究費管理・研究倫理講座受講支援

### ベンチャー創出・育成

- ファンド紹介・独自ファンド
- 知財ライセンスング：現金・転換社債型  
新株予約権付社債・株・新株予約権等
- チーム(経営・経理・会計・法律人材)紹介
- アクセラレーション(バリューアップ・マッチング)支援
- シリコンバレー、イスラエル等世界との協力

研究チーム構築・知財獲得

世界に有用な高付加価値  
製品・サービス

### 産学連携研究

教員・大学院生・  
産業界技術者・研究者参加  
産業界からのニーズに基づく  
未知問題解決・実用化に挑む

共同開発技術・知財

高度人材

信頼・協力

マッチング

シーズ紹介

ニーズ  
研究費

創出・育成

支援

国

### 産業界

- 産学連携競争領域研究  
開発・実用化
- ビジネスモデル構築  
(標準化含め)

大学発ベンチャー



**JST 早稲田オープン・イノベーション・エコシステム挑戦的研究プログラム**  
**W-SPRING: 社会ニーズを理解した博士課程学生の育成(生活費・学費の支援)**

**産業競争力の強化と  
世界に伍する研究大学への進化**

**早稲田オープン・イノベーション・  
エコシステムの確立**

産官学連携、社会ニーズを理解した博士の育成、論文・知財創出、成功ベンチャーの育成によるスパイラルアップ

**イノベーション創出**

- SDGsを踏まえた4分野 (グリーン、ライフ、デジタル、ソーシャル)の設定によって、幅広い研究領域を包含
- 理工系と人文社会科学系博士学生の横断研究による総合知の創出

**マネジメント・支援体制**

- 副総長(研究担当)・副総長(教務担当)・人社系常任理事・理工学術院長が指揮を取る全学プログラム
- 事業統括・副統括が候補者全員を面談し優秀な学生を選抜

次世代研究者の育成

「次世代研究者挑戦的研究プログラム」採択プロジェクト・事業統括一覧

早稲田大学	笠原 博徳	早稲田オープン・イノベーション・エコシステム挑戦的研究プログラム	180
-------	-------	----------------------------------	-----

**キャリア開発・育成コンテンツ**

- 卓越大学院、リーディング大学院、EDGE-NEXT、SCOREを活用した実績と魅力ある産学連携・起業家育成コンテンツ※
- 多彩な50社の独自インターンシップとジョブ型インターンシップの併用、429社の産学連携共同研究を通じた人材育成

**ベンチャー**

- Waseda EDGE (EGDE-NEXT)
- SCORE大学推進型
- T-UNITE (SCORE)

**GTIE**

研究成果展開事業 大学発新産業創出プログラム		
＜大学・エコシステム推進型 スタートアップ・エコシステム形成支援＞		
採択機関一覧 (2021年度審査分)		
Greater Tokyo Innovation Ecosystem (GTIE)		
参画している拠点都市のコンソーシアムなどの名称		
スタートアップ・エコシステム「東京コンソーシアム」		
主幹機関 東京大学	主幹機関 早稲田大学	主幹機関 東京工業大学

# 早稲田大学リサーチイノベーション統合センター

「リサーチイノベーションセンター」 (2020年3月竣工)



B1 コマツ百周年記念ホール



1階 イノベーションギャラリー

副総長(研究推進担当)が  
統括所長を兼任



## リサーチイノベーション統合センター

統括所長: 笠原博徳

早稲田オープンイノベーションエコシステムの推進母体

### 研究戦略センター

所長: 若尾真治

URAを介した大学の研究戦略  
機能

### オープンイノベーション戦略研究機構

所長(機構長): 笠原博徳(兼任)  
統括クリエイティブマネージャー: 中谷義昭

企業出身ファクトリ  
ークリエイティブマ  
ネージャーを活用し  
た組織的企業連携

### 知財・研究連携支援センター (TLO: WTLO)

所長: 笠原博徳(兼任)

技術・法務専門家による  
知財獲得・技術移転戦略機能

### アントレプレナーシップセンター

所長: 柴山知也

ベンチャー支援、アクセラ  
レーション

提携VC  
(2018年11月~)

WERU Investment  
Research & Business Developer



Beyond  
Next  
Ventures

JST Score プロジェクト

PoCファンド  
(2020年7月~)



# 早稲田オープン・イノベーション・バレー (教職員・学生の挑戦を支援する環境の提供)



## スマートエナジーシステム・イノベーションセンター



- JST「革新的イノベーション創出プログラム」(COIサテライト拠点)
- 蓄電池研究開発の拠点として広く学内外の研究者と連携

## リサーチイノベーションセンター



- 総工費100億円(自主経費)による産学連携拠点の建設(2020年3月竣工、地上6階地下2階 総床面積18,000m<sup>2</sup>)
- 研究戦略・アントレプレナーシップ・TLO・文部科学省事業「オープンイノベーション機構」等各センターの統合
- 各種研究支援事業(産学連携ワンストップ窓口、産学連携契約支援、アウトリーチ機能)を整備

## インキュベーションセンター

- 早稲田大学の学生・教職員を対象に起業支援を実施
- ベンチャー企業向けスペース・設備を整備

## 各務記念材料 技術研究所

- 文部科学省「環境整合材料基盤技術共同研究拠点」

## 早稲田アリーナ



- 多目的施設「早稲田アリーナ」(2018年12月竣工)
- 健康スポーツサイエンス研究を推進

## 早稲田キャンパス

- 「ナノライフ創新機構」「スマート社会技術融合研究機構」
- 国のDBと連携しオープンイノベーションを加速

- 「次世代ロボット研究機構」

## 戸山キャンパス

## 喜久井町キャンパス

## グリーン・コンピューティング・システム 研究開発センター



- 経済産業省「産業技術研究開発施設整備事業」の支援を受け建設(2011年)
- 次世代マルチコア・メニーコアのハードウェア、ソフトウェア、応用技術等の研究開発を推進

## 西早稲田キャンパス

## TWIns

2021年3月9-10日 オンライン開催(参加:2300人)

# WOI'21実行委員長 早稲田大学副総長(研究推進) 笠原博徳



オックスフォード  
THE大学ランキング  
5年連続世界No.1

What the University of Oxford  
has learned during the pandemic

Vice-Chancellor of the University of Oxford

Prof. Louise Richardson

# WOI'21

## WASEDA OPEN INNOVATION FORUM 2021

IEEE  
世界最大の学会



## 早稲田オープン・イノベーション・フォーラム2021

文部科学省 大臣官房審議官(科学技術・学術政策局担当) 梶原 将 氏  
経済産業省 大臣官房審議官(産業技術環境局・福島復興担当) 萩原 崇弘 氏

グリーン・コンピューティング・システム研究機構  
10周年記念講演会

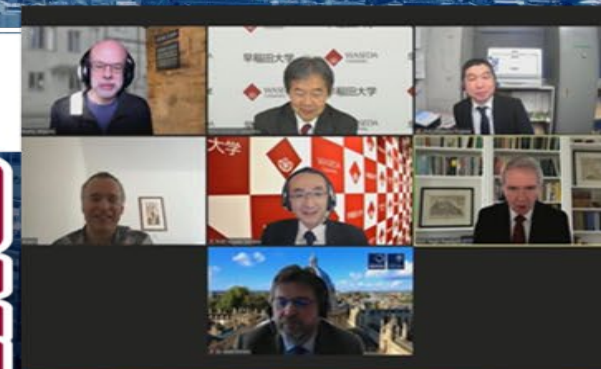
研究院・研究機構の取り組み紹介

研究成果展開事業 社会還元加速プログラム(SCORE) Demo Day

学生の発表 (EDGE-NEXT、ビジネスコンテスト優勝者、DSコンペティション優秀賞受賞者の講演)

Oxford-Waseda  
Computer Science Symposium  
(オックスフォード大学との大学間協定両大学トップ研究者の講演)

早稲田知財活用ベンチャー紹介



「早稲田オープン・イノベーション・エコシステム」の実現に向けて

### 経済界、ベンチャー、研究者、学生とのオンライン交流の場！



#### ブース展示

企業・ベンチャー・早稲田大学研究者によるオンラインブース展示  
各ブースでは、持続可能な開発目標（SDGs）を提示

#### セミナープログラム

世界最先端の国内外企業・政府・大学リーダーたちによる講演やパネルディスカッション

#### オープニング

早稲田大学総長 田中 賢治  
実行委員長 早稲田大学副総長 笠原 博徳  
文部科学省 経済産業省

#### 招待講演・講演

##### 岡 修三氏

一般社団法人日本経済団体連合会 副会長  
東京海上日動火災保険株式会社 相談役

##### 大橋徹二氏

一般社団法人日本経済団体連合会 副会長  
コマツ会長（コマツは、理工学部信託法人の  
竹内明太郎氏が創設コマツ百周年記念ホール）

##### Mr.Dave West

CISCO Systems  
Asia Pacific & China President

#### イノベーション研究シンポジウム/受賞記念

清水 洋 早稲田大学 商学大学院 教授  
ムーンショット型研究開発制度プロジェクト 研究紹介  
高野 崇徳 早稲田大学 理工学部 教授  
竹山 孝子 早稲田大学 理工学部 教授  
WASEDA'S Health Study 紹介



経団連 岡 修三 副会長



コマツ 大橋徹二会長



CISCOアジア  
パシフィック中国  
Dave West社長

#### 招待講演・講演

##### Susan Kathy Land 氏

IEEE 2021 President

##### 櫻田 謙悟 氏

公益社団法人経済同友会 代表幹事  
SOMPOホールディングス  
グループCEO 取締役代表執行役社長

中谷 義昭 早稲田大学  
オープンイノベーション戦略研究機構副機構長

木村 啓二 早稲田大学  
グリーン・コンピューティング・システム研究機構機構長

#### 早稲田大学研究院フォーラム

産学連携によるカーボンニュートラル研究の展開

～カーボンニュートラルの企業方針、本学との共同研究、  
今後の産学連携研究の方向性～

- 早稲田大学カーボンニュートラル研究発表
- ロボティクス・ICTのシステム・インテグレーションによるCO2削減
- カーボンニュートラルの企業方針、早大との共同研究、今後の産学連携研究の方向性をルーネ対談（電力ネットワーク/グリーン・トランスフォーメーション/通信ネットワーク/ICT/EV/建築・建設）

講演者・プログラムは変更になる可能性があります



IEEE Susan  
Kathy Land 会長



経済同友会  
櫻田 謙悟  
代表幹事

#### 産学連携協定記念講演

コマツ

三井不動産株式会社

#### プラチナ協賛企業講演

#### JST研究成果展開事業 社会還元加速プログラム (SCORE) Demo Day

#### 若手研究者・学生の発表

早稲田オープン・イノベーション・エコシステム挑戦的研究プログラム (W-SPRING)  
次世代アントレプレナー育成事業 (EDGE- NEXT), 高等研究所 (WIAS)



121号館リサーチイノベーションセンター  
コマツ百周年記念ホールより撮影

# 結び

- 室蘭工業大学コンピュータ科学センター様の門出を心よりお祝い申し上げます。
- 研究・教育、高度人材育成、産官学連携、ベンチャー、知財創出・活用、国際連携を含めましたイノベーション・エコシステムの充実により、持続的に発展される世界のコンピュータ科学センターとされますことを、祈念申し上げます。
- ご静聴誠に有難うございました。