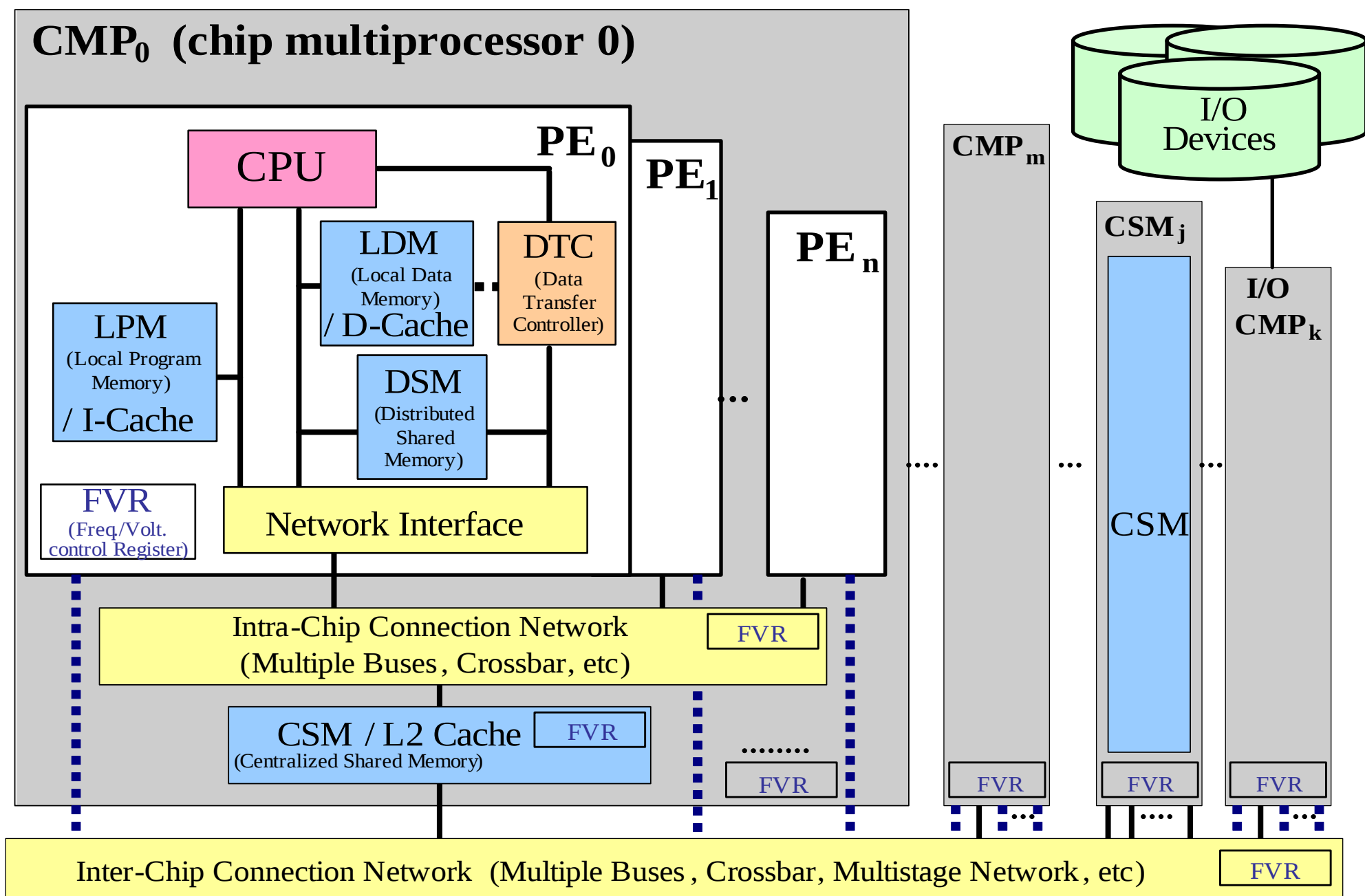


情報家電用マルチコアのための自動並列化コンパイラ技術

早稲田大学 情報理工学科 笠原博徳・木村啓二研究室 間瀬 正啓

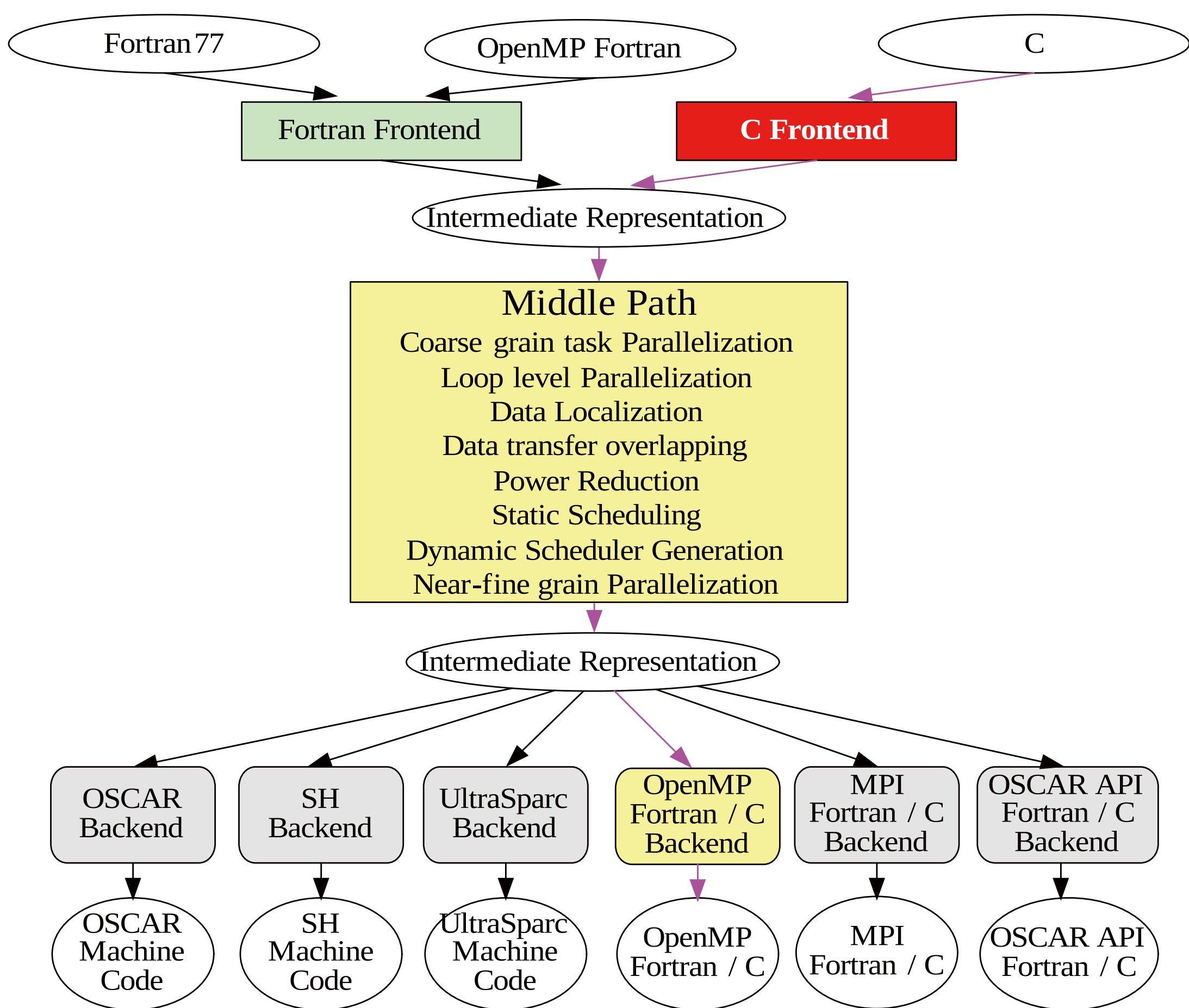
研究背景

- マルチコアプロセッサ(チップマルチプロセッサ)
 - 高性能
 - 低消費電力
 - 高価格性能比
 - 高ソフトウェア生産性
- 情報家電用マルチコアのための自動並列化コンパイラ
 - チップ上の資源を最大限に活用
 - ・ マルチレベルの並列性の利用
 - ・ データローカリティの最適化
 - ・ 消費電力の削減
- 実マルチコアプロセッサにおける自動並列化の適用



コンパイラ協調型チップマルチプロセッサアーキテクチャ

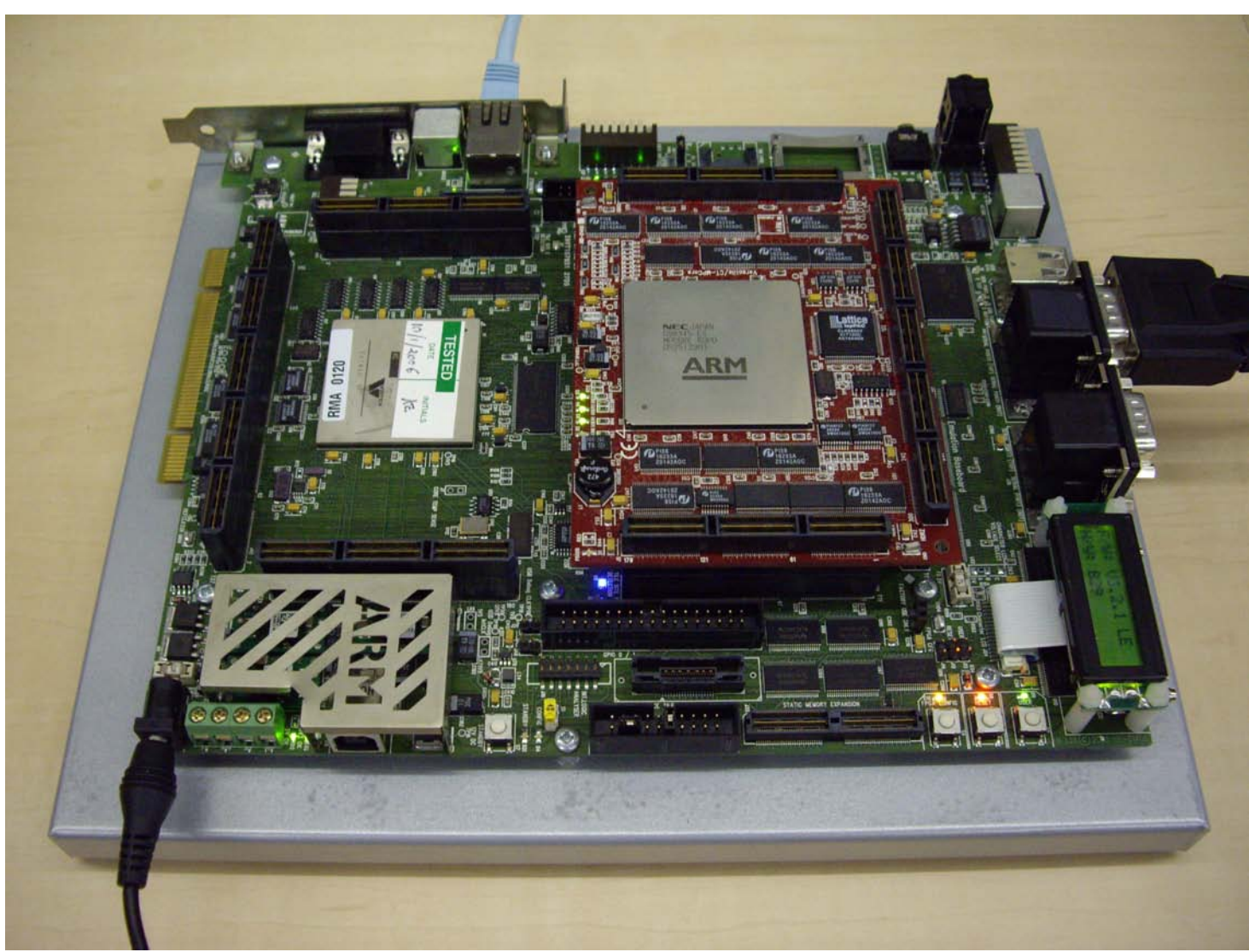
OSCAR自動並列化コンパイラ



従来からのFortran言語に加えて情報家電用のソフトウェア開発で広く用いられているC言語へ対応した。まずは制約付きC言語を採用することにより、C言語を対象とした開発環境における自動並列化を迅速に実現した。

NECエレクトロニクス/ARM MPCoreへの適用

- ARM11 4コア SMP
 - クロック周波数：200MHz
 - L1命令キャッシュ：32KB
 - L1データキャッシュ：32KB
 - L2共有キャッシュ：1MB
- バス周波数
 - 20MHz
- メインメモリ
 - DDR SDRAM 128MB
- OS
 - Linux 2.6.7



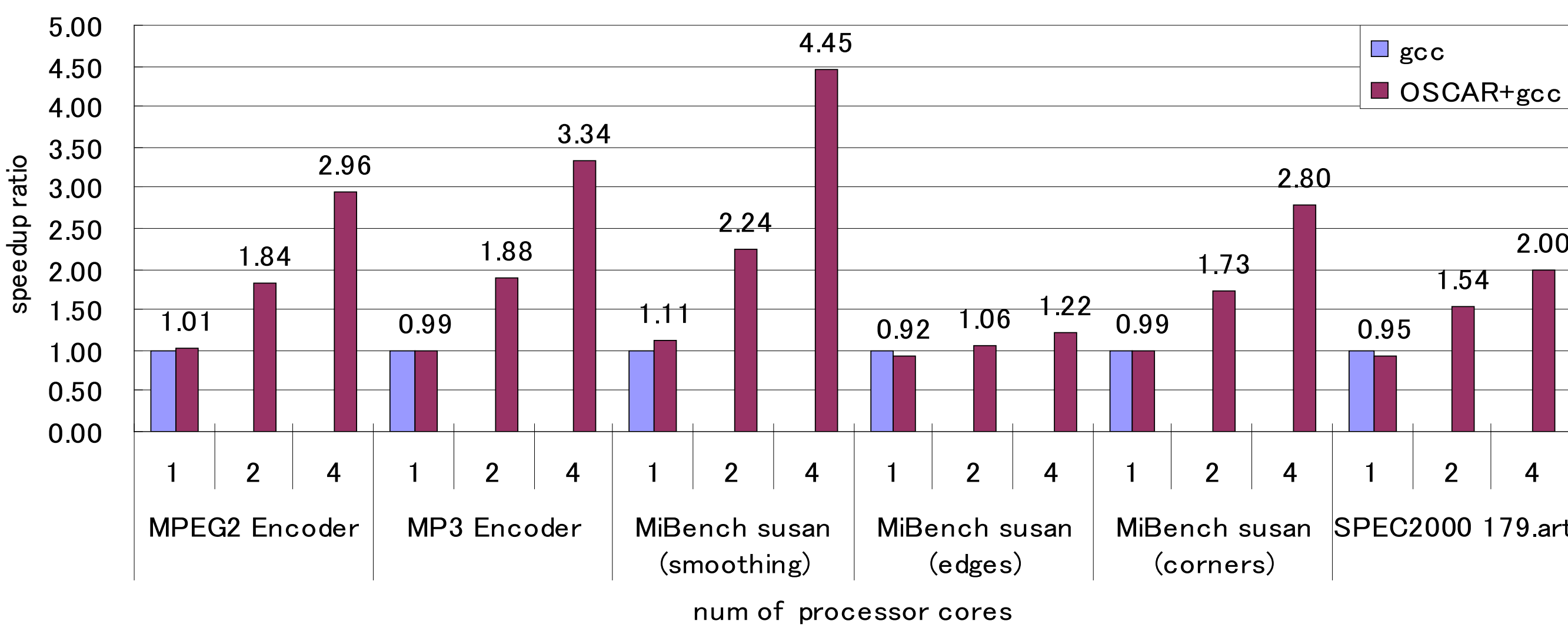
コード生成コンパイラ

- GCC 3.4.2
 - 通常の逐次用コンパイラ
 - OSCARコンパイラによる並列化コード
 - ・ 並列化ライブラリを利用

並列化ライブラリ

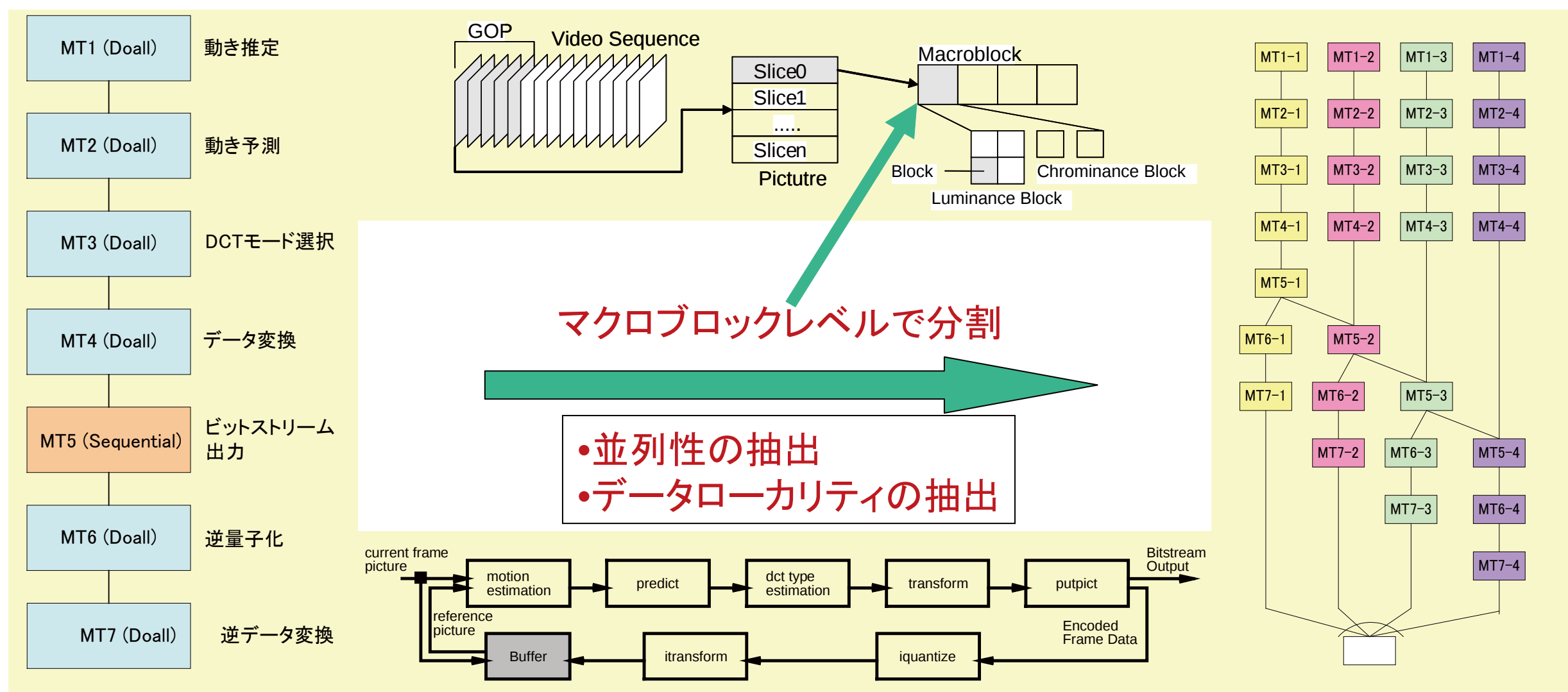
- スレッド生成
 - pthread_create() (pthreadライブラリ)
- 排他制御
 - NEC提供のライブラリ
- メモリー貫性の保証
 - NEC提供のライブラリ

性能評価結果

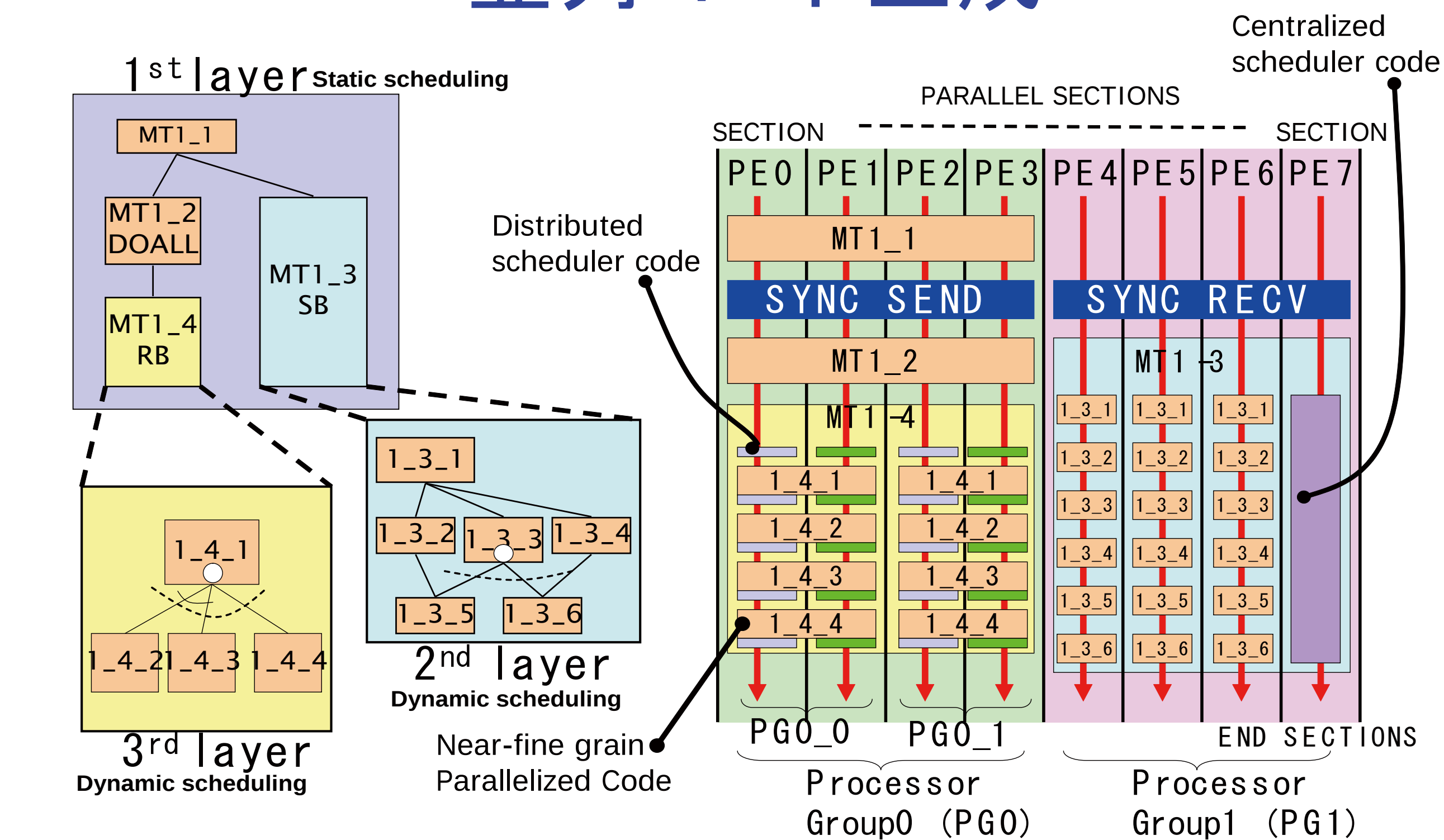


各アプリケーションを制約付きC言語で参照実装し、OSCARコンパイラによる自動並列化を適用、MPCore評価ボード上で性能評価を行った。

MPEG2エンコーダの並列処理



並列コード生成



ワンタイム・シングルレベルスレッド生成で、階層的な並列処理を実現する。各プロセッサ専用のコードを生成し、またユーザプログラムによるダイナミックスケジューラコードを生成することにより、低オーバーヘッドな並列処理が可能となる。OpenMP APIを利用する場合は、スレッド生成の parallel sections、排他制御の critical、メモリー貫性保証の flush ディレクティブを用いた並列コード生成を行う。

まとめ

- 実マルチコアプロセッサにおけるOSCARコンパイラの自動並列化
 - プログラムの持つ並列性およびデータローカリティの抽出
 - 並列化ライブラリを用いた並列コード生成
 - 複数アプリケーションについてプロセッサコア数に応じた速度向上