

# IEEE Computer Society 2018 Presidentへの選出と 高性能低電力マルチコアの研究開発

早稲田大学 笠原博徳

理工学術院基幹理工学部情報理工学科 教授  
アドバンスト・マルチコア・プロセッサ研究所 所長

IEEE Computer Society President Elect 2017, President 2018

IEEE Fellow, 情報処理学会フェロー

<p>1985年 早稲田大学博士課程了 工学博士 カリフォルニア大学バークレー客員研究員 1986年 早大理工専任講師, 1988年 助教授 1997年 教授、現在 理工学術院情報理工学科 1989年～1990年 イリノイ大学Center for Supercomputing R&amp;D客員研究員</p>	<p>論文212件, 招待講演134件, 特許公開56件(既取得 28件), 新聞・Web記事・TV等メディア掲載 544件</p>
<p>1987 IFAC World Congress Young Author Prize 1997 情報処理学会坂井記念特別賞 2005 半導体理工学研究センタ共同研究賞 2008 LSI・オブ・ザ・イヤー 2008 準グランプリ 2008 Intel Asia Academic Forum Best Research Award 2010 IEEE CS Golden Core Member Award <b>2014文部科学大臣表彰科学技術賞研究部門</b> <b>2015情報処理学会フェロー, 2017 IEEE Fellow</b></p>	<p><u>政府・学会委員等歴任数 245件</u> IEEE Computer Society理事(2009-14) IEEE CS Japan Chair (2005-07) <b>【経済産業省・NEDO】</b> 情報家電用マルチコア及びコン パイラ等プロジェクトリーダー、NEDOコンピュータ戦略(ロード マップ)委員長等 <b>【内閣府】</b> スーパーコンピュータ戦略委員会, 政府調達 苦情検討委員, 総合科学技術会議情報通信PT 研究開発 基盤領域&amp;セキュリティ・ソフト検討委員 <b>【文部科学省・海洋研】</b>地球シミュレータ(ES)中間評価 委員、情報科学技術委員, H P C I 計画推進委員, 次世代 スパコン(京)中間評価委員・概念設計評価委員, 地球シ ミュレータES2導入技術アドバイザー委員等</p>

# Hironori Kasahara Voted 2017 IEEE Computer Society President-Elect

**LOS ALAMITOS, Calif., 30 September 2016** – Hironori Kasahara, a Professor of Computer Science at Waseda University in Tokyo, and Director of the Advanced Multicore Research Institute, has been voted **IEEE Computer Society 2017 President-Elect**.

Kasahara is a former member of the IEEE-CS Board of Governors, has served as chair of the IEEE-CS Multicore STC and CS Japan Chapter, and board member of the IEEE Tokyo Section. Kasahara will serve as the 2018 IEEE CS President for a one-year term beginning 1 January 2018. Kasahara garnered 3,278 votes, compared with 2,804 votes cast for Hausi A. Müller, a Professor of Computer Science and Associate Dean of Research, Faculty of Engineering at University of Victoria, Canada, and a member of IEEE-CS Board of Governors.

The President oversees IEEE-CS programs and operations and is a nonvoting member of most IEEE-CS program boards and committees. The 2016 election had a 12.69% turnout, with 6,357 ballots cast. The turnout was higher than the 2015 election with and 12.68% turnout (6,239 ballots cast) and the 2014 election with a 12.66% turnout (6,728 ballots cast).

## 2016 IEEE Computer Society Election Results

[Press Release](#) | [Ballot counts](#)

Posted 29 September 2016

### Hironori Kasahara selected 2017 President-Elect (2018 President)

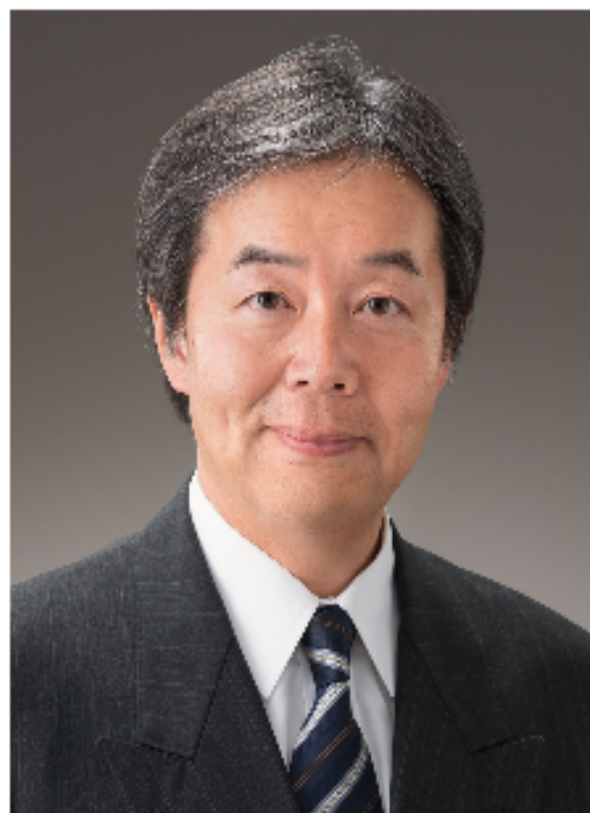


Hironori Kasahara has served as a chair or member of 225 society and government committees, including a member of the CS Board of Governors; chair of CS Multicore STC and CS Japan chapter; associate editor of IEEE Transactions on Computers; vice PC chair of the 1996 ENIAC 50th Anniversary International Conference on Supercomputing; general chair of LCPC; PC member of SC, PACT, PPOPP, and ASPLOS; board member of IEEE Tokyo section; and member of the Earth Simulator committee.

He received a PhD in 1985 from Waseda University, Tokyo, joined its faculty in 1986, and has been a professor of computer science since 1997 and a director of the Advanced Multicore Research Institute since 2004. He was a visiting scholar at University of California, Berkeley, and the University of Illinois at Urbana–Champaign's Center for Supercomputing R&D.

Kasahara received the CS Golden Core Member Award, IFAC World Congress Young Author Prize, IPSJ Fellow and Sakai Special Research Award, and the Japanese Minister's Science and Technology Prize. He led Japanese national projects on parallelizing compilers and embedded multicores, and has presented 210 papers, 132 invited talks, and 27 patents. His research has appeared in 520 newspaper and Web articles.

## 理工学術院・笠原教授がIEEE Computer Society会長に70年の歴史上初めて北米以外から選出



笠原博徳 教授

理工学術院基幹理工学部情報理工学科の笠原博徳（かさらはひろのり）教授が、世界最高峰の計算機学会であるIEEE Computer Society（Institute of Electrical and Electronics Engineers, Computer Society）の2018年会長に選出されました。米国・カナダ以外からの会長選出は、70年の歴史上初めてです。IEEE（「アイ・トリプル・イー」：本部は米国ニューヨーク）は、世界160カ国以上に42万人以上の会員を擁する世界最大の非営利学術団体であり、Computer SocietyはIEEE内に設置されている39のテクニカルソサエティの内の最大のソサエティで、ワシントンDCに本部を置き、会員数6万人強の情報科学・工学分野の研究・教育・標準化・産学連携等を推進する、世界的に最も影響力のある学術組織です。

笠原教授は、2009年から2014年までの6年に渡りIEEE Computer Societyの理事を務め、本年8月1日から9月26日まで開催された役員選挙にて、2018年会長に選出されました。また、学内においては早稲田大学グリーン・コンピューティング・システム研究機構（機構長：松島裕一・研究戦略センター特任教授）・アドバンストマルチコアプロセッサ研究所の所長を務め、世界最高技術のマルチコアプロセッサとマルチコア用自動並列化及び低消費電力化コンパイラの開発を産官学連携で推進されております。

この度の当選は、世界に誇る最高技術の研究開発の業績、IEEE Computer Society理事としての貢献、会長候補としてのビジョン等が高く評価されたものです。

# Past IEEE Computer Society Presidents

## Chairs of the IRE Professional Group

1951-53	<a href="#">Morton M. Astrahan</a>
1953-54	John H. Howard
1954-55	Harry Larson
1955-56	<a href="#">Jean H. Felker</a>
1956-57	<a href="#">Jerre D. Noe</a>
1957-58	<a href="#">Werner Buchholz</a>
1958-59	<a href="#">Willis H. Ware</a>
1959-60	<a href="#">Richard O. Endres</a>
1960-62	<a href="#">Arnold A. Cohen</a>
1962-64	<a href="#">Walter L. Anderson</a>

## Chairs of the AIEE Committee on Large-Scale Computing Devices

1946-49	<a href="#">Charles Concordia</a>
1949-51	<a href="#">John Grist Brainerd</a>
1951-53	<a href="#">Walter H. MacWilliam</a>
1953-55	<a href="#">Frank J. Maginniss</a>
1955-57	<a href="#">Edwin L. Harder</a>
1957-59	<a href="#">Morris Rubinoff</a>
1959-61	Ruben A. Imm
1961-63	<a href="#">Claude A. Kagan</a>
1963-64	<a href="#">Gerhard L. Hollander</a>











## Chairs & Presidents of the IEEE Computer Society

1964-65	<a href="#">Keith Uncapher</a>
1965-66	<a href="#">Richard I. Tanaka</a>
1966-67	Samuel Levine
1968-69	Charles L. Hobbs
1970-71	<a href="#">Edward J. McCluskey</a>
1972-73	<a href="#">Albert S. Hoagland</a>
1974-75	<a href="#">Stephen S. Yau</a>
1976	<a href="#">Dick B. Simmons</a>
1977-78	<a href="#">Merlin G. Smith</a>
1979-80	<a href="#">Tse-Yun Feng</a>
1981	<a href="#">Richard E. Merwin</a>
1982-83	<a href="#">Oscar N. Garcia</a>
1984-85	<a href="#">Martha Sloan</a>
1986-87	Roy L. Russo
1988	<a href="#">Edward A. Parrish</a>
1989	Kenneth A. Anderson
1990	Helen M. Wood
1991	<a href="#">Duncan H. Lawrie</a>
1992	<a href="#">Bruce D. Shriver</a>
1993	<a href="#">James H. Aylor</a>
1994	Laurel V. Kaleda
1995	<a href="#">Ronald G. Hoelzeman</a>

1996	<a href="#">Mario R. Barbacci</a>
1997	<a href="#">Barry W. Johnson</a>
1998	<a href="#">Doris L. Carver</a>
1999	<a href="#">Leonard L. Tripp</a>
2000	<a href="#">Guylaine M. Pollock</a>
2001	<a href="#">Benjamin W. Wah</a>
2002	<a href="#">Willis K. King</a>
2003	<a href="#">Stephen Diamond</a>
2004	<a href="#">Carl K. Chang</a>
2005	<a href="#">Gerald L. Engel</a>
2006	<a href="#">Deborah M. Cooper</a>
2007	<a href="#">Michael R. Williams</a>
2008	<a href="#">Rangachar Kasturi</a>
2009	<a href="#">Susan K. (Kathy) Land,</a>
2010	<a href="#">James D. Isaak</a>
2011	<a href="#">Sorel Reisman</a>
2012	<a href="#">John W. Walz</a>
2013	<a href="#">David Alan Grier</a>
2014	<a href="#">Dejan S. Milojicic</a>
2015	<a href="#">Thomas M. Conte</a>
2016	<a href="#">Roger U. Fujii</a>
2017	<a href="#">Jean-Luc Gaudiot</a>

# IEEE Computer Society

60,000+ members, volunteer-led organization,  
200 technical conferences, industry-oriented "Rock Stars",  
17 scholarly journals and 13 magazines, awards program,  
Digital Library with more than 550,000 articles and papers,  
400 local and regional chapters, 40 technical committees,

 Region 1 (Northeastern US)	 Region 6 (Western US)
 Region 2 (Eastern US)	 Region 7 (Canada)
 Region 3 (Southern US)	 Region 8 (Africa, Europe, Middle East)
 Region 4 (Central US)	 Region 9 (Latin America)
 Region 5 (Southwestern US)	 Region 10 (Asia and Pacific)

► IEEE-USA (Regions 1-6)



# 国内外よりの低消費電力マルチコア調査・見学と議論



2009 IEEE  
Computer  
Society会長  
Dr. Susan  
Land



2010.06.01  
鈴木寛文部科学副大臣  
GCOE拠点見学



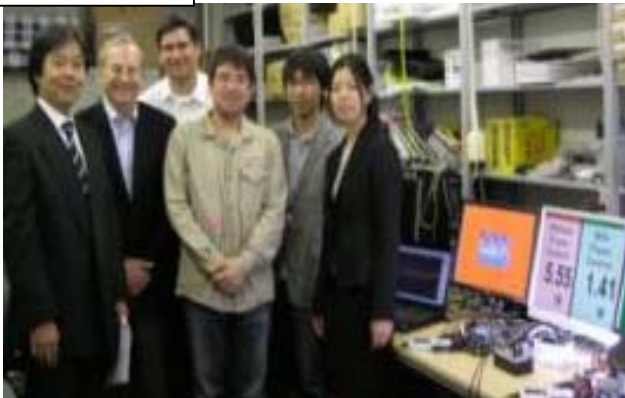
米国エネルギー  
省 Smart Grid,  
Green IT調査団



2011IEEE  
Computer  
Society会  
長  
Prof. Sorel  
Reisman



2014 IEEE  
Computer  
Society会  
長  
Dr. Dejan  
Milojicic



インテル 副社長 CTO Dr. Justin  
Rattner



2015 IEEE Computer Society会長  
Prof. Tom Conte



SGI 副社長 CTO Dr. Goh

# IEEE Computer Society BoG (Board of Governors) Meeting, 2013



# Senior Member

申請 : [https://www.ieee.org/membership\\_services/membership/senior/application/index.html](https://www.ieee.org/membership_services/membership/senior/application/index.html)

申請資格 : 10年の職業経験と5年の優れた功績

3人の推薦者 : 推薦者は IEEE Senior MemberもしくはFellow  
Panel meetingの10日前までに申請完了

2016 Review panel dates and locations

13 February San Diego, CA, USA (R6)

19 March Bombay, India (R10)

23 April Atlanta, GA (R3)

21 May Paris, France (R8)

25 June Philadelphia, PA, USA (R2)

23 July Ottawa, Canada (R7)

10 September Hong Kong (R10)

19 November New Brunswick, NJ, USA (R1)

発表 : The names of newly elevated Senior Members are posted to the Web approximately two weeks following an A&A Senior Member Review Panel Meeting.



# IEEE Fellow

- ノミネーション：締め切り日:3月1日
- 候補者の氏名や業績、学会への寄与実績

リファレンスを引き受けてくれる方レフェリー5人～最大8人、

(オプション：エンドースメントを引き受けてくれる方 (最大3人)

のお名前とメールアドレスを記入、送信すると、本部のコンピュータがこれらのレフェリー、 エンドーサの全員に必要なフォームのURLをメールで送信してくれます。

- **資格**：候補者は少なくとも以下の3つの基本条件を満たす
  - ノミネーション時点でシニアメンバー (SM) になっていること。
  - 現役の会員であること、つまり、年会費を滞納していないこと。
  - IEEEに加入以来、なんらかのメンバー資格で5年以上会員継続。

注)以下のメンバー資格であった期間はメンバー資格の対象に参入されません：IEEEアフィリエイト、

- 1) IEEE Student Society / Technical Council evaluation
- 2) IEEE Fellow Committee. 15 June, 51 members plus a chair. 第3四半期中推薦
- 3) IEEE Board of Directors 毎年第4四半期、11月末～12月中の間に開催

**新フェロー発表**：Board of Directors Meetingの後、すぐに発表。

1年あたりのフェロー昇格者数は、前年末時点での、学生およびアソシエイト会員を除いた在籍メンバー数の0.1%を越えないものとする。

# Toward 2018

1. Refining content and services to further improve the satisfaction of CS members;
2. Considering an incentive for volunteers to further accelerate CS activities and promptly provide technical benefits for people around the globe;
3. Offering more attractive services for practitioners in industry;
4. Providing the world's best educational content and historical treasures for future generations, which only the CS can create with our pioneering researchers (for example, the Multicore Compiler Video Series found at [www.computer.org/web/education/multicore-video-series](http://www.computer.org/web/education/multicore-video-series));
5. Thinking about sustainable membership fees while considering the diversity of economic situations within the 10 regions;
6. Cooperating with other IEEE societies and sister societies in a timely and efficient manner;
7. Intelligibly introducing the latest computer-related technologies to younger generations, including children, so that they can realize their technological dreams.

June 20, 2016



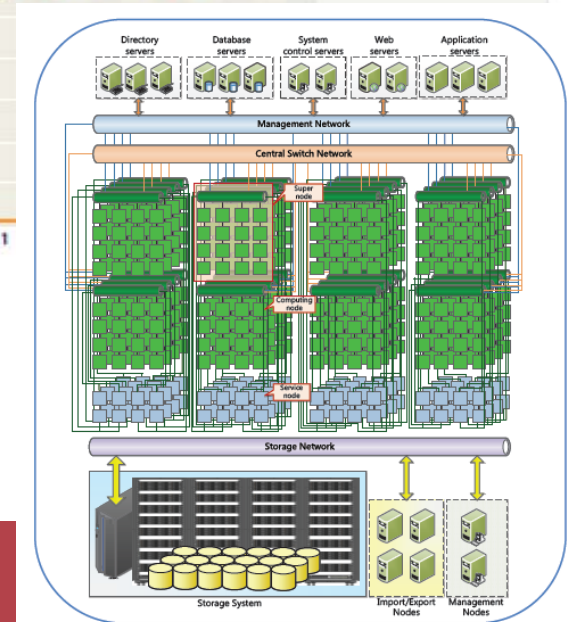
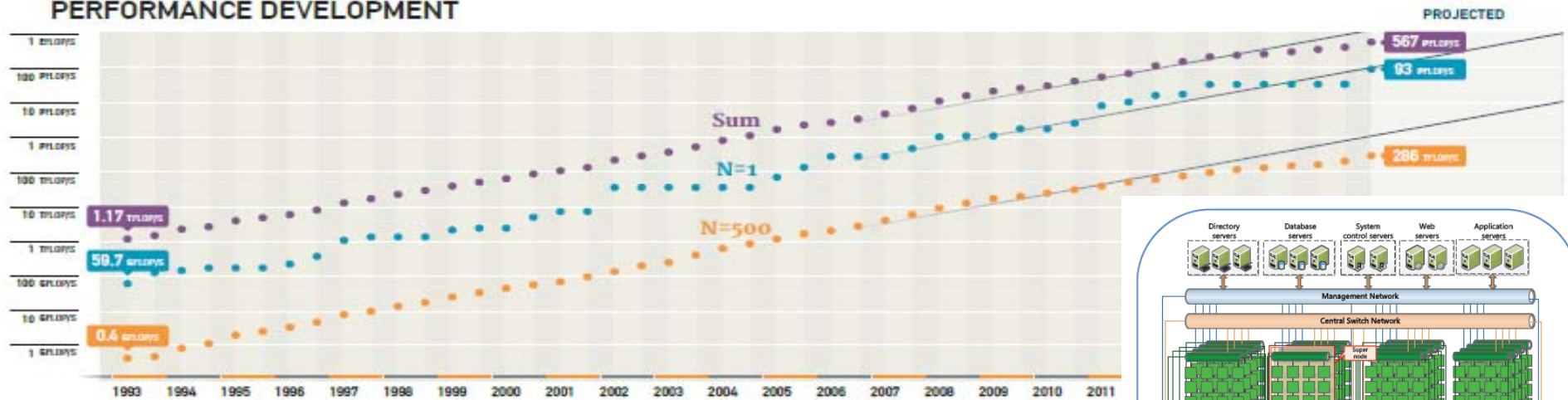
PRESENTED BY



FIND OUT MORE AT [top500.org](http://top500.org)

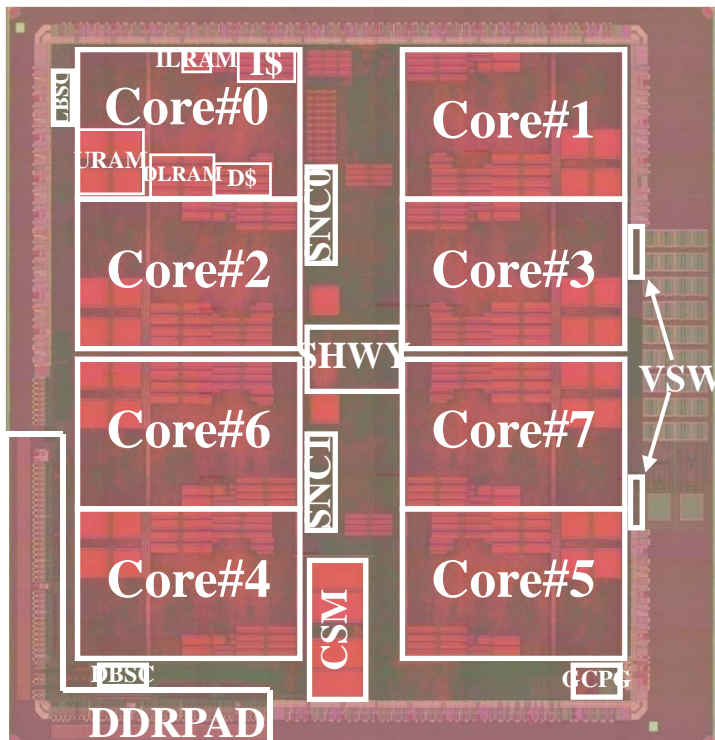
	NAME	SPECS	SITE	COUNTRY	CORES	R <sub>MAX</sub> PFLOPS	POWER MW
1	Sunway TaihuLight	Shenwei SW26010 (260C 1.45 GHz) Custom interconnect	NSCC in Wuxi	China	10,649,600	93.0	15.4
2	Tianhe-2 (Milkyway-2)	Intel Ivy Bridge (12C 2.2 GHz) & Xeon Phi (57C 1.1 GHz), Custom interconnect	NSCC in Guangzhou	China	3,120,000	33.9	17.8
3	Titan	Cray XK7, Opteron 6274 (16C 2.2 GHz) + Nvidia Kepler GPU, Custom interconnect	DOE/SC/ORNL	USA	560,640	17.6	8.2
4	Sequoia	IBM BlueGene/Q, Power BQC (16C 1.60 GHz), Custom interconnect	DOE/NNSA/LLNL	USA	1,572,864	17.2	7.9
5	K computer	Fujitsu SPARC64 VIIIfx (8C 2.0 GHz), Custom interconnect	RIKEN AICS	Japan	705,024	10.5	12.7

PERFORMANCE DEVELOPMENT



# Multicores for Performance and Low Power

Power consumption is one of the biggest problems for performance scaling from smartphones to cloud servers and supercomputers (“K” more than 10MW) .



IEEE ISSCC08: Paper No. 4.5,  
M.ITO, ... and H. Kasahara,  
“An 8640 MIPS SoC with  
Independent Power-off Control of 8  
CPUs and 8 RAMs by an Automatic  
Parallelizing Compiler”

$\text{Power} \propto \text{Frequency} * \text{Voltage}^2$   
(Voltage  $\propto$  Frequency)

➔ Power  $\propto$  Frequency<sup>3</sup>

If Frequency is reduced to 1/4  
(Ex. 4GHz  $\rightarrow$  1GHz),  
Power is reduced to 1/64 and  
Performance falls down to 1/4 .

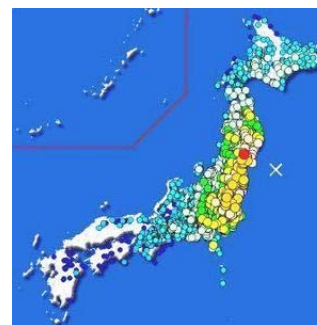
<Multicores>

If 8cores are integrated on a chip,  
Power is still 1/8 and  
Performance becomes 2 times .

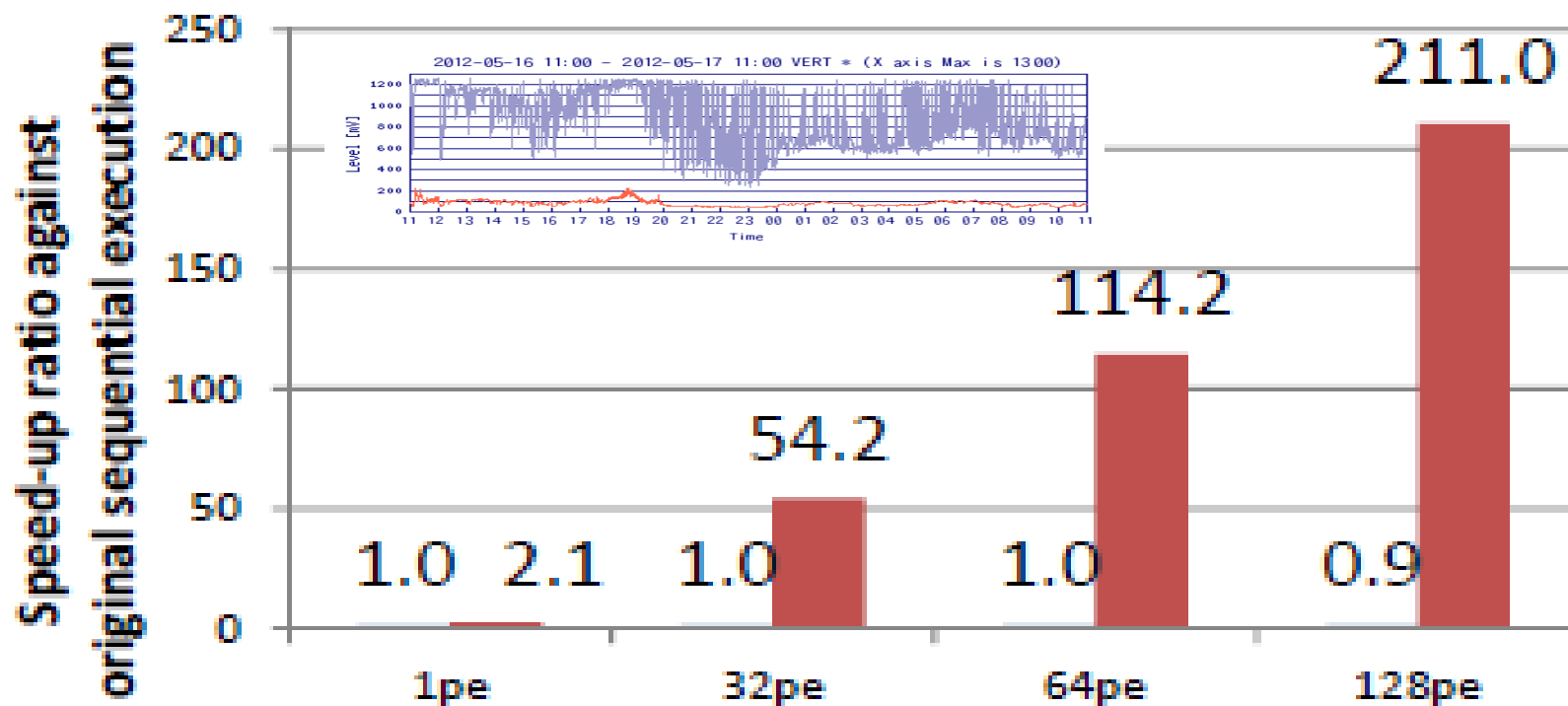


# 災害から命を守る

防災科学研究所地震動シミュレーション  
GMSの富士通M9000上での並列化

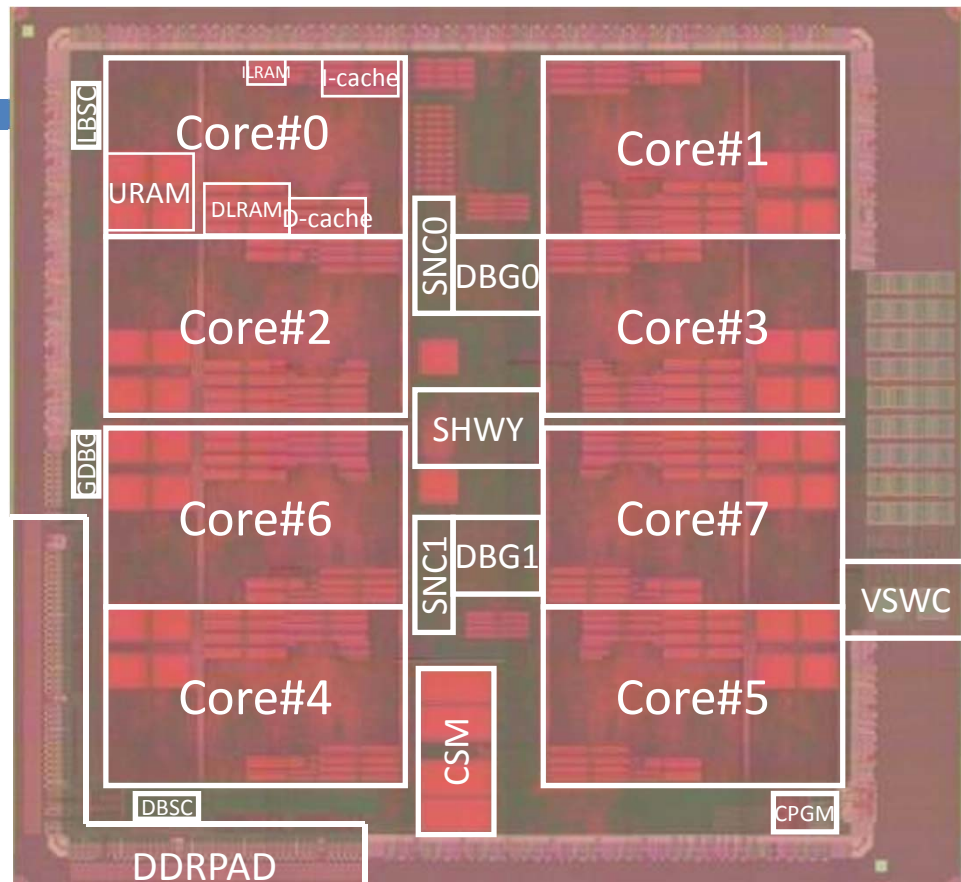


■ original (sun studio) ■ proposed method



128コアで、OSCARコンパイラ使用1コアに対して100倍の速度向上、Sun Studio使用1コアオリジナルコードに対して211倍の速度向上

# 早稲田OSCARコンパイラ協調型アーキテクチャ ホモジニアスマルチコアRP2 SH4A8コア搭載



8コア集積マルチコアLSIチップ写真

ISSCC08発表: ISSCC08 論文番号4.5, M.ITO, et al., "An 8640 MIPS SoC with Independent Power-off Control of 8 CPUs and 8 RAMs by an Automatic Parallelizing Compiler"

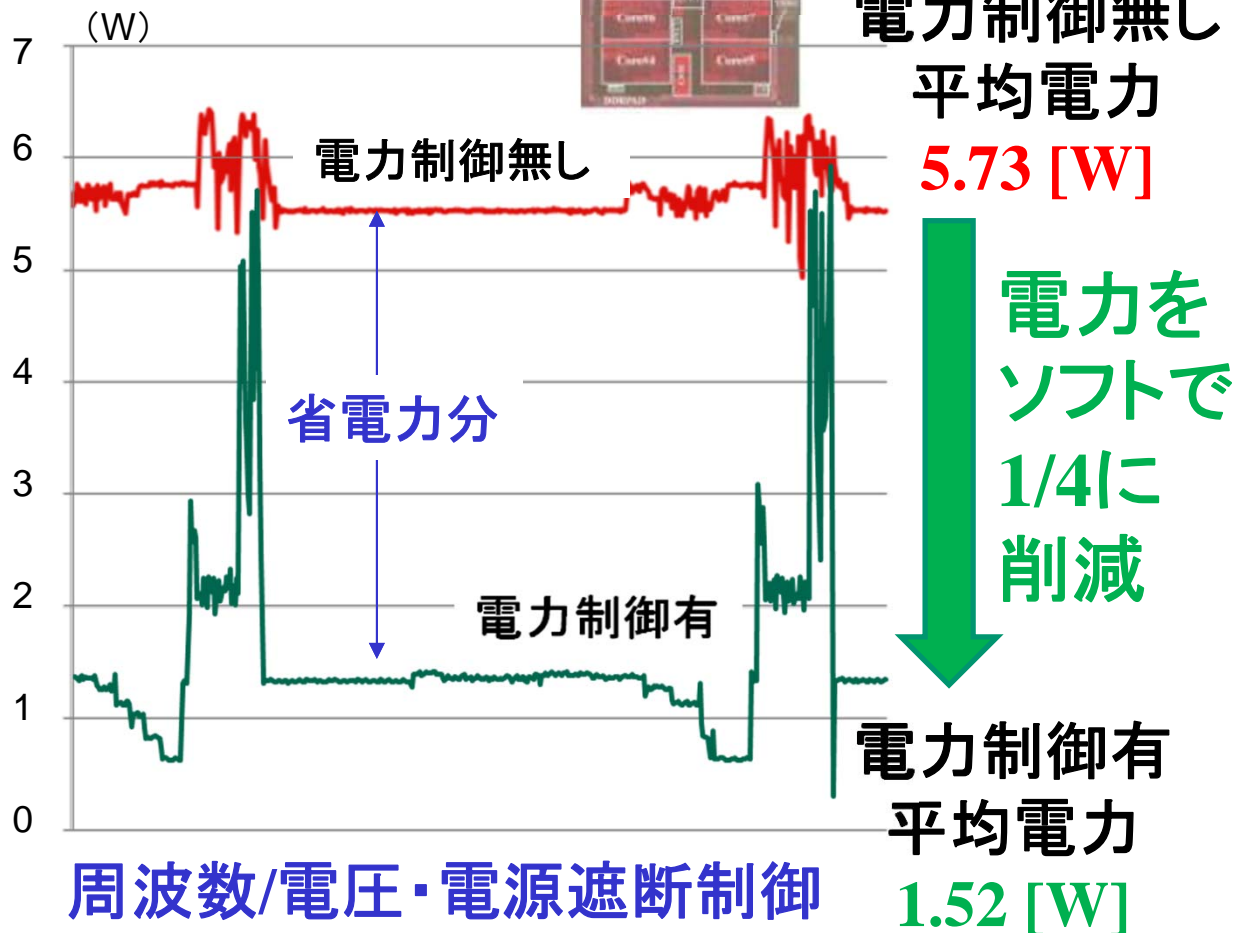
プロセス	90nm CMOS, 8層メタル, 3種Vth
チップサイズ*	104.8mm <sup>2</sup> (10.61mm x 9.88mm)
電源電圧	1.0V-1.4V(コア), 1.8/3.3V(I/O)
動作周波数	600MHz
CPU性能	8640 MIPS (Dhrystone 2.1)
FPU性能	33.6 GFLOPS
低電力制御	<ul style="list-style-type: none"> <li>・CPU毎に独立した周波数変更</li> <li>・CPUコアのクロックを停止するスリープモード</li> <li>・CPUコアの一部のクロックを停止するがキャッシュコヒーレンシ維持可能なライトスリープモード</li> <li>・CPUコアの電源供給を停止するフル電源遮断モード</li> <li>・URAM以外のCPUコアの電源供給を停止するレジューム電源遮断モード</li> </ul>

# 太陽光電力で動作する情報機器

コンピュータの消費電力をHW&SW協調で低減。電源喪失時でも動作することが可能。

リアルタイムMPEG2デコードを、8コアホモジニアスマルチコアRP2上で、消費電力1/4に削減

世界唯一の差別化技術



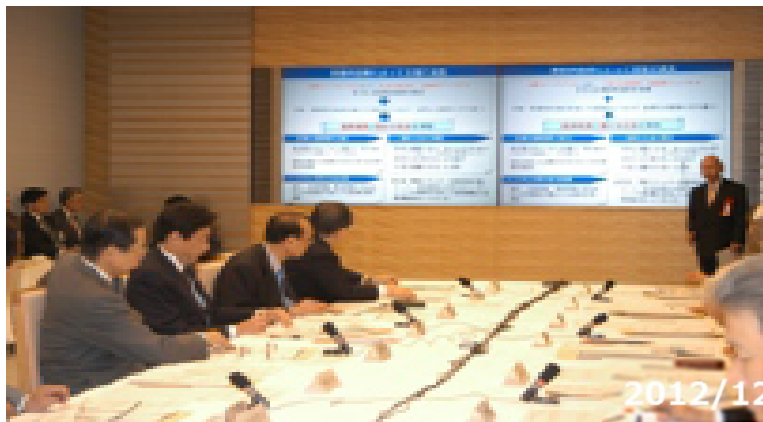
太陽電池で駆動可



# NEDOリアルタイム情報家電用マルチコアチップ・デモの様子

<http://www8.cao.go.jp/cstp/gaiyo/honkaigi/74index.html>

第74回総合科学技術会議【平成20年4月10日】



第74回総合科学技術会議の様子(1)



第74回総合科学技術会議の様子(2)



第74回総合科学技術会議の様子(3)



第74回総合科学技術会議の様子(4)



# 実施場所: グリーン・コンピューティング・システム研究開発センター 2011年4月13日竣工, 2011年5月13日開所

経済産業省「2009年度産業技術研究開発施設整備費補助金」  
先端イノベーション拠点整備事業

## <目標>

太陽電池で駆動可能で  
冷却ファンが不要な

超低消費電力・高性能マルチコア/  
メニーコアプロセッサ\*のハードウェア、  
ソフトウェア、応用技術の研究開発

\*1チップ上に多数のプロセッサコアを  
集積する次世代マルチコアプロセッサ

## <産学連携>

日立, 富士通, ルネサス, NEC, トヨタ,  
デンソー, オリンパス,  
三菱電機(重粒子線ガン治療) 等

## <波及効果>

超低消費電力メニーコア

- CO<sub>2</sub>排出量削減
- サーバ国際競争力強化
- 我が国の産業利益を支える  
情報家電, 自動車等の高付加価値化

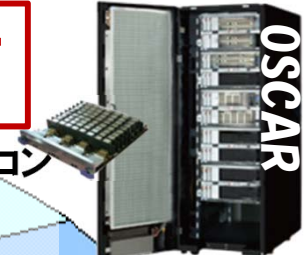


# グリーンマルチコア 産学連携研究

命を守る

環境を守る

富士通・日立・  
日本IBM



OSCAR

グリーンスパコン

グリーンクラウドサーバ

東京証券取引所

太陽光駆動局所災害  
シミュレータ



竜巻、ゲリラ豪雨、  
首都圏直下型地震火災延焼、  
ダム決壊時河川氾濫予測、  
住民避難

地球シミュ  
レータセンター

富士通・日立・  
NTTデータ



スパコン・サーバ

早稲田大学OSCARマルチコア/メニーコア  
&コンパイラ

OS API

イーソル 14社3大学

三菱電機



医用画像処理等専用サーバ  
(医療:重粒子線照射計画, 脳梗塞)

サーバ市場 1兆円

持続的高付  
加価値製品  
の開発

開発費

富士通・KDDI  
日立・京セラ

組込・情報家電市場 数100兆円

産業競争力を守る

オリンパス



FA

医療用サーバ

交通シミュ  
レーション

太陽電池駆動・週1以下の充電 放医研パンフレットより

スマートフォ  
ンホームサーバ

理想科学

情報家電  
ネットTV/DVD/複合機

トヨタ・デンソー・ルネサス・NEC

車載(エンジン制御・  
自動走行・ADAS)

ロボット



産業系

モバイル系メニーコア

OS

API

サーバ系メニーコア

カプセル  
内視鏡

スマートフォン  
ホームサーバ

FA

医療用サーバ

交通シミュ  
レーション

太陽電池駆動・週1以下の充電 放医研パンフレットより

# 世界をリードするマルチコア用コンパイラ技術

プロセッサ高速化における3大技術課題の解消

1.半導体集積度向上(使用可能トランジスタ数増大)に対する速度向上率の鈍化

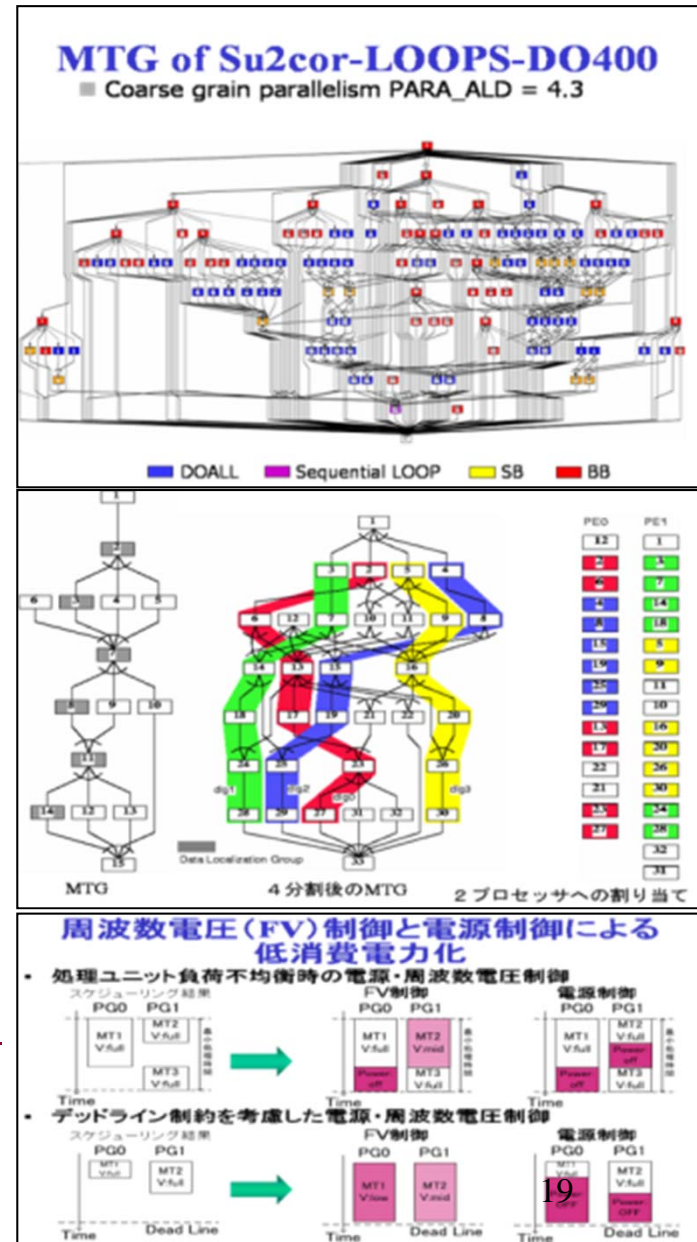
- 粗粒度タスク並列化、ループ並列化、近細粒度並列化によりプログラム全域の並列性を利用するマルチグ레인並列化機能により、従来の命令レベル並列性より大きな並列性を抽出し、複数マルチコアで速度向上

2.メモリウォール問題

- コンパイラによるローカルメモリへのデータ分割配置、DMAコントローラによるタスク実行とオーバーラップしたデータ転送によりメモリアクセス・データ転送オーバーヘッド最小化

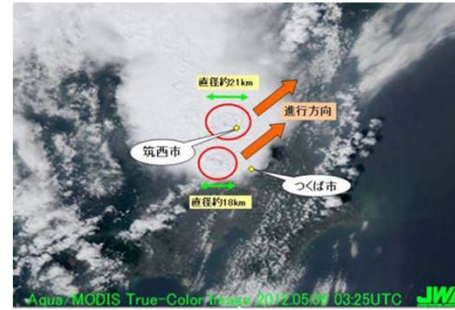
3.消費電力増大による速度向上の鈍化

- コンパイラによる低消費電力制御機能を用いたアプリケーション内でのきめ細かい周波数・電圧制御・電源遮断により消費電力低減

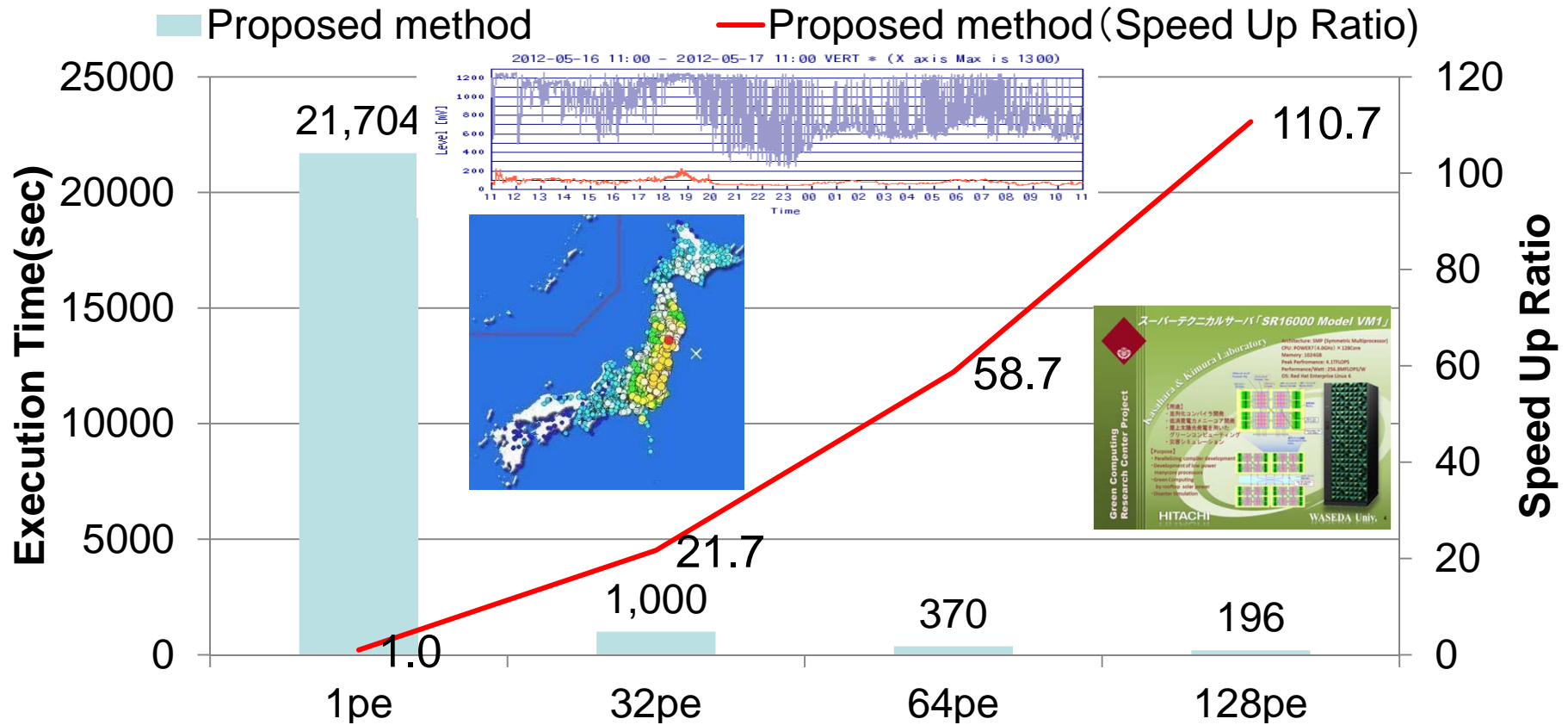




# 災害から命を守る



## 防災科学研究所地震動シミュレーションGMSのSR16000 VM1上での並列化



128コアで1コアに対して110.7倍の速度向上

# 重粒子線がん治療の日立SR16000サーバー上での並列処理

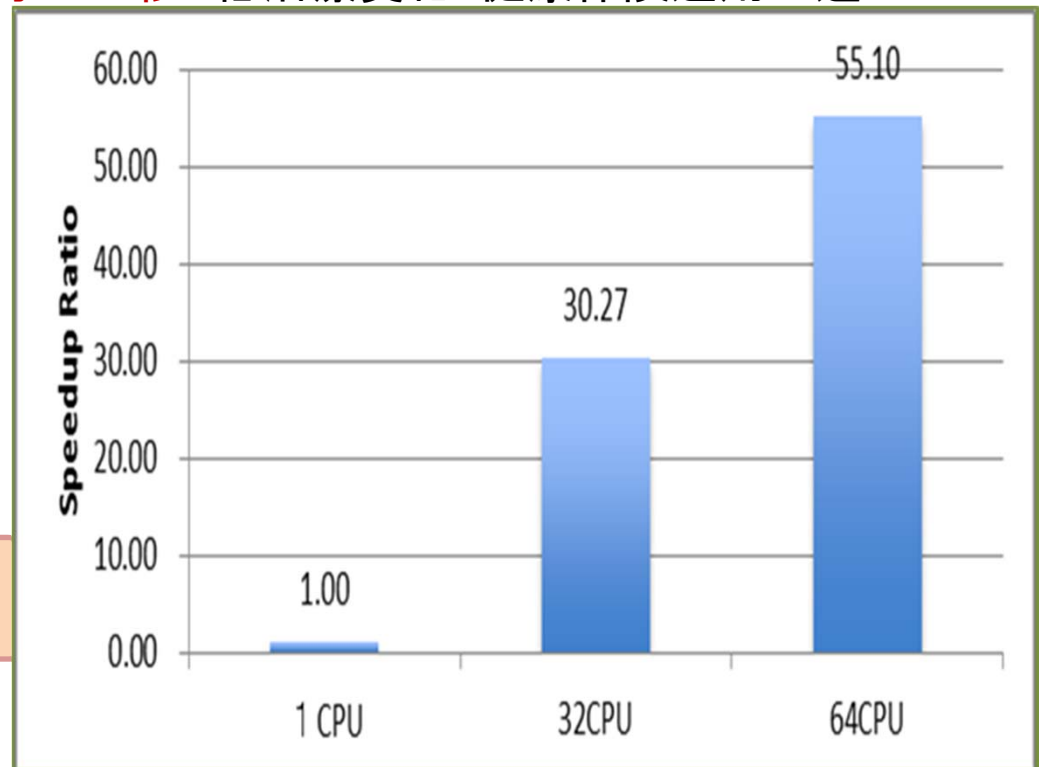
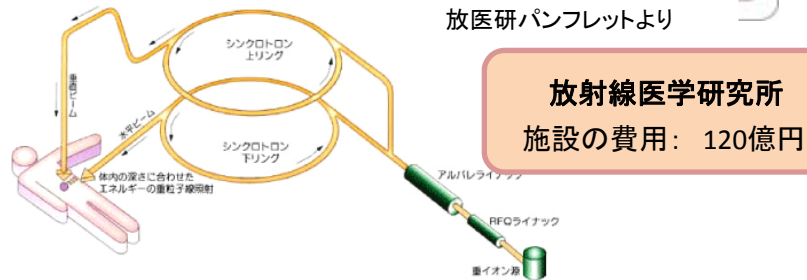
重粒子線(炭素イオン)を極めて正確に制御・照射し、癌細胞のみを消滅させる治療法:開腹手術不要・痛みなく治療が可能

三菱電機と共同研究

現在数億円のサーバ上64コアで55倍の高速化に成功  
20分⇒22秒 低治療費化・健康保険適用へ道



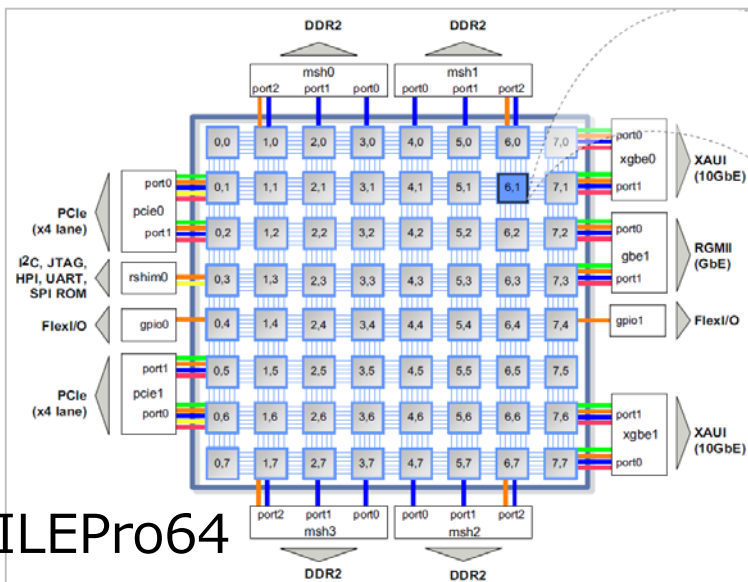
放医研パンフレットより



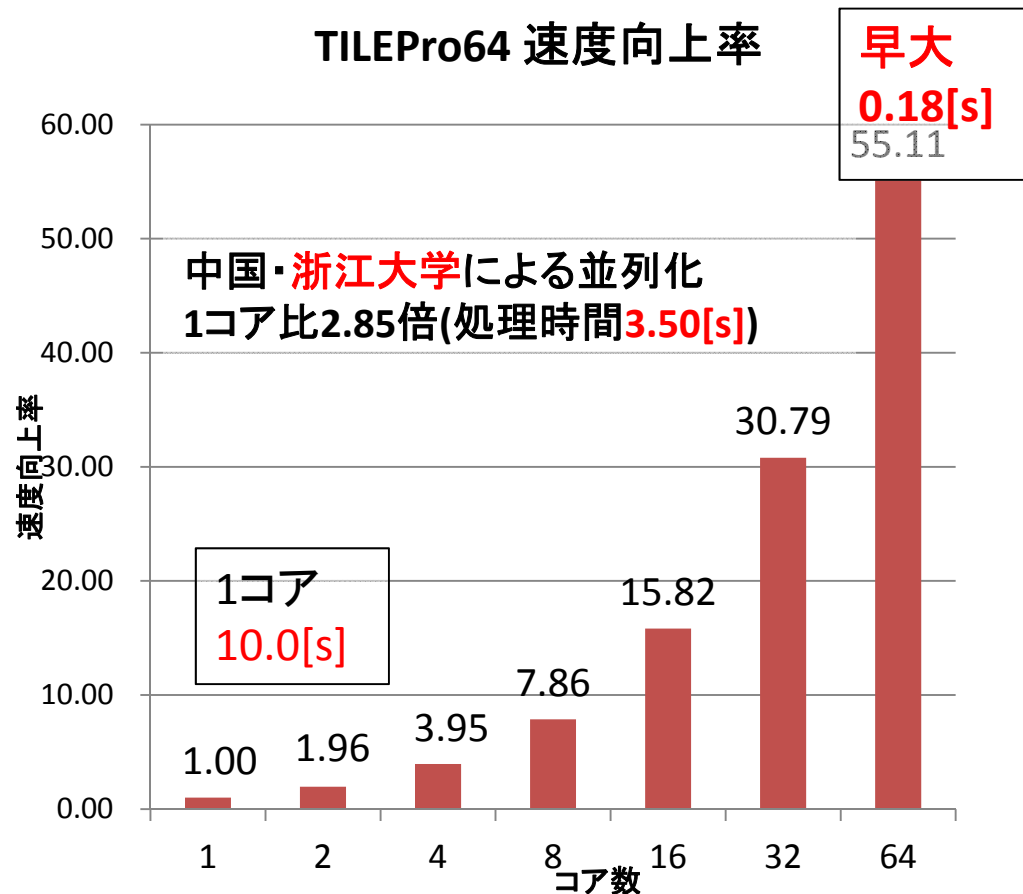
従来照射計画計算に長時間を要していた  
⇒1日に処置可能な患者数は数十名程度  
⇒ 350万円程度と高額・保険適用外

低額サーバでさらに1000倍の高速化することにより心臓等動く臓器の治療も可能に

# 次世代カメラ・カプセル内視鏡のための 静止画圧縮JPEG XRエンコーダ技術の高速低電力処理実証



TILEPro64



逐次に対し64コアで**55倍**の速度向上を達成



# 国際産業競争力を高める

自動走行車(衝突防止含む)、次世代低燃費エンジン制御

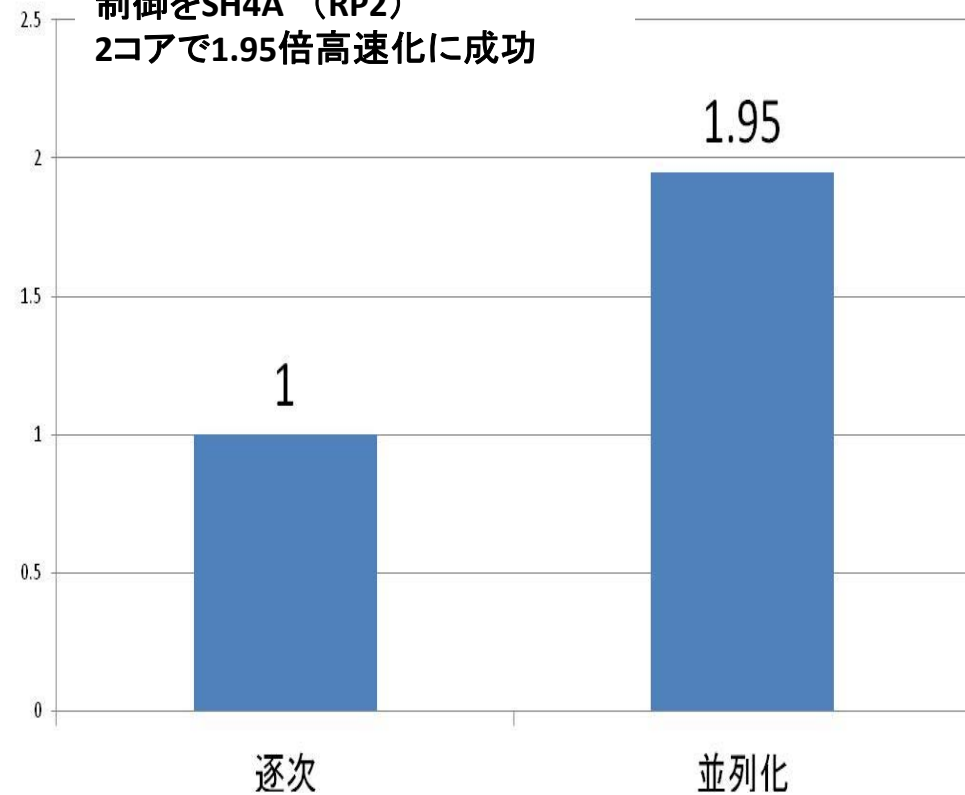


マルチコアによるエンジン制御

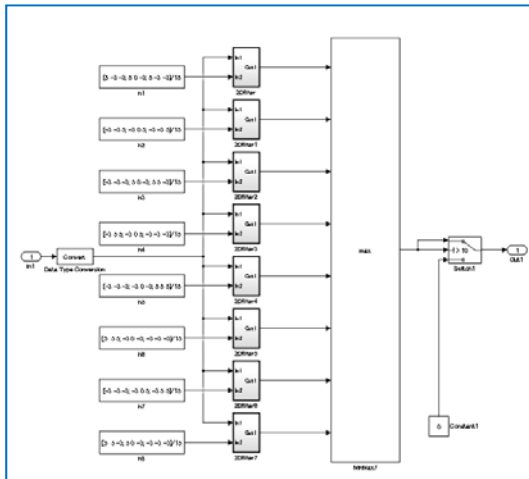


デンソーと共同研究

従来並列化できなかったエンジン  
制御をSH4A (RP2)  
2コアで1.95倍高速化に成功

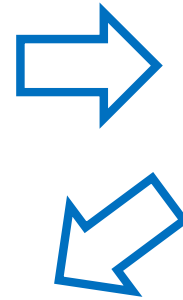


# OSCAR Compile Flow for Simulink Applications



Simulink model

Generate C code  
using Embedded Coder



```

/* Model step function */
void VesselExtraction_step(void)
{
    int32_T i;
    real_T u0;

    /* DataTypeConversion: '<S1>/Data Type Conversion' incorporates:
     * Inport: '<Root>/In1'
     */
    for (i = 0; i < 16384; i++) {
        VesselExtraction_B.DataTypeConversion[i] = VesselExtraction_U.In1[i];
    }

    /* End of DataTypeConversion: '<S1>/Data Type Conversion' */

    /* Outputs for Atomic SubSystem: '<S1>/2Dfilter' */

    /* Constant: '<S1>/h1' */
    VesselExtraction_Dfilter(VesselExtraction_B.DataTypeConversion,
        VesselExtraction_P.h1_Value, &VesselExtraction_B.Dfilter,
        (P_Dfilter_VesselExtraction_T *)&VesselExtraction_P.Dfilter);

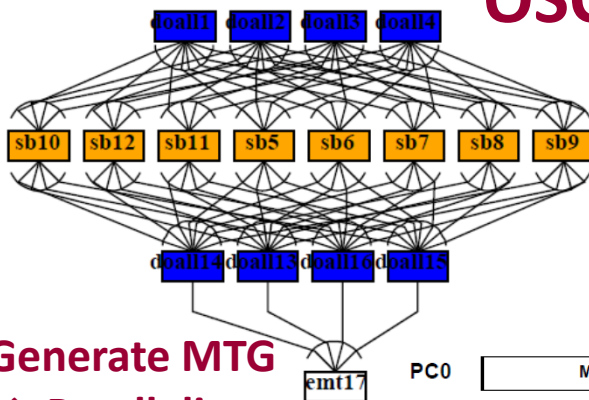
    /* End of Outputs for SubSystem: '<S1>/2Dfilter1' */

    /* Outputs for Atomic SubSystem: '<S1>/2Dfilter1' */

    /* Constant: '<S1>/h2' */
    VesselExtraction_Dfilter(VesselExtraction_B.DataTypeConversion,
        VesselExtraction_P.h2_Value, &VesselExtraction_B.Dfilter1,
        (P_Dfilter_VesselExtraction_T *)&VesselExtraction_P.Dfilter1);
}
    
```

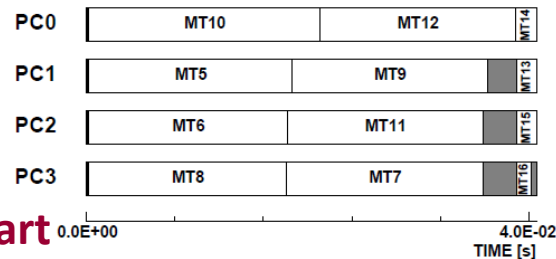
C code

## OSCAR Compiler



(1) Generate MTG  
→ Parallelism

(2) Generate gantt chart  
→ Scheduling in a multicore



```

void VesselExtraction_step ( )
{
    int thr1 ;
    int thr2 ;
    int thr3 ;

    void thread_function_001 ( void )
    {
        VesselExtraction_step_PE1 ( ) ;
    }

    oscar_thread_create ( & thr1 ,
        thread_function_001 , (void*)1 ) ;
    oscar_thread_create ( & thr2 ,
        thread_function_002 , (void*)2 ) ;
    oscar_thread_create ( & thr3 ,
        thread_function_003 , (void*)3 ) ;

    VesselExtraction_step_PEO ( ) ;

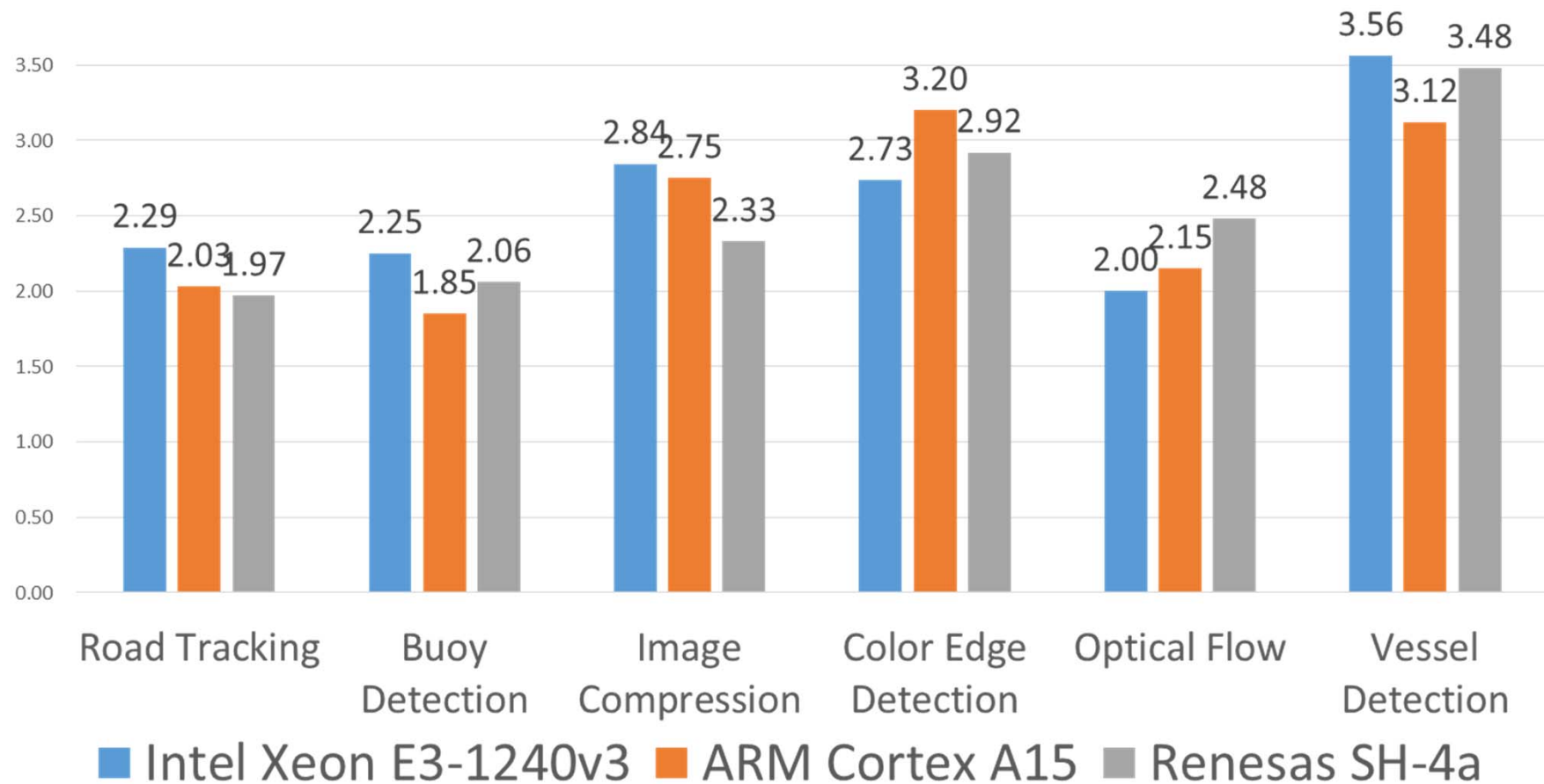
    oscar_thread_join ( thr1 ) ;
    oscar_thread_join ( thr2 ) ;
    oscar_thread_join ( thr3 ) ;
}
    
```

(3) Generate parallelized C code  
using the OSCAR API  
→ Multiplatform execution  
(Intel, ARM and SH etc)



# Speedups of MATLAB/Simulink Image Processing on Various 4core Multicores

(Intel Xeon, ARM Cortex A15 and Renesas SH4A)



Road Tracking, Image Compression : <http://www.mathworks.co.jp/jp/help/vision/examples>

Buoy Detection : <http://www.mathworks.co.jp/matlabcentral/fileexchange/44706-buoy-detection-using-simulink>

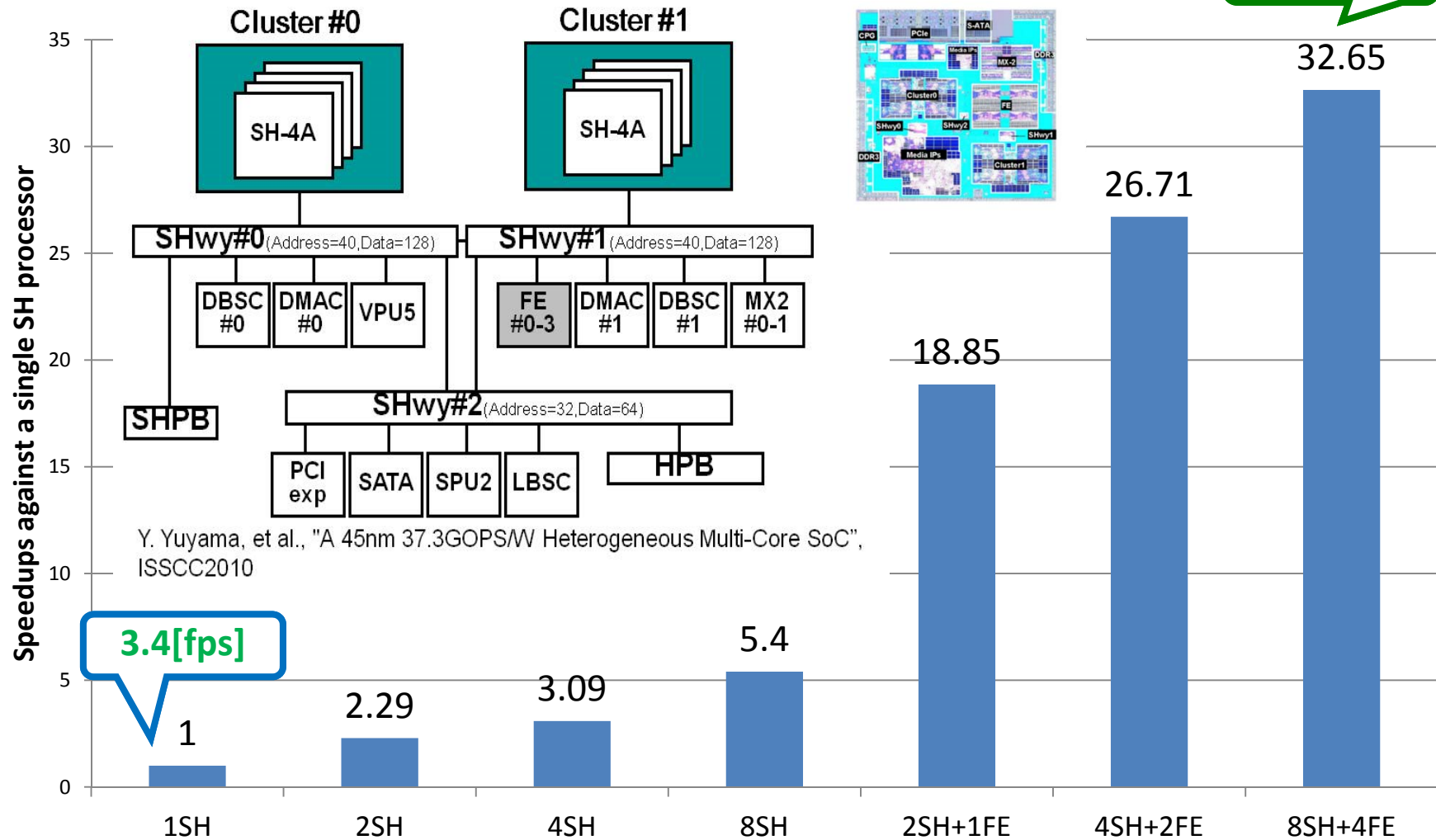
Color Edge Detection : <http://www.mathworks.co.jp/matlabcentral/fileexchange/28114-fast-edges-of-a-color-image--actual-color--not-converting-to-grayscale-/>

Vessel Detection : <http://www.mathworks.co.jp/matlabcentral/fileexchange/24990-retinal-blood-vessel-extraction/>



# 33 Times Speedup Using OSCAR Compiler and OSCAR API on RP-X (Optical Flow with a hand-tuned library)

111[fps]



# Power Reduction in a real-time execution controlled by OSCAR Compiler and OSCAR API on RP-X (Optical Flow with a hand-tuned library)

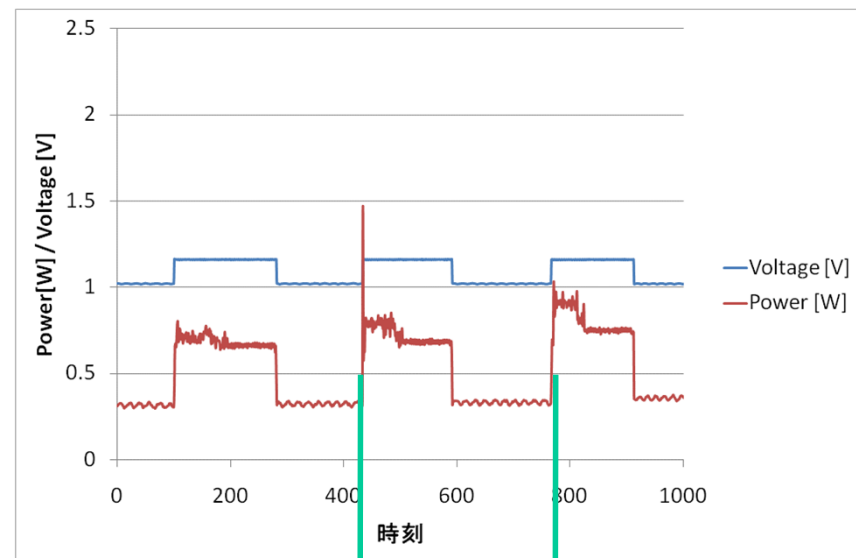
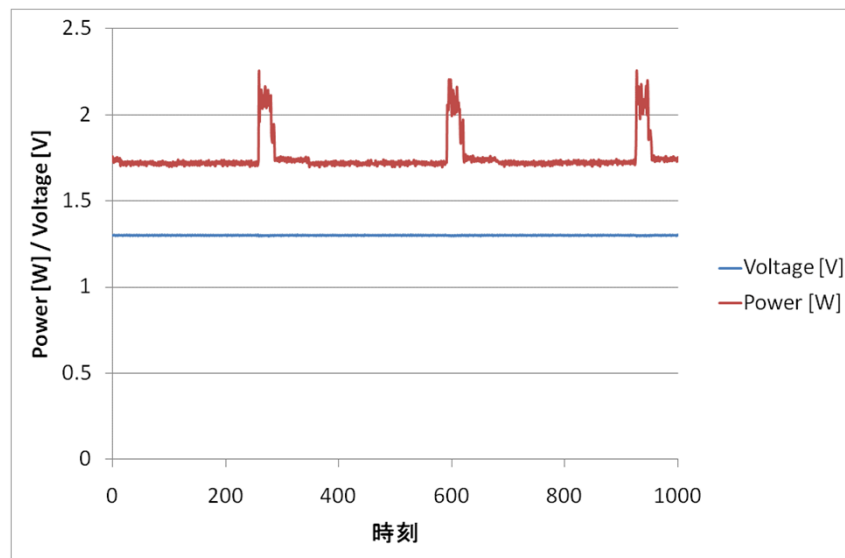
**Without Power Reduction**

**With Power Reduction by OSCAR Compiler**  
**70% of power reduction**

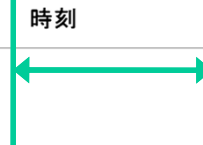
**Average: 1.76[W]**



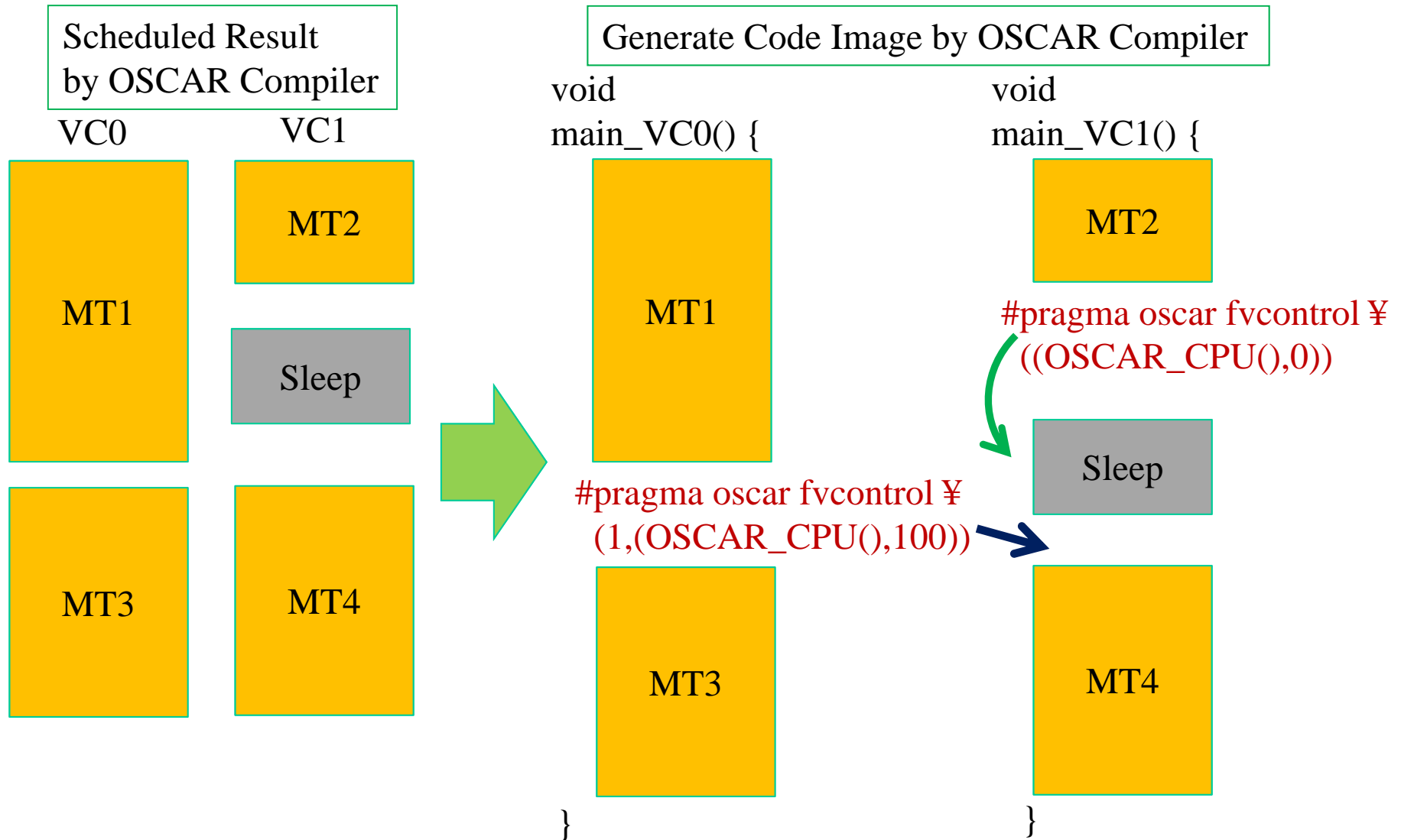
**Average: 0.54[W]**



**1cycle : 33[ms]  
→30[fps]**



# Low-Power Optimization with OSCAR API



# ARM CortexA9 4コアAndroid上での電力削減

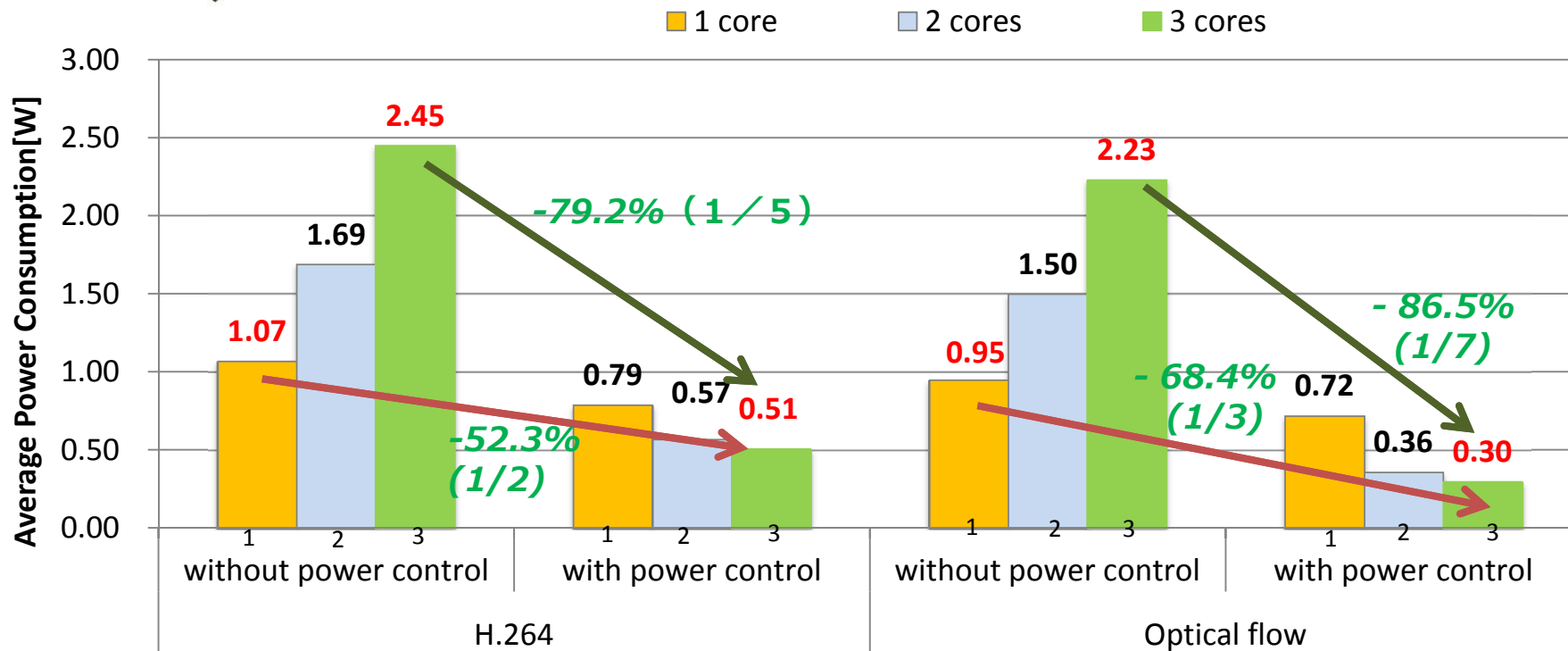
[http://www.youtube.com/channel/UCS43INYEIkC8i\\_KIgfZYQBQ](http://www.youtube.com/channel/UCS43INYEIkC8i_KIgfZYQBQ)

## H.264 decoder & Optical Flow (3コア使用)



ODROID X2

Samsung Exynos4412 Prime, ARM Cortex-A9 Quad core  
1.7GHz~0.2GHz, used by Samsung's Galaxy S3



3PE電力制御なしと3PE電力制御ありで電力を1/5~1/7に削減  
1PE電力制御なしと3PE電力制御ありで電力を1/2~1/3に削減

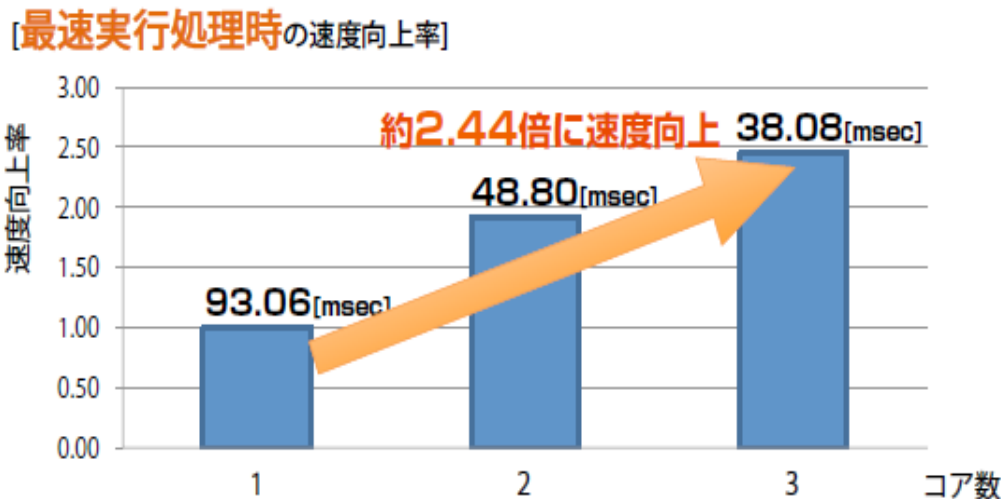
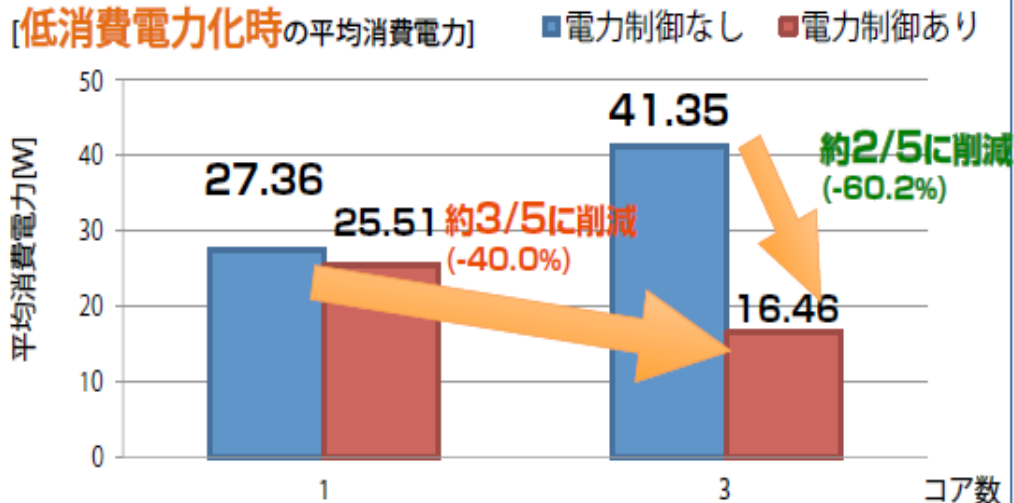


WASEDA UNIVERSITY

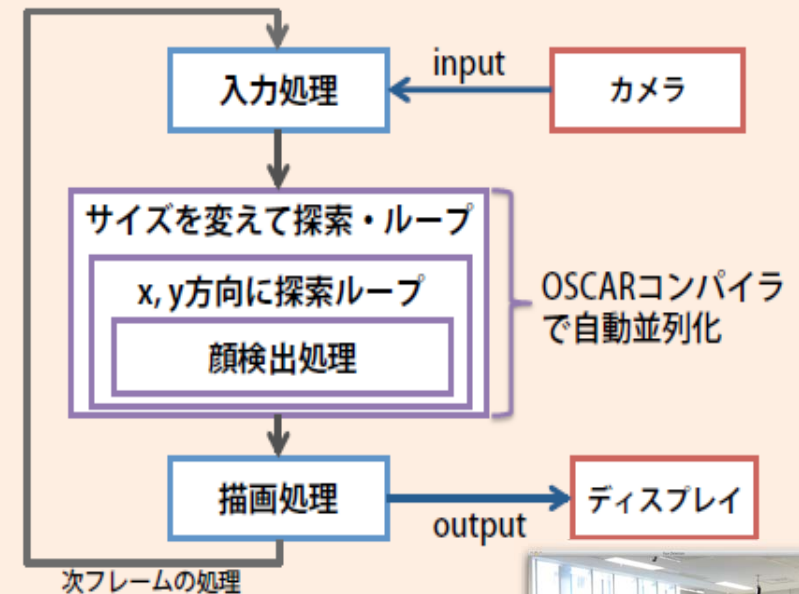
# OSCARコンパイラによるHaswellマルチコア上での 自動低消費電力化(Intel 4コア) - 消費電力を2/5に削減 -

- OSCAR Compiler
- Intel Haswell
- 低消費電力化

## Intel Haswell 4コア上での顔認識プログラム 並列化

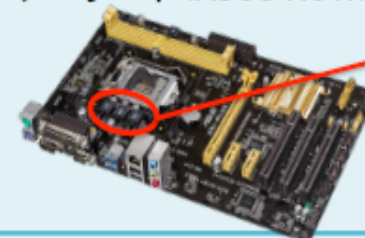


## 顔認識プログラムの並列処理



## Intel Haswell 4コアの電力測定

CPU : Intel Core i7 4770k  
コア数 : 4  
周波数 : 3.5GHz~0.8GHz  
マザーボード : ASUS H81M-A



PMICとCPU間に  
電力測定回路を作成



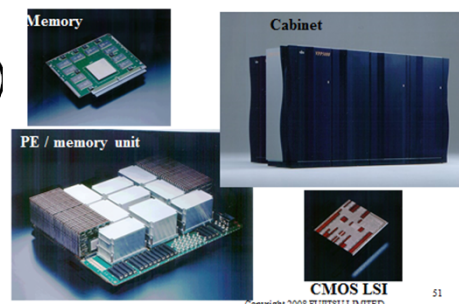
# オスカーテクノロジー社の経営陣

2013年2月28日起業：大学より笠原・木村研全特許及びコンパイラのライセンスング



- 代表取締役 **小野隆彦** (早稲田大学客員教授、前東京農工大学副学長、元東証一部上場企業代表取締役)
- 取締役 **白井克彦** (早稲田大学学事顧問、前早稲田大学総長)  
伊藤統明 (東京農工大学客員教授)  
**高村守幸** (富士通研究所顧問)  
**芦田邦弘** (アシダコンサルティング社長、元住友商事副社長、SIGMAXYZマーケティングパートナー)
- 監査役 **松田修一** (早稲田大学名誉教授、元日本ベンチャー学会会長)  
本多昭次 (株式会社オウケイウエイヴ監査役)
- 顧問 **笠原博徳** (早稲田大学教授)  
木村啓二 (早稲田大学教授)  
石黒清子 (弁護士、前最高裁判所司法研修所教官)  
米山正秀 (東洋大学名誉教授、元東洋大学副学長)  
佐藤辰彦 (弁理士、元日本弁理士会会長)  
松川陽子 (弁護士)  
福田秋秀 (株式会社エフテック取締役相談役、早稲田大学校友会代表幹事)

富士通ベクトルスパコンVPP5000





# 太陽光駆動並列化コンパイラ協調型消費電力マルチコア・コンピュータ・システム(トラフィック・クラウド・サーバ)

クラウドサーバ, 災害, 医療, 自動車, 航空機, 基地局

ベクトルアクセラレータ併置・

共有メモリ型マルチコアシステム

性能: **8TFLOPS**, 主メモリ: 8TB

消費電力: **40W**

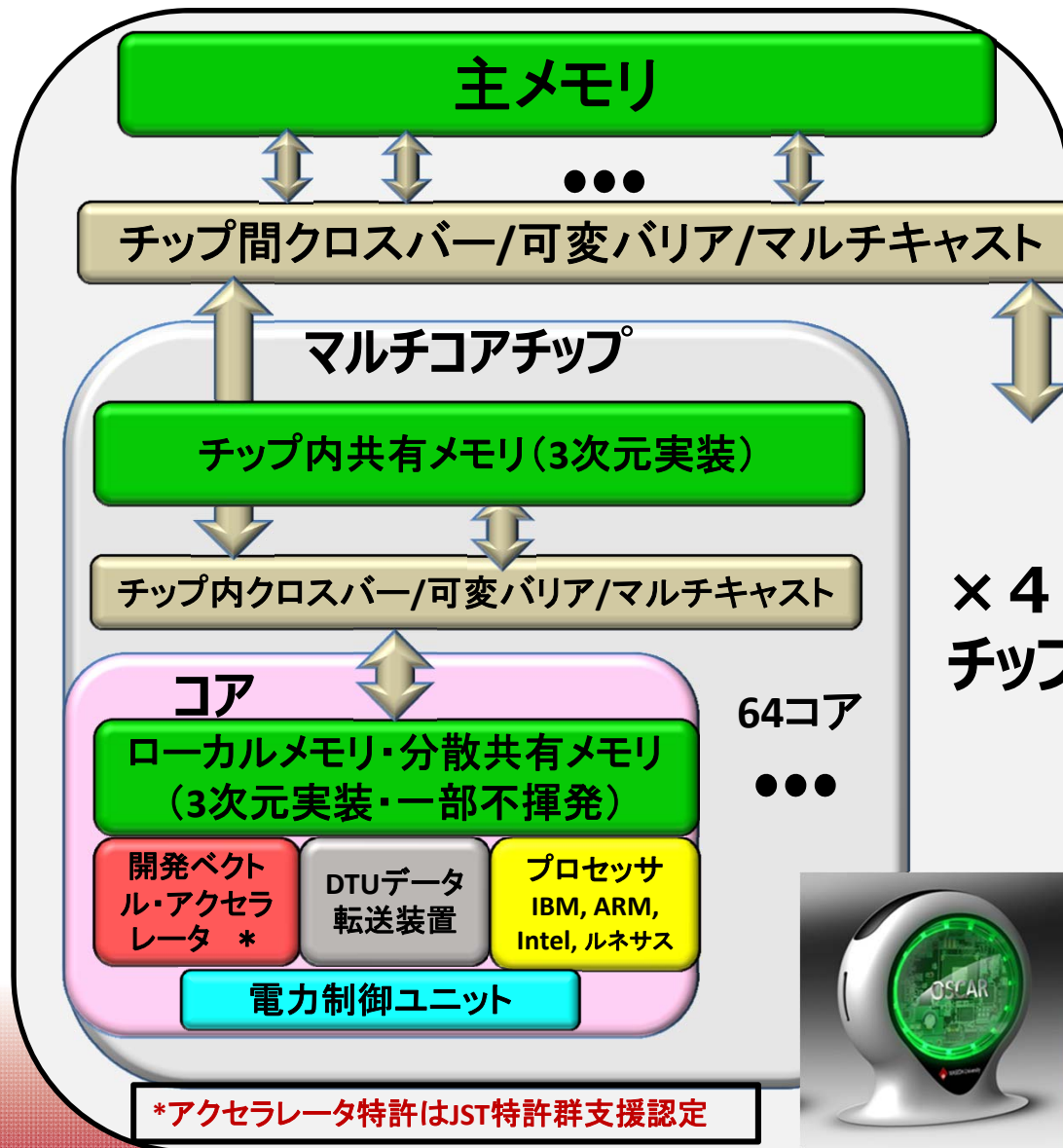
電力効率: **200GFLOPS/W**

2014年11月Green500 1位

L-CSC: **5.27 GFLOPS/W** using Intel Ivy Bridge

CPUs, AMD FirePro GPUs

京: 0.8GFLOPS/W



× 4  
チップ

- 命令拡張なくどのプロセッサにも付加できるベクトルアクセラレータ
- 低消費電力で高速に立ち上がるベクトルで、低コスト設計
- コンパイラによる自動ベクトル・並列化及び自動電力削減
- 周波数・電源電圧制御機能
- バリア高速同期・ローカル分散メモリで無駄削減
- ローカルメモリ利用で低メモリコスト
- 誰でもチューニングなく使用でき、低コスト短期間ソフト開発可能

\*アクセラレータ特許はJST特許群支援認定

# まとめ

- 早稲田大学グリーンコンピューティング研究開発センターでは、低消費電力高性能なグリーンマルチコアコンピューティングシステムのハードウェア、ソフトウェア、応用の研究開発・実用化を産官学連携で行っている。
- OSCAR自動並列化コンパイラは、科学技術計算、医療画像処理、災害シミュレーション、自動車エンジン制御、スマートフォン、無線基地局等に使用するマルチコアプロセッサ用のプログラムの並列化及び低消費電力化に世界で唯一成功。
- 自動並列化では、Intel, ARM, IBM, AMD, Qualcomm, Freescale, ルネサス, 富士通等種々のマルチコア用の並列プログラムの自動作成が可能となり、性能的には重粒子線ガン治療計算で64コアで55倍、地震波伝搬シミュレーションで128コアで110倍、自動車エンジン制御計算で2コアで1.95倍、カプセル内視鏡用画像圧縮処理で64コアで55倍等の性能を得ている。
  - コンパイラ実用化のためのオスカーテクノロジー社を設立
    - 自動車用製品版コンパイラ OSCARTech Compiler Ver.1.0 が本年出荷
    - 自動走行・医療画像・災害時避難指示を目指したアクセラレータ付きマルチコアも笠原・木村研とともに検討中
- 電力削減では、世界で初めてリアルタイムアプリケーション並列動作中の電力削減に成功し、ルネサス, ARM, Intel Haswell上で、電力を3コアで1コアと比べ、1/2から1/3に削減。

**International Workshop**  
**A Strategic Initiative of Computing:**  
**Systems and Applications (SISA)**  
**--Integrating HPC, Big Data, AI and Beyond--**



**Jan 18 and 19, 2017**



**Green Computing Systems R&D Center, Waseda University**

Sponsored by

Waseda Univ. international collaborative research in  
MEXT SGU Embodiment Informatics Project ,  
Waseda Univ. Advanced Multicore Research Institute

In Cooperation with

IEEE Computer Society Japan Chapter  
IEEE Computer Society Multicore STC  
IEEE Computer Society Dataflow STC

Industry Supporter

Fujitsu Limited

# SISA Program for Jan. 18, 2017

8:15: Opening: Prof. Gao, Prof. Kasahara

Address: VP Shuji Hashimoto, Waseda

## Morning Session

### I. Architecture and Applications

8:30-09:30 **Keynote:** William J. Dally,  
NVIDIA and Stanford University, USA

09:30-09:45 Break

09:45-10:30 Kimihiko Hirao, RIKEN, Japan

10:30-10:55 G. W. Yang, Tsinghua Univ. China

10:55-11:20 J. Sexton, IBM, USA

11:20-11:30 Break

11:30-12:30 **Panel I** Chairs: Gao/Kasahara

Panelist: Dally, Sato, Yang, Sexton

12:30-2:00 **Lunch**

## Afternoon Session

### II. System Software and Applications

2:00-3:00 **Keynote** Rick. Stevens ANL, USA

3:00-3:10 Break

3:10-3:35 S. Mikhail Smelyanskiy Intel USA

3:35-4:00 Fred. Streitz, LLNL USA

4:00-4:25 R. Govind, IIS, India

4:25-4:50 H. Hironori Kasahara, Waseda Univ, Japan

4:50-5:00 Break

5:00-6:00 **Panel II** (Chairs: Gao/Kasahara)

Panelist: Rick, Mikhail, Fred, Govind, Kasahara

# Program for Jan. 19, 2017

## Morning Session

### III. Extreme Scale and Beyond

8:30-9:30 **Keynote**

Paul Messina ANL, USA

9:30- 9:45 Break

9:45- 10:10 Motoaki Saito, PEZY, Japan

10:10-10:35 Eiji Ishida, MEXT, Japan

10:35-11:00 Depei Qian, BUAA, China

11:00-11:25 Toshiyuki Shimizu, Fujitsu, Japan

11:25-11:35 Break

11:35-12:35 **Panel III** (Chairs: Rick/Sterling)

Panelists: Paul, Saito, Ishida, Qian, Shimizu,  
Schulthess

12:45-2:00 **Lunch**

## Afternoon Session

### IV. Integration of HPC, Big Data, and AI

2:00-3:00 **Keynote**

Thomas Sterling, Indiana Univ., USA

3:00-3:15 Break

3:15-4:00 Masaru Kitsuregawa, NII and  
Univ. of Tokyo, Japan

4:00-4:25 Thomas Schulthess, ETH, Swiss

4:25-4:50 Moriyuki Takamura/Toshiaki Kitamura,  
Oscar Tech, Japan

4:50-5:00 Break

5:00-6:00 **Panel IV** (Chairs: Gao/Kasahara)

Panelists: Sterling, Kitsuregawa, Schulthess, Takamura