最先端マルチコアプロセッサに関する産学連携研究 低消費電力マルチコアハード・ソフトの

自動車、スマホ、医療、サーバへの応用

早稲田大学

理工学術院基幹理工学部情報理工学科 教授 アドバンスト・マルチコア・プロセッサ研究所 所長 IEEE Computer Society理事

笠原博徳

1985年 早稲田大学博士課程了 工学博士 カリフォルニア大学バークレー客員研究員 1986年 早大理工専任講師, 1988年 助教授 1997年 教授、現在 理工学術院情報理工学科 1989年~1990年 イリノイ大学Center for Supercomputing R&D客員研究員 2009年 IEEE Computer Society 理事 2012 年 IEEE Computer Societyマルチコア戦略委員長

1987年 IFAC World Congress Young Author Prize 1997年 情報処理学会坂井記念特別賞 2005年 STARC(半導体理工学研究センタ)共同研究賞 2008年 LSI・オブ・ザ・イヤー 2008 準グランプリ 2008年 Intel Asia Academic Forum Best Research Award 2010年IEEE Computer Society Golden Core Member <u>**査読付論文 191件,</u> 招待講演110件,**シンポジウム論文 30件, 研究会論文 138件, 全国大会論文 154件,特許公開 39件 新聞・Web記事・TV等メディア掲載 467件</u>

政府•学会委員等歴任数 226件

【経済産業省・NEDO】情報家電用マルチコア及びコンパイラ等国家プロジェクトリーダ、NEDOコンピュータ戦略(ロードマップ)委員長、「グリーンネットワーク・システムプロジェクト(グリーンITプロジェクト)」技術委員長【内閣府】スーパーコンピュータ戦略委員会、政府調達苦情検討委員、【文部科学省・JST・JSPS・JAXA・原子力機構・海洋研】地球シミュレータ(ES)評価委員、情報科学技術委員、HPCI計画推進委員、次世代スパコン(京)中間評価委員・概念設計評価委員、ES2導入技術アドバイザイリー委員長、IEEE、情報処理学会、ACM Conf.PC、高校生科学技術チャレンジ審査委員

している(演算器)が入っている



自動車

レクサス:100個以上

プリウス:70個以上



スマートフォン 4個以上

スーパーコンピュータ 705,024個





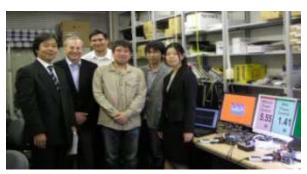
✓ グリーンコンピューティング

2008年の第74回総合科学技術会議にて、福田総理(当時)が 早稲田大学笠原研究室が開発したマルチコアの省電力性能を体験

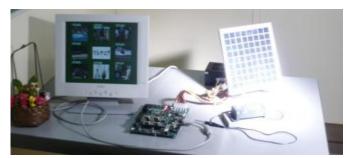


指で触れても熱を感じない 低消費電力

省電力でクールで高速なマルチコア







インテル副社長 CTO Dr. Justin Rattner 等国内外多くのリーダが笠原研究室を訪問

太陽光のみで稼動するマルチコア・ コンピュータのデモンストレーションを見学

早稲田大学におけるマルチコアに関する 産官学連携と人材育成経緯

- > 2009- 経産省先端イノベーション拠点整備事業
 - グリーンコンピューティングシステム研究開発センター(ユーザ企業との連携) 2011- 富士通・日立・オリンパス・トヨタ・デンソー・NEC・ルネサス連携研究室

KDDI・理想科学・三菱電機・コニカミノルタ・イーソル等共同研究, API:14社3大学

- 2006-09 経産省NEDO 情報家電用へテロジニアスマルチコア 低消費電力へテロマルチコアを産官学で試作 15コアRPX
 (委託)早稲田(ヘテロAPI:6社) (助成)日立・ルネサステクノロジ
- > 2005-07 経産省NEDO <u>リアルタイム情報家電用マルチコア</u> 低消費電力高性能プロセッサ&ソフトウェアを産学連携研究開発

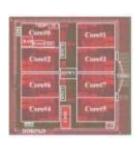
"授業であって開発の場:白井総長・経産省塩沢審議官"

(委託)早稲田(API委員会:日立,ルネサス,富士通,東芝,松下,NEC)

(助成)日立・ルネサステクノロジ →4コアRP1, 8コアRP2: 2コアは市場へ

- > 2004-06 経産省NEDO大学発事業創出実用化研究開発 先進へテロジニアス・マルチプロセッサ(日立・早稲田包括連携)
 - ▶ 産学単独ではなし得ない知財創出・産学の人材育成を狙う(基本特許)
- > 2000-06 STARCコンパイラ協調型チップマルチプロセッサ
 - ▶ (国内12社出資の半導体理工学研究センター:富士通,東芝,NEC, 松下,ソニー等)
 - ▶ 産のニーズと学のシーズを企業連合支援プロジェクトという形で融合
- 2000-02 内閣府ミレニアムプロジェクトIT21 経産省NEDO アドバンスト並列化コンパイラ(APC)プロジェクト

HPC並列化コンパイラ技術を世界一へ(早稲田、富士通、日立、産総研、JIPDEC)

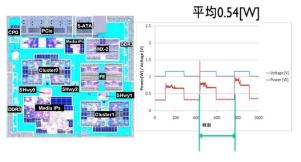












実施場所:グリーン・コンピューティング・システム研究開発センター

2011年4月13日竣工, 2011年5月13日開所

経済産業省「2009年度産業技術研究開発施設整備費補助金」

先端イノベーション拠点整備事業

<目標>

太陽電池で駆動可能で 冷却ファンが不要な

超低消費電力・高性能マルチコア/ メニーコアプロセッサ*のハードウェア、 ソフトウェア、応用技術の研究開発

*1チップ上に多数のプロセッサコアを 集積する次世代マルチコアプロセッサ

く産学連携>

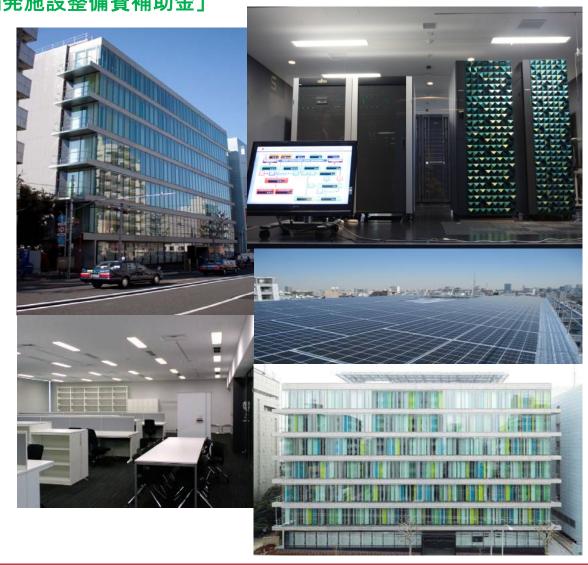
日立,富士通,ルネサス,NEC,トヨタ, デンソー,オリンパス,

三菱電機(重粒子線ガン治療)等

く波及効果>

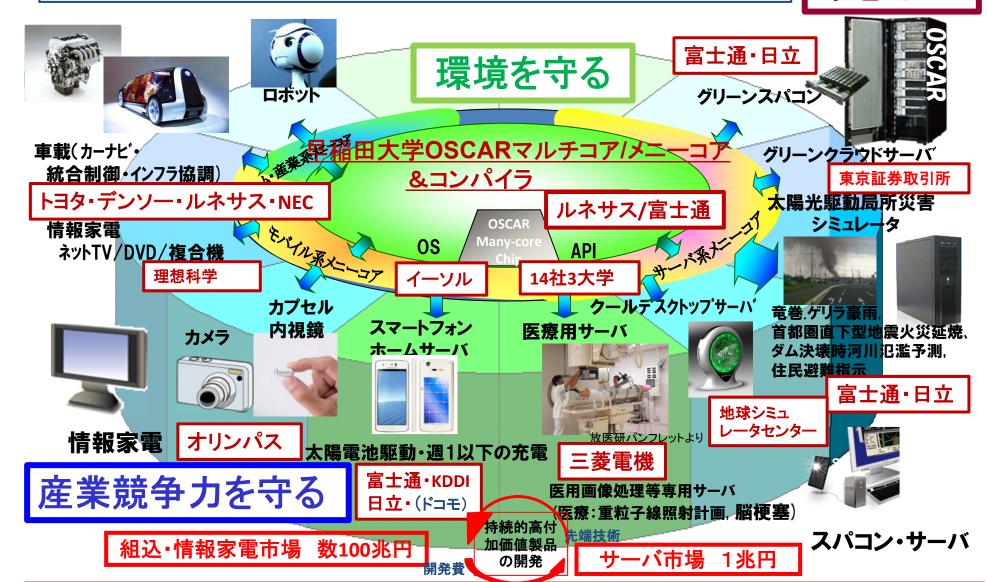
超低消費電力メニーコア

- ▶CO₂排出量削減
- >サーバ国際競争力強化
- ▶我が国の産業利益を支える 情報家電,自動車等の高付加価値化

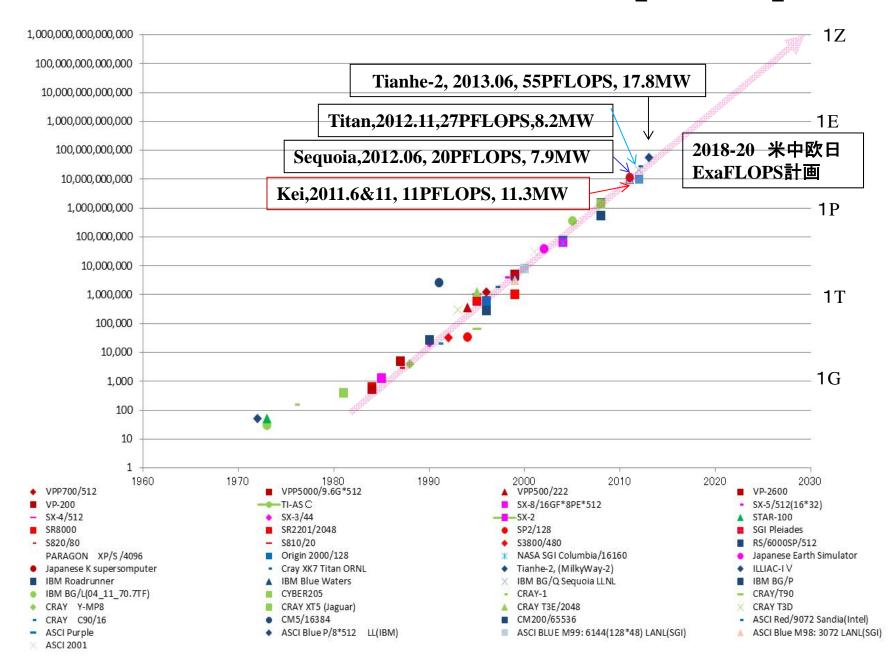


GCS 產学連携研究開発目標

命を守る



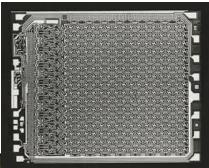
Trend of Peak Performances of Supercomputers



ILLIAC IV, Univ. Illinois at Urbana-Champaign & Burroughs







SIMD 64 Processor Element, Processor Array

1972-3, NASA 200 MIPS, 300 MOPS, 1 billion bits per second of I/O transfer





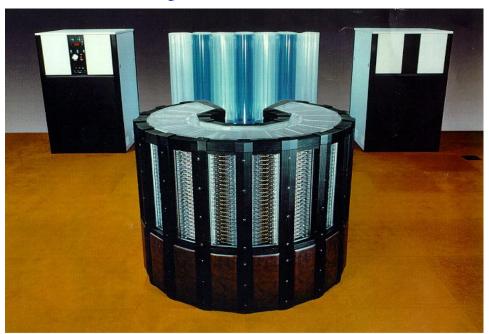


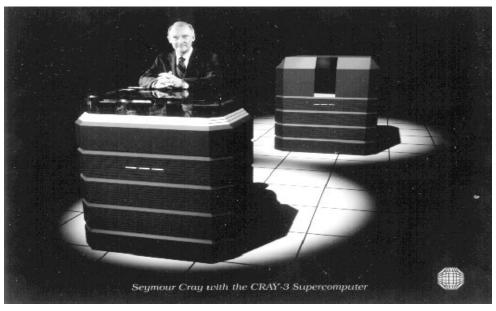


Seymour Cray









Earth Simulator

(http://www.es.jamstec.go.jp/)

- Earth Environmental simulation like Global Warming, El Nino, PlateMovement for the all lives onr this planet.
- •Developed in Mar. 2002 by STA (MEXT) and NEC with 400 M\$ investment under Dr. Miyoshi's direction. (Dr.Miyoshi: Passed away in Nov.2001. NWT, VPP500, SX6)

4 Tennis Courts

Mr. Hajime Miyoshi

Processor Node (PN)
Cabinets (320)

Interconnection Network (IN)
Cabinets (65)

Air Conditioning System

Power Supply System

50 m
55 yd

Double Floor for Cables

Image of Earth Simulator

40 TFLOPS Peak (40*10¹²) 35.6 TFLOPS Linpack



2011年6月20日第37回TOP500リスト「京」が第一位を獲得

ハンブルク開催の ISC'11(International Supercomputing Conference 2011)

「京」の搬入、調整過程(8割の筐体が設置 完了)時点でLINPACK性能を計測

68,544個のCPU(ピーク性能

8.774PFLOPS:672ラック)を用い、

LINPACK性能 8.162PFLOPS(実行

効率 93.0%)を達成

2012年6月末: 目標10PFLOPS達成

2012年11月の共用開始



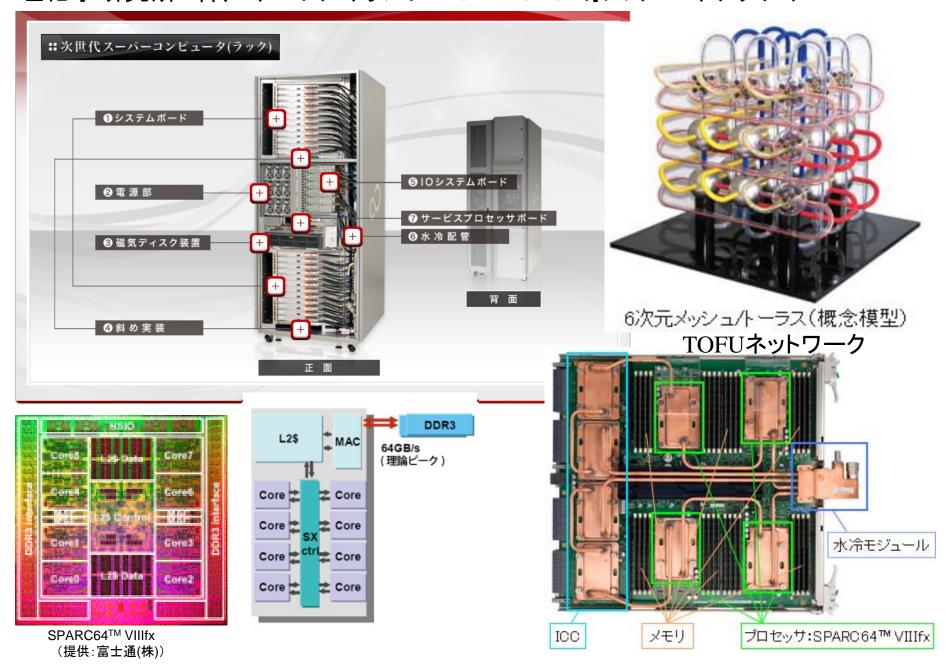
システム開発スケジュール



「京」2011.6.20

2	006年度	2007年度	2008年度	2009	9年度	2010年度	2011年度	20)12年度
	概念設計	詳細設計		試作・ 評価		製造		チュ	性能 に一二ング
								6月	11月 (供用開

理化学研究所 神戸ポートアイランド 10PFLOPS 京のアーキテクチャ



Nov. 2012, No.1 IBM BG/Q(Sequoia),20PFLOPS

	_					Total			Effecie ncy		Mflops			МН		Core
N	lame	Computer	Site		Year	Cores	Rmax	Rpeak	(%)	Power	/Watt	Proc.	Proc.	Z	OS	S
		BlueGene/Q,	DOE/													
		Power BQC	NNSA									Power				
		16C 1.60	/LLN									BQC 16C	Power			
S	equoia	GHz , Custom	L	IBM	2011	1572864	16324751	20132659	81.09	7890	2069.04	1.600GHz	PC	1600	Linux	16





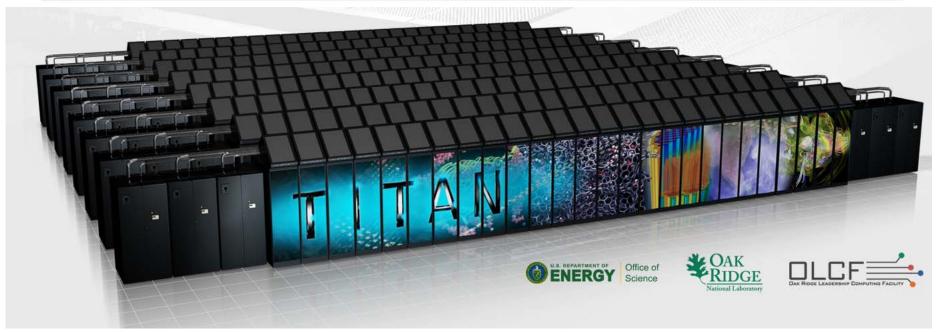






FIND OUT MORE AT www.top500.org

	NAME	SPECS	SITE	COUNTRY	CORES	RMAX PFLOP/8	POWER MW
1	TITAN	Cray XK7, Operon 6274 16C 2.2 GHz + Nvidia Kepler GPU, Custom interconnect	DOE/OS/ORNL	USA	560,640	17.6	8.3
2	SEQUOIA	IBM BlueGene/Q, Power BQC 16C 1.60 GHz, Custom interconnect	DOE/NNSA/LLNL	USA	1,572,864	16.3	7.9
3	K COMPUTER	Fujitsu SPARC64 VIIIfx 2.0GHz, Custom interconnect	RIKENAICS	Japan	705,024	10.5	12.7
4	MIRA	IBM BlueGene/Q, Power BQC 16C 1.60 GHz, Custom interconnect	DOE/OS/ANL	USA	786,432	8.16	3.95
5	JUQUEEN	IBM BlueGene/Q, Power BQC 16C 1.60 GHz, Custom interconnect	Forschungszentrum Jülich	Germany	393,216	4.14	1.97











www.top500.org

	NAME	SPECS	SITE	COUNTRY	CORES	R _{MAX} PFLOP/S	POWERM
1	Tianhe-2 (Milkyway-2)	NUDT, Intel Ivy Bridge (12C, 2.2 GHz) & Xeon Phi (57C, 1.1 GHz), Custom interconnect	NUDT	China	3,120,000	33.9	17.8
2	Titan	Cray XK7, Opteron 6274 (16C, 2.2 GHz) + Nvidia Kepler (14C, .732 GHz), Custom interconnect	DOE/SC/ORNL	USA	560,640	17.6	8.3
3	Sequoia	IBM BlueGene/Q, Power BQC (16C, 1.60 GHz), Custom interconnect	DOE/NNSA/LLNL	USA	1,572,864	17.2	7.9
4	K computer	Fujitsu SPARC64 VIIIfx (8C, 2.0GHz), Custom interconnect	RIKEN AICS	Japan	705,024	10.5	12.7
5	Mira	IBM BlueGene/Q, Power BQC (16C, 1.60 GHz), Custom interconnect	DOE/SC/ANL	USA	786,432	8.16	3.95

PERFORMANCE DEVELOPMENT

PROJECTED 1 Eflop/s 100 Pflop/s 10 Pflop/s 1 Pflop/s 100 Tflop/s 10 Tflop/s 1 Tflop/s 100 Gflop/s 10 Gflop/s 1 Gflop/s



Tianhe-2, (MilkyWay-2)

China's National University of Defense Technology, Linpack Performance (Rmax)33,862.7 TFlop/s Theoretical Peak (Rpeak)54,902.4 TFlop/s

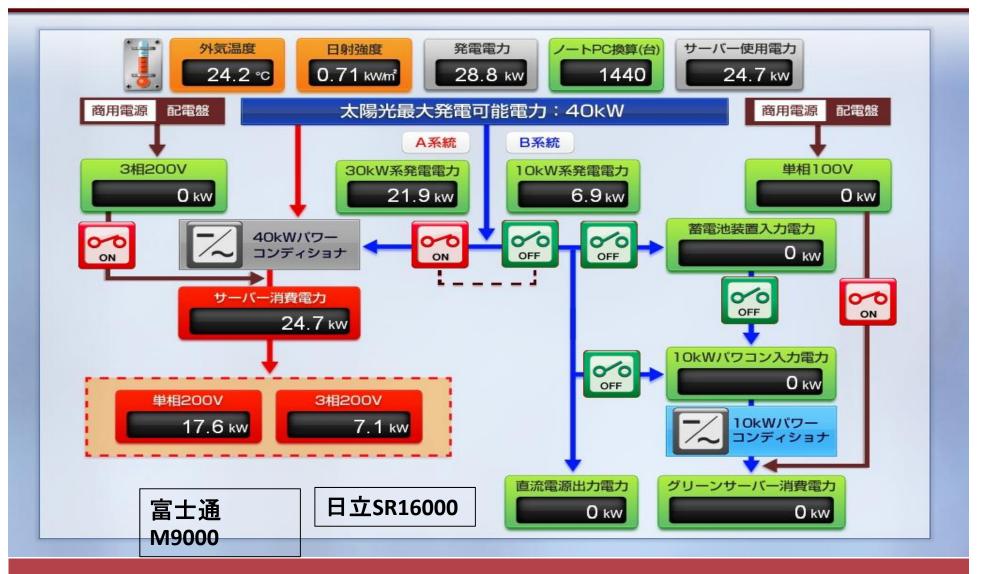
total 3,120,000 cores, 16,000 nodes,

Each node: 2 Intel Xeon IvyBridge E5-2692(12C 2.200GHz), 3 Intel Xeon Phi 31S1P (57C, 1.1GHz)

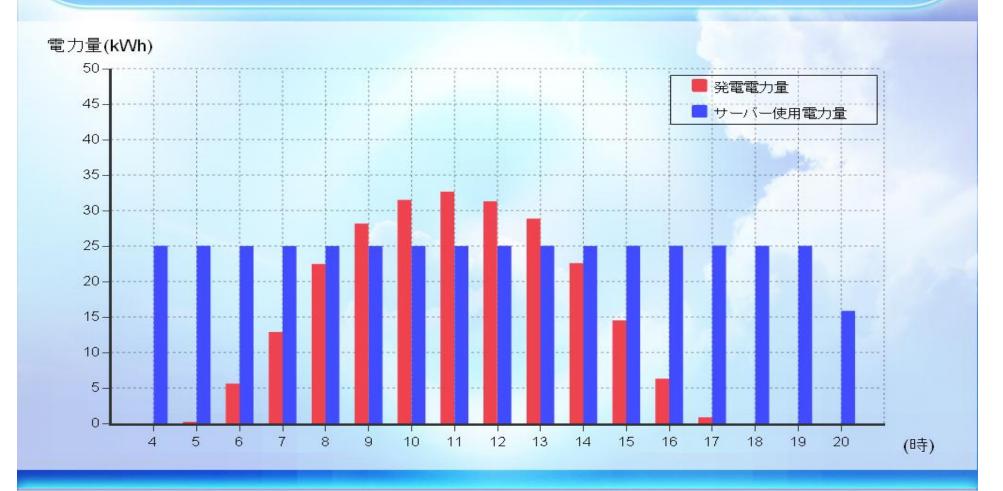
グリーンコンピューティングシステム研究開発センター2011.11.1(晴れ)太陽光電力とサーバ消費電力



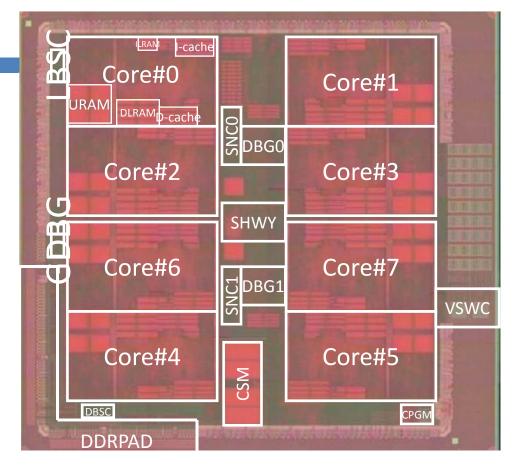
早稲田大学グリーンコンピューティングシステム研究開発センター太陽光発電システム







早稲田OSCARコンパイラ協調型アーキテクチャホモジニアスマルチコアRP2 SH4A8コア搭載



8コア集積マルチコアLSIチップ写真

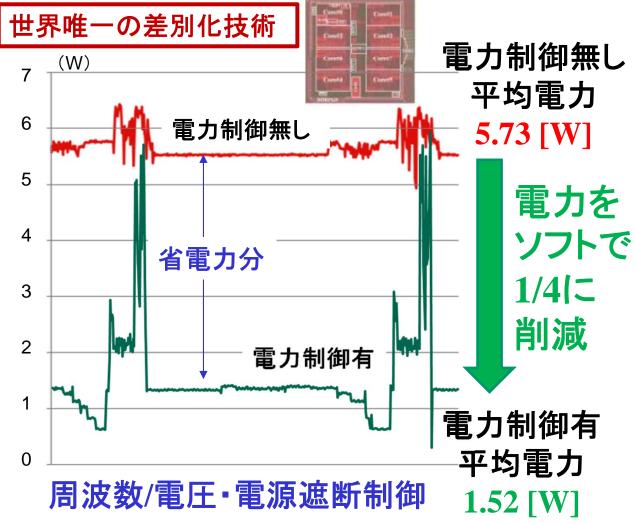
プロセス	90nm CMOS, 8層メタル, 3種Vth
チップ [°] サイス [*]	104.8mm² (10.61mm x 9.88mm)
電源電圧	1.0V-1.4V(¬7), 1.8/3.3V(I/O)
動作周波数	600MHz
CPU性能	8640 MIPS (Dhrystone 2.1)
FPU性能	33.6 GFLOPS
低電力制御	 ・CPU毎に独立した周波数変更 ・CPUコアのクロックを停止する スリープモード ・CPUコアの一部のクロックを停止するがキャッシュコヒーレンシ維持可能なライトスリープモード ・CPUコアの電源供給を停止するフル電源遮断モード ・URAM以外のCPUコアの電源供給を停止するレジューム電源遮断モード

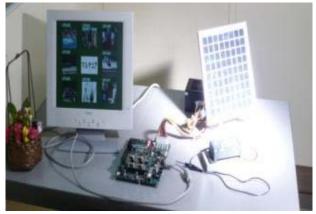
ISSCC08発表: ISSCC08 論文番号4.5, M.ITO, et al., "An 8640 MIPS SoC with Independent Power-off Control of 8 CPUs and 8 RAMs by an Automatic Parallelizing Compiler"

太陽光電力で動作する情報機器

コンピュータの消費電力をHW&SW協調で低減。電源喪失時でも動作することが可能。

リアルタイムMPEG2デコードを、8コアホモジニアス マルチコアRP2上で、消費電力1/4に削減





太陽電池で駆動可



NEDOリアルタイム情報家電用マルチコアチップ・デモの様子

http://www8.cao.go.jp/cstp/gaiyo/honkaigi/74index.html

第74回総合科学技術会議【平成20年4月10日】



第74回総合科学技術会議の様子(1)



第74回総合科学技術会議の様子(2)

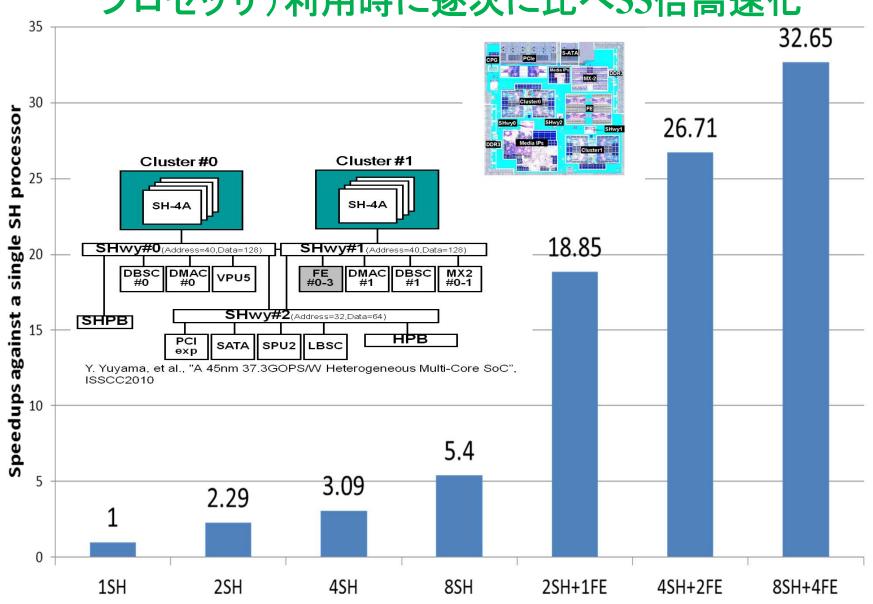


第74回総合科学技術会議の様子(3)



第74回総合科学技術会議の様子(4)

RPX上でのオプティカルフロー計算において、8つのSH4A プロセッサと4つのアクセラレータFEGA(動的再構成可能 プロセッサ)利用時に逐次に比べ33倍高速化



組込マルチコアRPX利用低消費電力Webサーバ



早稲田大学 基幹理工学部 情報理工学科

笠原研究室



<u>1W動作</u>

研究室用

Supercomputing
Parallelizing Compiler
Clean Energy ManyCore
Advanced Computing Systems

Contents

- 笠原教授紹介
- 木村教授紹介
- 発表論文
- メンバー
- 授業情報
- 所在地
- ▶ 訪問者一覧

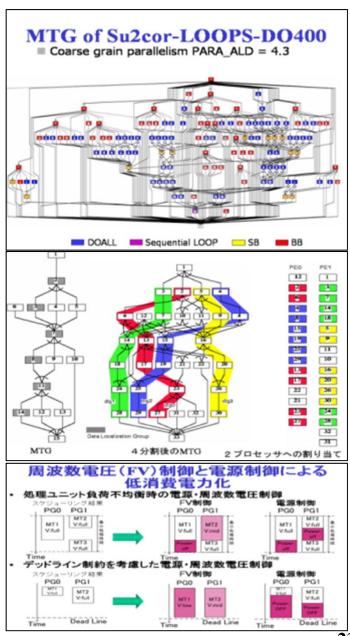
News

• 2012.11.1	平成24年11月22日(木) 13:30よりJEITAと共催で産学連携シンポジウム "IT・エレクトロニクスの将来と期待する人材像"をグリーンコンピューティングセンター で開催します(申込締切:11月16日(金):定員になり次第締切)
• 2012.4.25	OSCAR API (Version 2.0) 仕様書をリリースしました
• 2012.4.2	笠原・木村研ホームページの低消費電力組込マルチコアRPXサーバによるサービスとサーバの消費電力表示が開始されました。
• 2011.10.07	笠原博徳教授がIEEE Computer Society 理事(2012-2014)に再選されました。ご支援ありがとうございました。
• 2011.9.6	25周年記念 LCPC2012(グリーンコンピューティングシステム研究開発センターにて2012 年9月11日から13日開催)の情報を掲載しました
• 2011.5.24	グリーン・コンピューティング・システム研究機構 一低炭素社会を支えるグリーンITで日本の競争優位を確立する一 が読売オンライン_研究力「WASEDA研究特区」と WASEDA研究特区 -プロップェクト研究最前線 に掲載されました

世界をリードするマルチコア用コンパイラ技術

プロセッサ高速化における3大技術課題の解消 1.半導体集積度向上(使用可能トランジスタ数増大) に対する速度向上率の鈍化

- ▶ 粗粒度タスク並列化、ループ並列化、近細粒度 並列化によりプログラム全域の並列性を利用す るマルチグレイン並列化機能により、従来の命 令レベル並列性より大きな並列性を抽出し、複 数マルチコアで速度向上
- 2.メモリウオール問題
- コンパイラによるローカルメモリへのデータ分割 配置、DMAコントローラによるタスク実行とオー バーラップしたデータ転送によりメモリアクセス・ データ転送オーバーヘッド最小化
- 3.消費電力増大による速度向上の鈍化
- コンパイラによる低消費電力制御機能を用いた アプリケーション内でのきめ細かい周波数・電圧 制御・電源遮断により消費電力低減



世界標準を目指すマルチコア用ソフトウェアインターフェイスOSCAR API

逐次C or Fortran アプリケーションプログラム (情報家電,自動車,医療,科学技術計算)

2012.4.25プレスリリース API: Application Programming Interface

25件掲載

ホモジニアス/ヘテロジニアス マルチコア及びメニーコア用OSCARAPI

14社 3大学

逐次コンパイラで各社チップ用並列コ

ド作成可能

タスク生成・変数のメモリ割当て・キャッシュー貫性制御・ データ転送・同期・電力制御を指示する指示文(コメント文)集

ホモジニアス

숨

ユーザによる 手動並列化

アクセレータ用コンパイラ あるいはユーザ指示

●アクセラレータあるいはユーザが、ア クセラレータで実行可能プログラム部 分あるいはライブラリとその実行時間 等ヒント指示文として逐次プログラム 中に追加

早稲田大学OSCAR 自動並列化コンパイラ

- プログラム全域からマルチグレイン並列性 を抽出(粗粒度タスク並列含む)
- ●データ配置の最適化(分散共有・ローカル メモリ利用の自動最適化)
- ●DMAを用いたデータ転送
- ■周波数/電圧/電源制御低消費電力化

並列化API C or Fプログラム

> Proc0 指示文 用プログラム

> Proc1 指示文 用プログラム

アクセラレータA 用プログラム

アクセラレータB 用プログラム

ホモジニアス用低電力 並列マシンコード生成

API 解釈系 既存逐次コ ンパイラ

ヘテロジニアス用低電力 並列マシンコード生成

API 既存逐次コ 解釈系 ンパイラ (早稲田大 アクセラレー 学より無料 タ用コンパイ 配布) ラ/ライブラリ

サーバ用コード生成

市販OpenMP コンパイラ



ホモジニアス マルチコア/ メニーコアチップ (共有メモリサーバ)

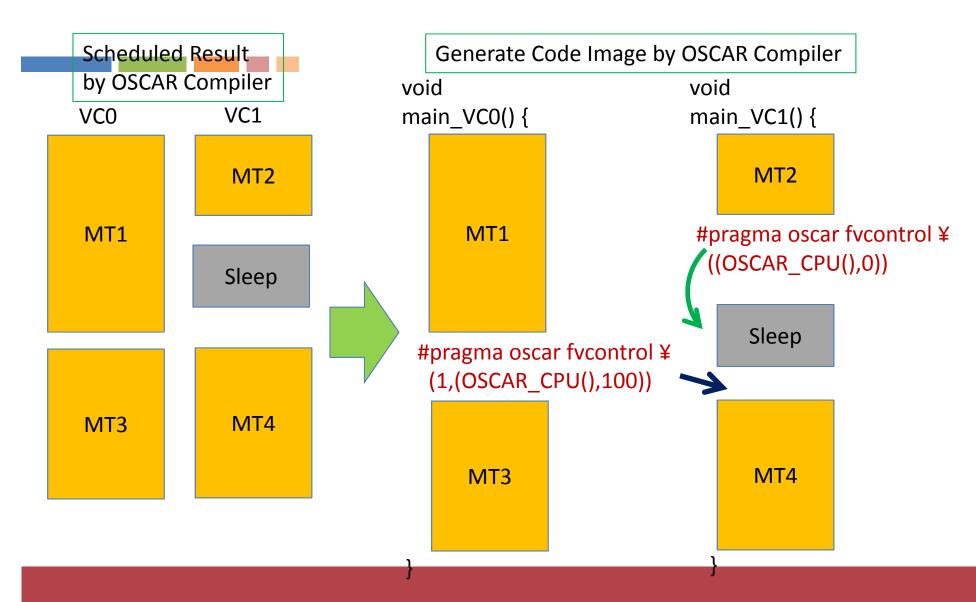


ヘテロジニアス マルチ コアチップ



共有メモリマルチ プロセッササーバ

Low-Power Optimization with OSCAR API

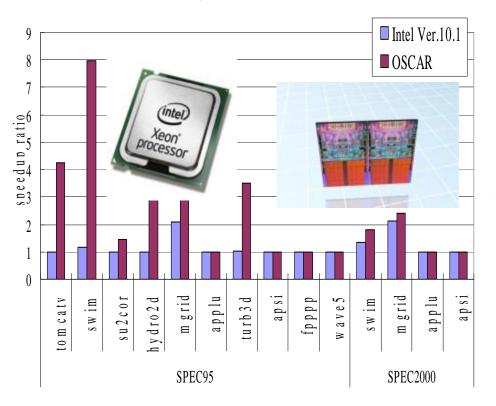


現状:世界最高性能のOSCARコンパイラの性能

インテル・IBMマルチコアサーバ上でそれぞれ2倍・3倍以上の高速化

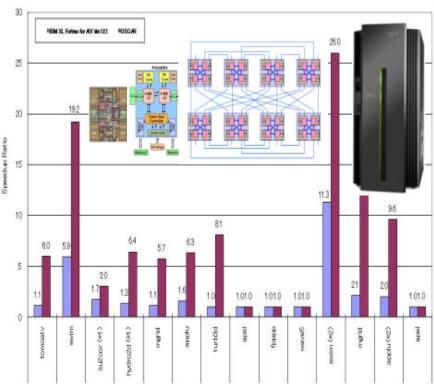
インテル クアッドコアXeonプロセッサ上での 早稲田大学 OSCARコンパイラの性能

インテル・マルチコア上で 2.1 倍速度向上



IBM p6 595 Power6 (4.2GHz) ベース 32コア SMP サーバ上での早稲田大学OSCARコンパイラの性能

IBM最新サーバ上で
IBMコンパイラに比べ**3.3** 倍速度向上



病気から命を守る



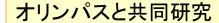
重粒子線ガン治療 開腹手術・痛み無くガン治療

三菱電機と共同研究

- ▶ 現在30分の照射計画待ち時間を30 秒に短縮する高速コンピュータ必要
 - ▶ 長期の予約待ち解消
 - ➤ 保険非適用高額費用負担解消









未来のカプセル内視鏡

人間ドックで朝飲むだけで、カプセル内視鏡が食道、胃、大腸、小腸の画像を複数のカメラで連続的に撮影、病変認識、画像送付、記憶。煩わしい検査が、誰でも簡単に。

超小型電池で8時間以上連続画像認識、病変検出可能な1/100倍以上の電力性能を 持つ超低消費電力プロセッサ必須

重粒子線がん治療の日立SR16000サーバー上での並列処理

重粒子線(炭素イオン)を極めて正確に制御・照射し、癌細胞のみを消滅 させる治療法: 開腹手術不要・痛みなく治療が可能 _{三菱電機と共同研究}

現在数億円のサーバ上64コアで55倍の高速化に成功

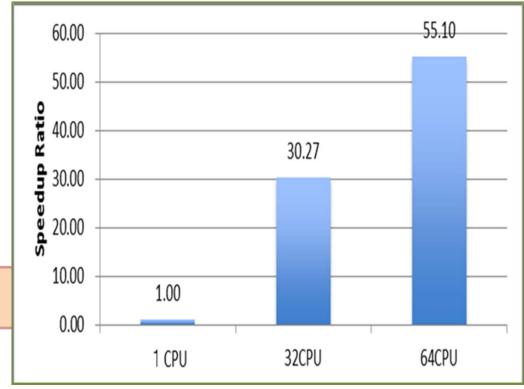
20分⇒22秒 低治療費化・健康保険適用へ道





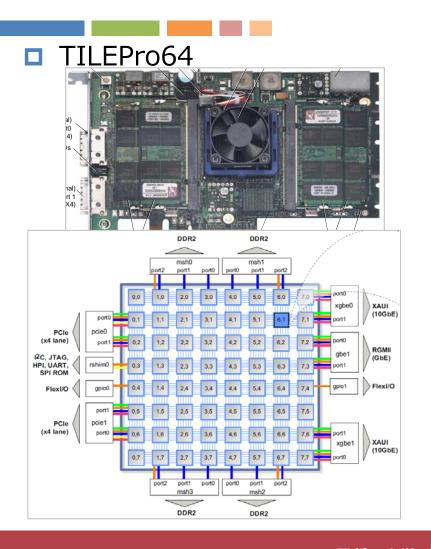
従来照射計画計算に長時間を要していた

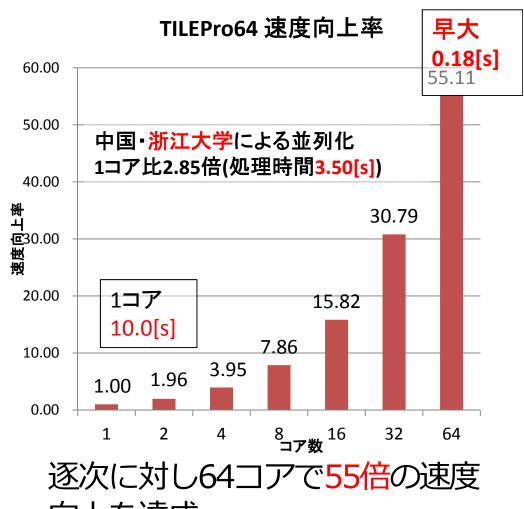
- ⇒1日に処置可能な患者数は数十名程度
- ⇒ 350万円程度と高額・保険適用外



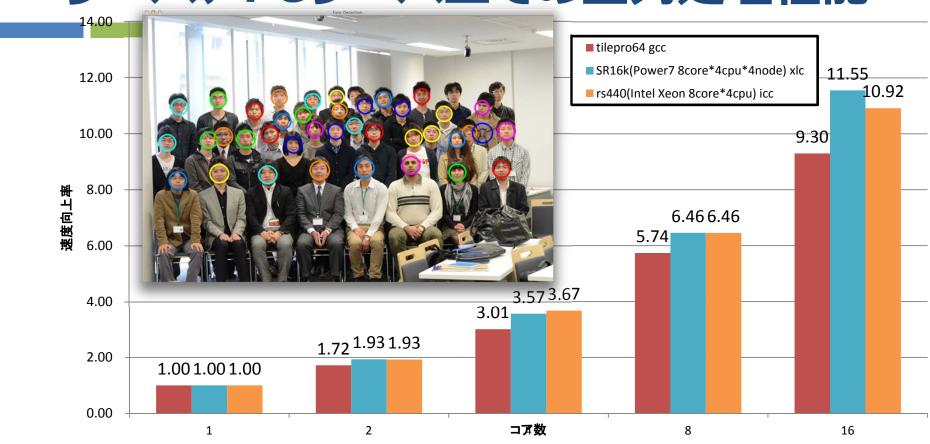
低額サーバでさらに高速化することにより心臓等動く臓器の治療も可能に

次世代カメラ・カプセル内視鏡のための静止画圧縮 JPEG XRエンコーダのメニーコア上での並列化研究状況



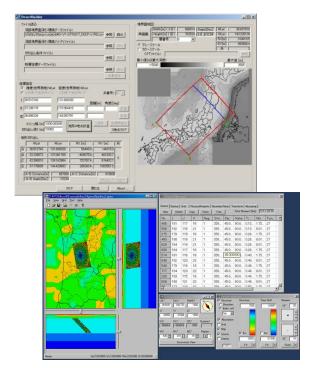


顔認識プログラムのメニーコア、ハイエンド サーバ、PCサーバ上での並列処理性能

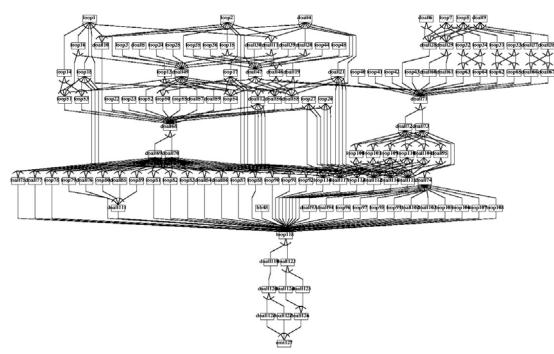


■ OSCARコンパイラによる自動並列化により 逐次に対し16コアで最大11.55倍の速度向上を達成

リアルタイム防災サーバを目指した地震波伝搬シミュレータGMS (Ground Motion Simulator)の並列化





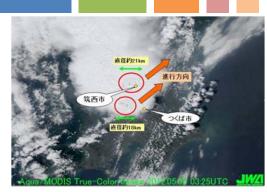


- OSCARコンパイラによる並列性解析結果
 - 横に並んだループ・関数を並列に計算可能
 - 一部タスクは並列化可能なループであり階層的な並列化がさらに可能

GMS:防災科学研究所(NIED)により公開 http://www.gms.bosai.go.jp/GMS/

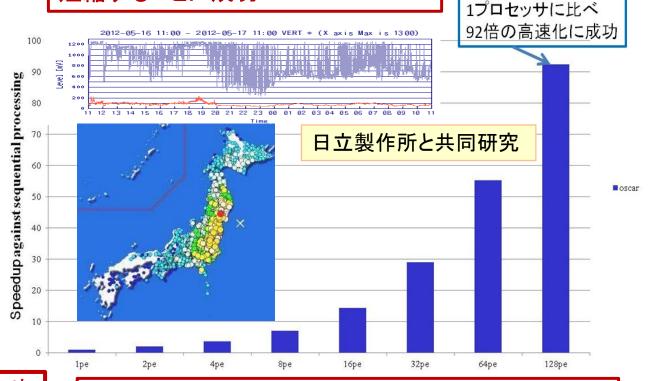


災害から命を守る





現在、4日近くかかる計算を1時間に 短縮することに成功



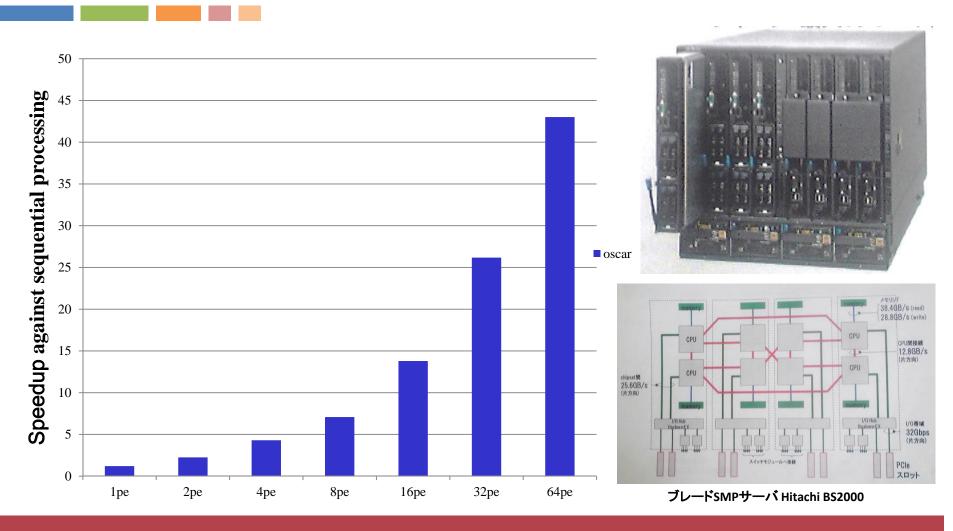
7年後までに災害時に電力供給が途絶えても 住民に避難指示ができる太陽光電力駆動局所 災害・防災コンピュータ開発

10年後までに10万倍から100万倍の高速化によりスーパーリアルタイム津波予測避難誘導が望まれる

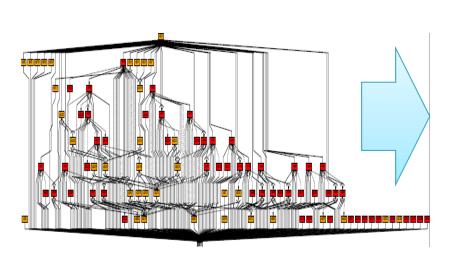
地球シミュレータセンター、富士通、防災科学技術研究所、日立製作所と共同研究予定

日立BS2000外付けキャッシュコヒーレント制御機構付き64コアブレードサーバ上でのGMSの並列化

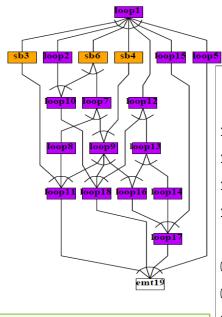
逐次に比べ43倍の高速化 (8コアインテルXeon Based Linux SMP)



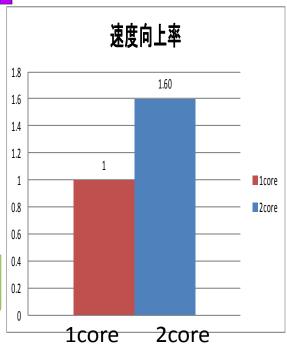
手設計されたエンジン・クランクシャフト制御プログラムのRP-X(SH4A)上での並列処理性能



選択的インライン展開後の マクロタスクグラフ



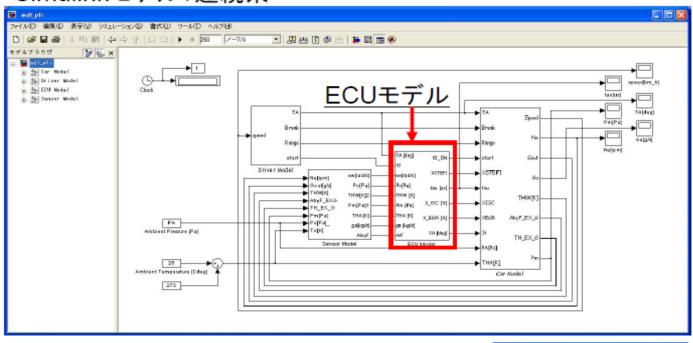
タスク融合後の マクロタスクグラフ



- ◆ ループ処理がなく、条件分岐や代入文で構成
- ◆ 既存のコンパイラで並列化不可能
- ◆ 従来手動で並列化を行うも,2coreで逐次 (1core) 実行速度度を越えられなかった

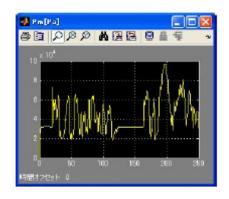
MATLAB/Simulinkを用いてモデルベース設計したECU(エンジン制御ユニット)の並列処理

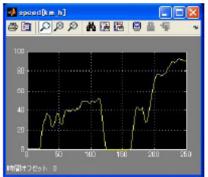
Simulinkモデル:連続系

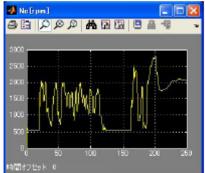


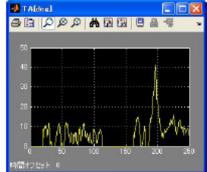
エンジンスペック

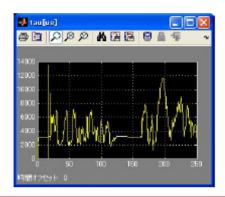
- -直列4気筒:2000cc
- -4AT
- -実エンジンデータ











国際産業競争力を高める

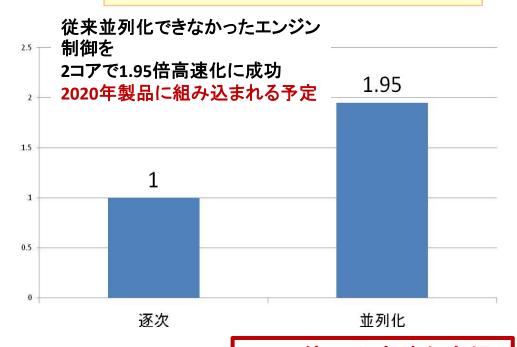
●飛び出し、人間エラー等による事故を防ぎ、霧等悪天候・災害時でも安全走行可能なエコカーはセンサー,インターネットを駆使する統合制御へ





マルチコアによるエンジン制御

トヨタ・デンソー・ルネサスと共同研究



1000倍以上高速な高信頼・高速の低消費電カリアルタイム組込マルチコアが開発必要

スマートフォンにおけるプロセッサ消費電力



□スマートフォンは電力の消費が大きい

- ■ほぼ毎日の充電が必要で、携帯機として不便
- **→ 1週間に一度の充電を目指して共同研究中**

■OSCARコンパイラを用いた電力制御

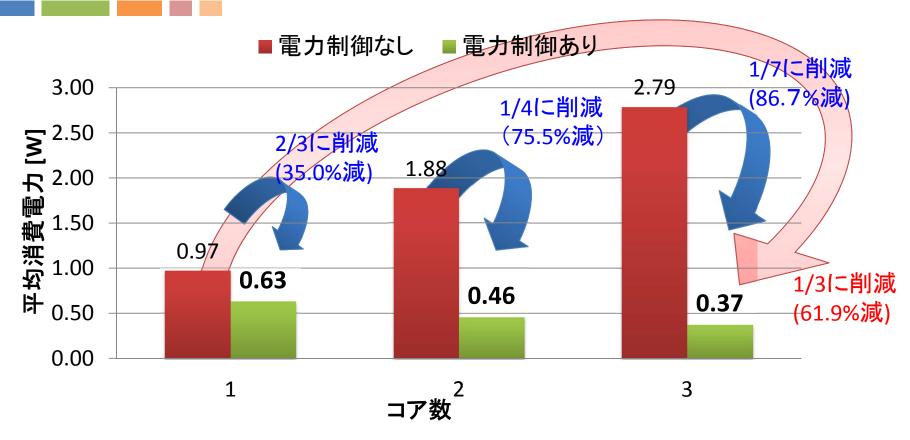
- ■マルチコアによる電力削減の実現
 - □電力は周波数の3乗に比例
 - □マイクロ秒レベルで周波数を制御することにより 電力削減を実現

デモに用いるANDROIDマルチコアプロセッサボード(サムソンARM4コア)

- □評価アーキテクチャ
 - ODROID X2
 - □ Samsung製チップ Exynos4412搭載
 - □ ARM製 Cortex-A94コア搭載
 - □ 1.7GHz~0.2GHzで動作
 - □周波数の制御可能
- □電力測定のためにボード改変
 - チップの電力はPMICが管理
 - PMIC(Power Management IC)
 - PMICとコアの間に電力を測定できるよう 改造することで電力の測定を可能に



Androidマルチコア上での 電力削減効果



- □ 3PE電力制御なしと3PE電力制御ありで電力を最大1/7に削減
- □ 1PE電力制御なしと3PE電力制御ありで電力を1/3に削減

2次元描画ライブラリSkiaとは

- ■Androidで2D描画処理を行う標準ライブラリ
- ■GPUでは高速化が難しいため基本的にCPUを用いて描画(レンダリング)を行う
- ■Android上での2D表示の流れ

Androidの命令

円を描画 四角を描画 アイコンを描画





画面に表示

Skia並列化の必要性

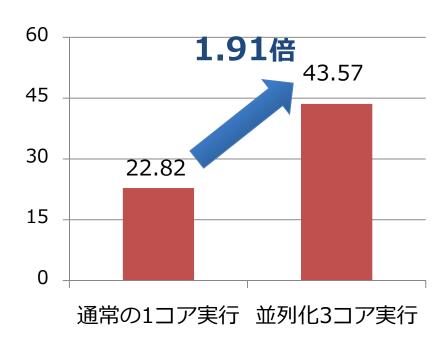
- ■Androidのブラウザなどはskiaがボトルネック
 - ■多数のオブジェクト描画を必要とする
- □従来SkiaはCPU1コアを用いた処理

OSCARコンパイラを用いてSkiaを自動並列化

3コア並列利用出来るようになることで ゲームやブラウザアプリケーションの快適動作

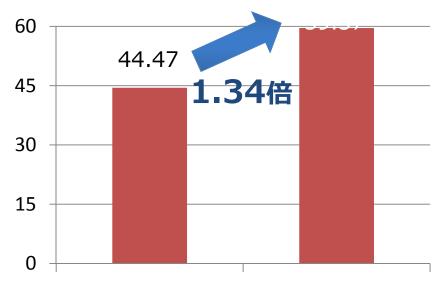
Google NEXUS7上でのDrawRect, DrawImageの3コア並列処理結果

DrawRect 表示FPS値



Nexus7上で、従来の逐次実行と比べ

DrawImage 表示FPS値



通常の1コア実行並列化3コア実行

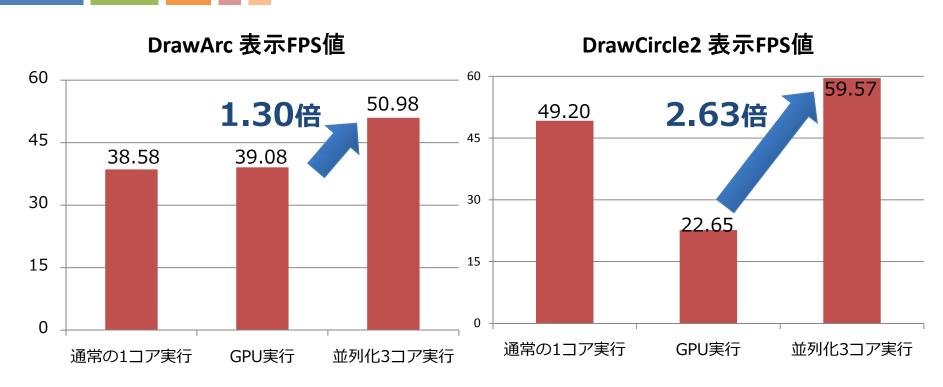
DrawRectで **1.91**倍 DrawImageで**1.34**倍

高速化に成功

※FPSは60が限界値

NEXUS7上での GPU (NVIDIA ULP GeForce)を用いた場合と OSCARコンパイラによる3コア並列処理時との性能比較

DrawArc DrawCircle2



Nexus7上でNVIDIA Tegra3 GPU 実行と比較して DrawCircle2で

2.63倍

高速化に成功

DrawArcで

1.30倍

※FPSは60が限界値

【W-CDMA】主要モジュール EAICH検出プログラムのマルチコアRP2(SH4A 4コア)上での並列化

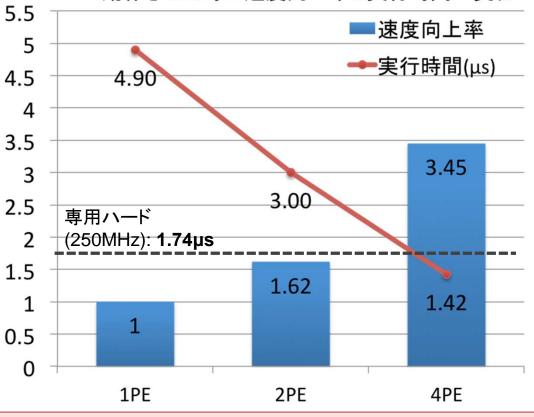
□ プログラム概要

- ディジタル復調データとシ 5.5 グネチャとの最大の 5 相関値を計算 4.5
- 信号処理で良く使われるア ダマール変換 (バタフライ演算)を含む

□ 並列化概要

- ステートメントレベルの 近細粒度並列化を適用
- 各コアの処理を最適化しデータ転送を排除

情報家電用マルチコアプロセッサ RP2(600MHz)で動作させた時の速度向上率と実行時間の変化



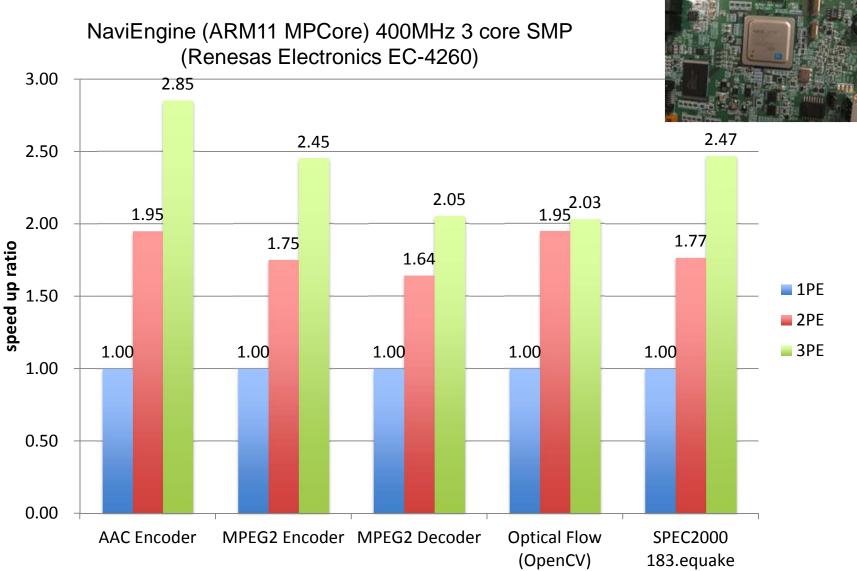
W-CDMAで頻繁に使われるEAICH検出で, 2コアで1.62倍, 4コアで3.45倍の速度向上

早稲田大学笠原研究室の取得特許例(JST特許群認定)

- 1. 特許第4784792号「マルチプロセッサ」平成11年12月22日出願(平成23年7月22日登録)
- 2. 特許第4177681号「コンパイル方法、コンパイラ、およびコンパイル装置」平成15年2月20日出願(平成20年8月29日登録)
- 3. 特許第4082706号「マルチプロセッサシステム 及び マルチグレイン並列化コンパイラ」平成17年4月12日出願(平成20年2月22日登録)
- 4. 特許第4784827号「ヘテロジニアスマルチプロセッサ向けグローバルコンパイラ」平成18年6月6日出願(平成23年7月22日登録)
- 5. 特許第4936517号「ヘテロジニアス・マルチプロセッサシステムの制御方法及びマルチグレイン並列化コンパイラ」平成18年6月6日出願 (平成24年3月2日登録)
- 6. 特許第4476267号「プロセッサ及びデータ転送ユニット」平成18年10月6日出願(平成22年3月19日登録)
- 7. <mark>韓国特許10-0861631号</mark> "MULTIPROCESSOR SYSTEM AND MULTIGRAIN PARALLELIZING COMPILER"平成18年4月12日国際出願(平成20年9月26日登録)
- 8. 中国特許ZL200680000666.0号 "MULTIPROCESSOR SYSTEM AND MULTIGRAIN PARALLELIZING COMPILER"平成18年4月12日国際出願(平成21年7月15日登録)
- 9. 米国特許7895453号 "MULTIPROCESSOR SYSTEM AND MULTIGRAIN PARALLELIZING COMPILER"平成18年4月12日国際出願(平成23年2月22日登録)
- 10. 中国特許ZL200910146644.0号 "MULTIPROCESSOR SYSTEM" 平成18年4月12日国際出願(平成24年4月4日登録)
- 11. 中国特許ZL200910007536.5号 "MULTIPROCESSOR SYSTEM AND MULTIGRAIN PARALLELIZING COMPILER",平成18年4月12日国際出願(平成24年8月8日登録)
- 12. 米国特許8250548号 "METHOD FOR CONTROLLING HETEROGENEOUS MULTIPROCESSOR AND MULTIGRAIN PARALLELIZING COMPILER" 平成19年1月23日国際出願(平成24年8月21日登録)
- 13. 韓国特許10-0878917号 "GLOBAL COMPILER FOR CONTROLLING HETEROGENEOUS MULTIPROCESSOR" 平成19年2月27日国際出願(平成21年1月8日登録)
- 14. 米国特許8051412号 "GLOBAL COMPILER FOR CONTROLLING HETEROGENEOUS MULTIPROCESSOR" 平成19年3月12日国際出願(平成23年11月1日登録)
- 15. 米国特許8200934号 "PROCESSOR AND DATA TRANSFER UNIT" 平成19年10月1日国際出願(平成24年6月12日登録)
- 16. 特許第4304347号 「マルチプロセッサ」 平成20年4月30日出願(平成21年5月15日登録)
- 17. 韓国特許10-1186174号 "LOCAL MEMORY MANAGEMENT, INFORMATION-PROCESSING DEVICE, PROGRAM CREATION METHOD AND PROGRAM" 平成20年2月27日国際出願(平成24年9月20日登録)
- 18. 英国特許2459802号 "LOCAL MEMORY MANAGEMENT, INFORMATION-PROCESSING DEVICE, PROGRAM CREATION METHOD AND PROGRAM" 平成20年2月27日国際出願(平成24年1月4日登録)
- 19. <mark>特許第4784842号</mark>「マルチプロセッサ及びマルチプロセッサシステム」 平成20年3月31日出願(平成23年7月22日登録)
- 20. 米国特許8108660号 "MULTIPROCESSOR SYSTEM AND METHOD OF SYNCHRONIZATION FOR MULTIPROCESSOR SYSTEM" 平成21年1月22日国際出願(平成24年1月31日登録)
- 21. 英国特許2478874号 LOCAL MEMORY MANAGEMENT, INFORMATION-PROCESSING DEVICE, PROGRAM CREATION METHOD AND PROGRAM",平成23年6月1日国際出願(平成23年12月28日登録)

Parallel Processing Performance on 3Cores NaviEngine with Realtime





2.37 times speedup on 3ARM cores against 1 core



平成25年6月

経済産業省 経済産業政策局 新規産業室

新事業創出のための目利き・支援人材育成等事業

~大きく成長する新事業・ベンチャー企業の創出のための新政策~

<支援案件>



オスカーテクノロジー株式会社(トーマツベンチャーサポート株式会社)

■ 支援案件名

「マルチコアプロセッサの高速処理、省電力化を同時に実現する並列処理技術の実用化に向けた経営基盤の構築」

マルチコア用に開発されたソフトウエアを預かり、早稲田大学で開発したコンバイラ技術を活用し、 並列化処理に適したソフトウエアとして、マルチコアプロセッサ本来の高速処理化および省電力化を 同時に実現するサービス提供の実用化を目指します。



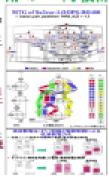
早輸田大学 基幹理工学部 情報理工学科 笠 原 研 究 宅



世界をリードするマルチコア用コンパイラ技様

プロセッサ高速化における0大技術課題の解消 1.年事体集積度向上(使用可能トランジスを輸送大) に対する速度向上率の輸化

- 知能重考えり重別も、ループ並列を、近極程度 重別をによりプログラム金域の並列性を利用するアルチが、インを別化・要別と要認により、要単の命 市レベルを別性より、を自立列性を抽回し、複 数マルチコアで連度向上。
- 1.5年リウオール問題
- コンパイラによるローカルナモリへのデータ分割 配置、IMAコントローラによるタスク実行とオー パーフップしたデータ部設によりメロリアクセス・ データ認識オーバーへっド圏小七 3.消費者が増大による機能向上の製化
- コンパイラによる促進を置えが開発機能を押いた アプリケーション内での他の機能し、最直接・電圧 制度・電圧機能により消費者の機能



■ 経営者・会社概要

■ 代表取締役社長 小野蜂彦

株式会社小野測器代表取締役社長、国立大学法人東京農工大学理事・副学長を経て、現在は早稲田大学客員教授。 サトーホールディングス株式会社社外取締役兼任。早稲田大学笠原研究室の研究成果を活用した学内ベンチャーとして発足。

2013年2月28日創業



→ マルチコア・並列化将来目標



次世代自動車

- より安全・より安心・より快適・より環境に優しい
- エンジン・モータ制御、ブレーキ、サスペンション制御
- カメラ・ネットワーク等情報系と統合した制御系へ

スマートフォン



-1日一回の充電から、 1週間以下の充電へ。 -非常時でも太陽光充電



高度医療サーバ 手術室内設置可能で、停 電時でも非常電源、太陽

光で動作する衛生的・静 音・高性能サーバ



パーソナルスパコン

太陽光充電可能な電力1/100以下 のサーバ

(局所災害シミュレータ等)